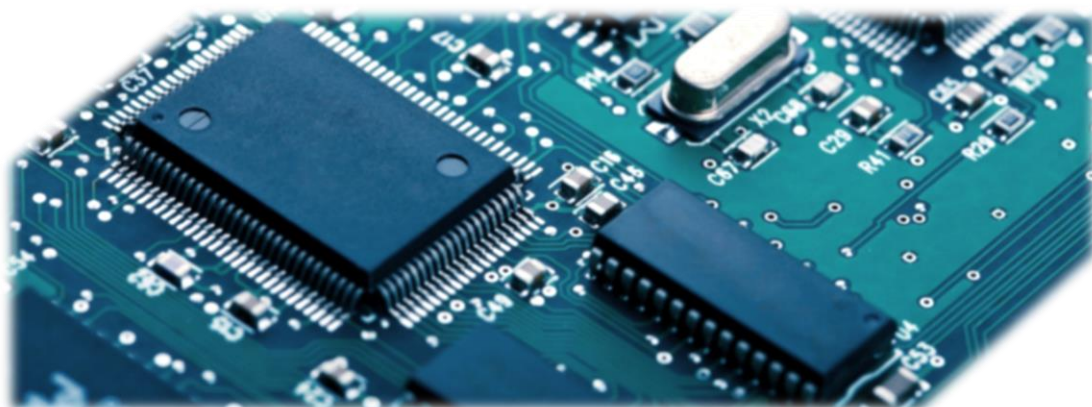




FM33L0XX 开发注意事项



上海复旦微电子集团股份有限公司

Shanghai Fudan Microelectronics Group Company Limited

开发者论坛: <http://www.fmdevelopers.com.cn>



本资料是为了让用户根据用途选择合适的上海复旦微电子集团股份有限公司（以下简称复旦微电子）的产品而提供的参考资料，不保证其中不含任何瑕疵，不转让属于复旦微电子或者第三者所有的知识产权以及其他权利的许可。

在使用本资料所记载的信息最终做出有关信息和产品是否适用的判断前，请您务必将所有信息作为一个整体系统来进行评价。

采购方对于选择与使用本文描述的复旦微电子的产品和服务全权负责，复旦微电子不承担采购方选择与使用本文描述的产品和服务的责任。除非以书面形式明确地认可，复旦微电子的产品不推荐、不授权、不承担用于包括军事、航空、航天、救生及生命维持系统在内的，由于失效或故障可能导致人身伤亡、严重的财产或环境损失的产品或系统中。

未经复旦微电子的许可，不得翻印或者复制全部或部分本资料的内容。

今后日常的产品更新会在适当的时候发布，恕不另行通知。在购买本资料所记载的产品时，请预先向复旦微电子在当地的销售办事处确认最新信息，并请您通过各种方式关注复旦微电子公布的信息，包括复旦微电子的网站(<http://www.fmsh.com/>)。

如果您需要了解有关本资料所记载的信息或产品的详情，请与上海复旦微电子集团股份有限公司在当地的销售办事处联系。

商 标

上海复旦微电子集团股份有限公司的公司名称、徽标以及“复旦”徽标均为上海复旦微电子集团股份有限公司及其分公司在中国的商标或注册商标。

前言：

FM33L0XX 系列芯片是一款 M0 内核的 ARM 芯片，在客户开发中通常会遇到一些普遍的问题，本文将分硬件、编译环境、软件简单阐述这些问题，加快客户的开发过程。详细细节可以参考相关手册、例程。

1. 硬件

电源

FM33L0XX 系列芯片电源有 VDD、VDDA 和 VDD15。VDD 为 MCU 的电源，VDDA 是模拟电路电源通常直接和 VDD 相连接，也可以外部接基准源。VDD15 为 VDD 通过芯片内部 LDO 输出的 1.5V 电压用于数字电路的电源。

在硬件设计时 VDD 和 VDD15 不能直接连接，VDD15 只需要外接 0.1uF 电容就可以，详见推荐原理图。

编程接口

FM33L0XX 系列芯片的编程接口使用的是 SWD 接口，芯片在处于低功耗状态时编程口不能正常工作，所以在通常的 SWD 接口的基础上增加了 NRST 引脚。通过 NRST 引脚去复位芯片，才能进行仿真器的操作。编程口的 NRST 和芯片相连接时串接电阻不能超过 100 欧姆。

假如客户需要使用 RTC，并对时间的精度要求比较高，还需要增加 FOUT 接口，使用 FOUT 接口可以进行外接晶体的温度调校。

详见推荐原理图。

复位电路

FM33L0XX 系列芯片，上下电复位电路内部集成，不需要在 NRST 引脚外部接复位电路，接了不适合的电容反而可能影响到上电复位。

GPIO

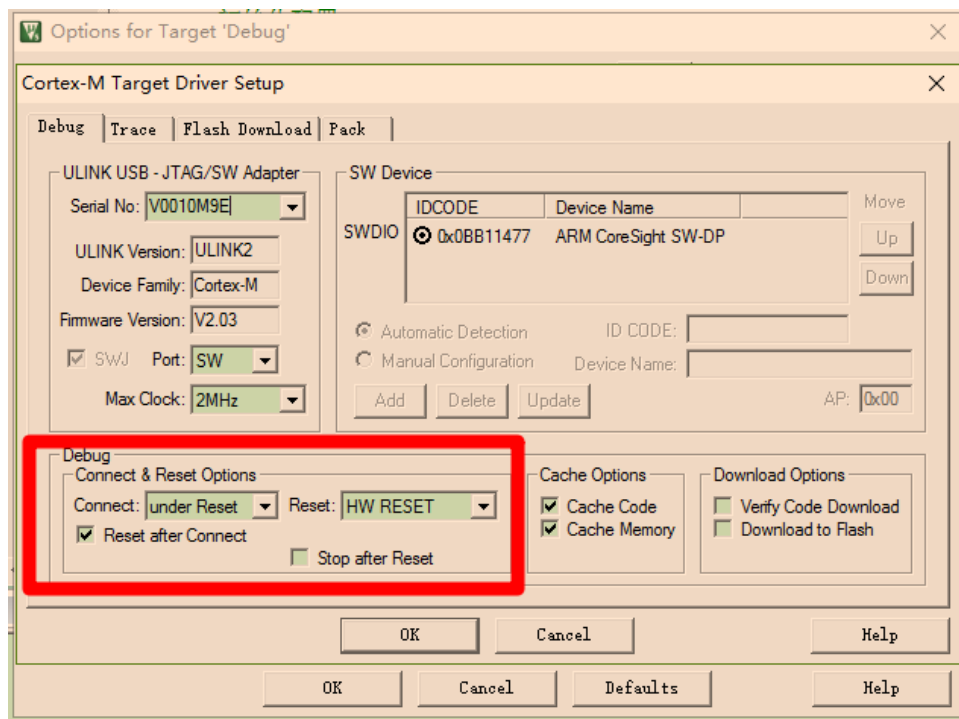
PA11 和 PA12 的 GPIO 引脚是真开漏引脚，假如需要输出高电平必须外接上拉电阻。其余 GPIO 均可设置推挽或者开漏输出。

2. 编译器环境配置

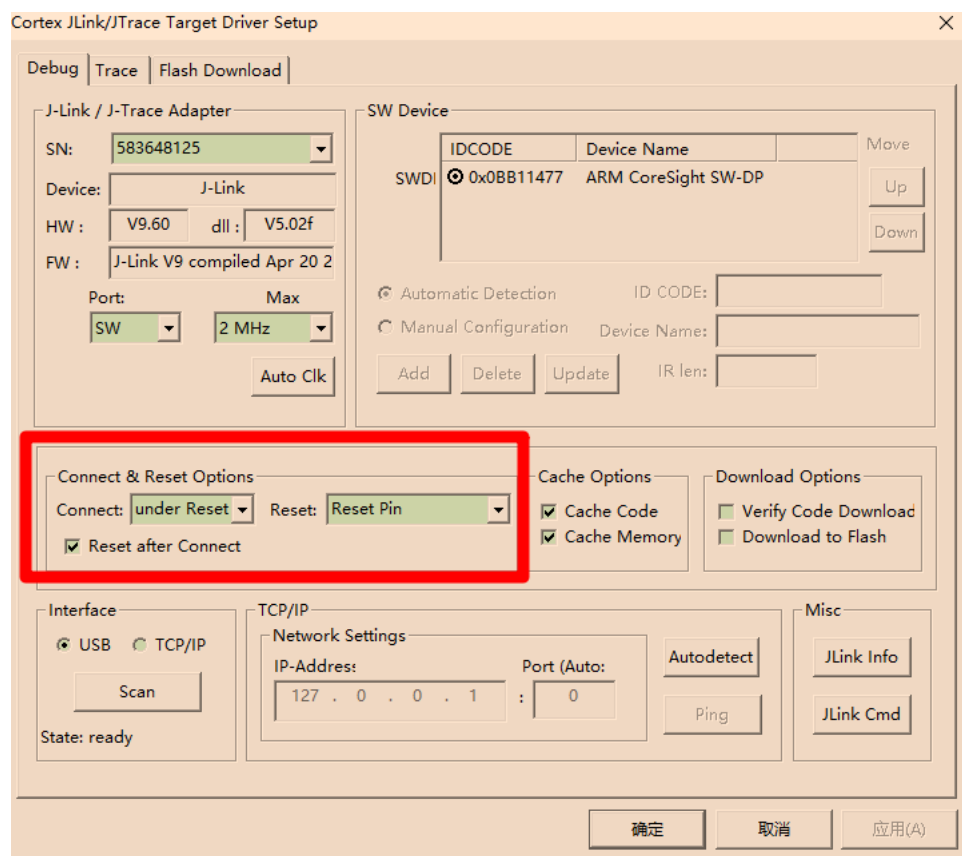
Keil 和 IAR 两种编译器 FM33L0XX 都可以支持。为了在休眠下能够顺利连接仿真器，除了在硬件上编程口需要连接 RST 脚。在编译器的配置上需要如下设置。

Keil

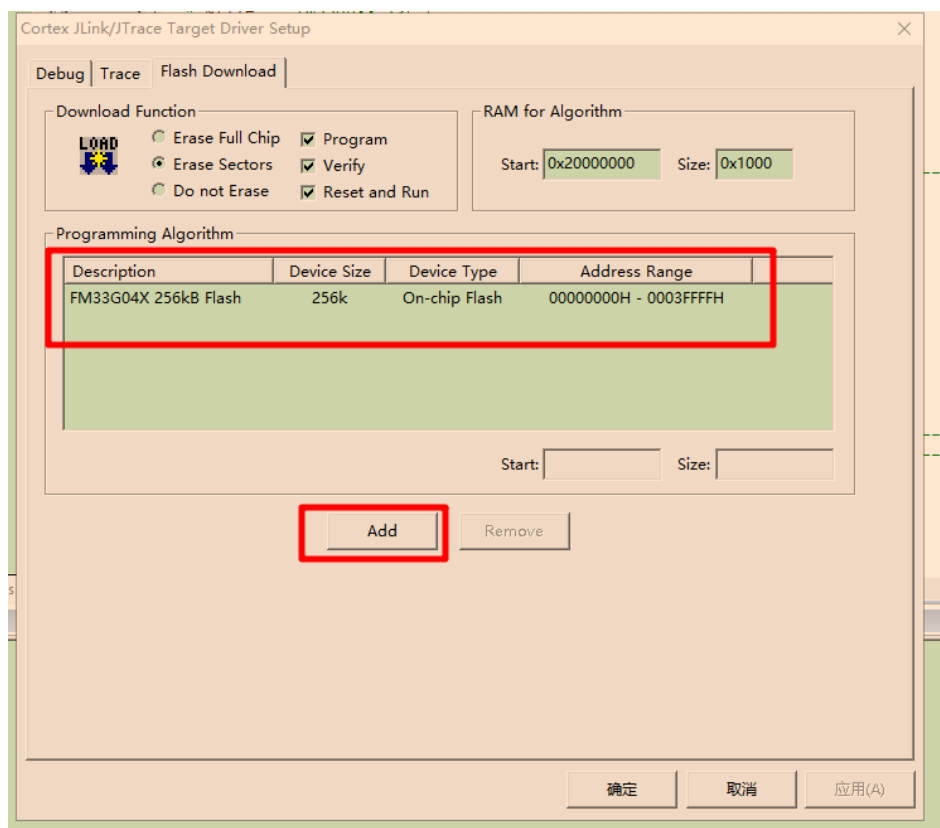
Keil 在使用 ULINK 时 debug 选项中 Connect 和 Reset,建议按下图配置



Keil 在使用 JLINK 时 debug 选项中 Connect 和 Reset,建议按下图配置

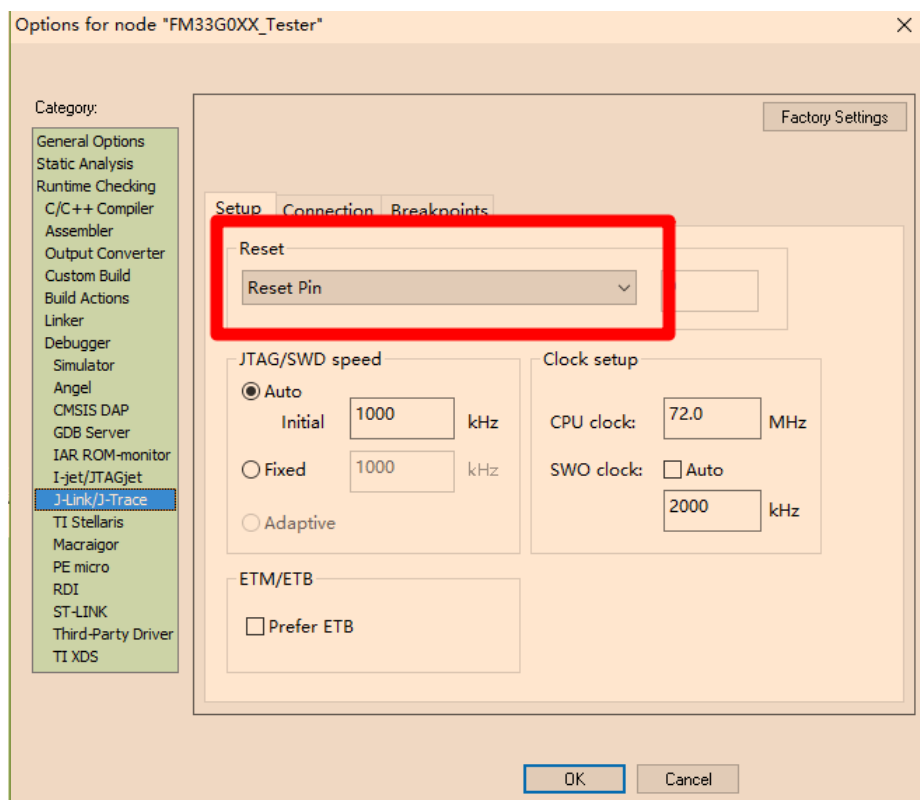


在 Flash Download 中最好确认下 Flash 的配置信息和芯片选型是否一致，假如不一致需要点击 Add 手动添加。

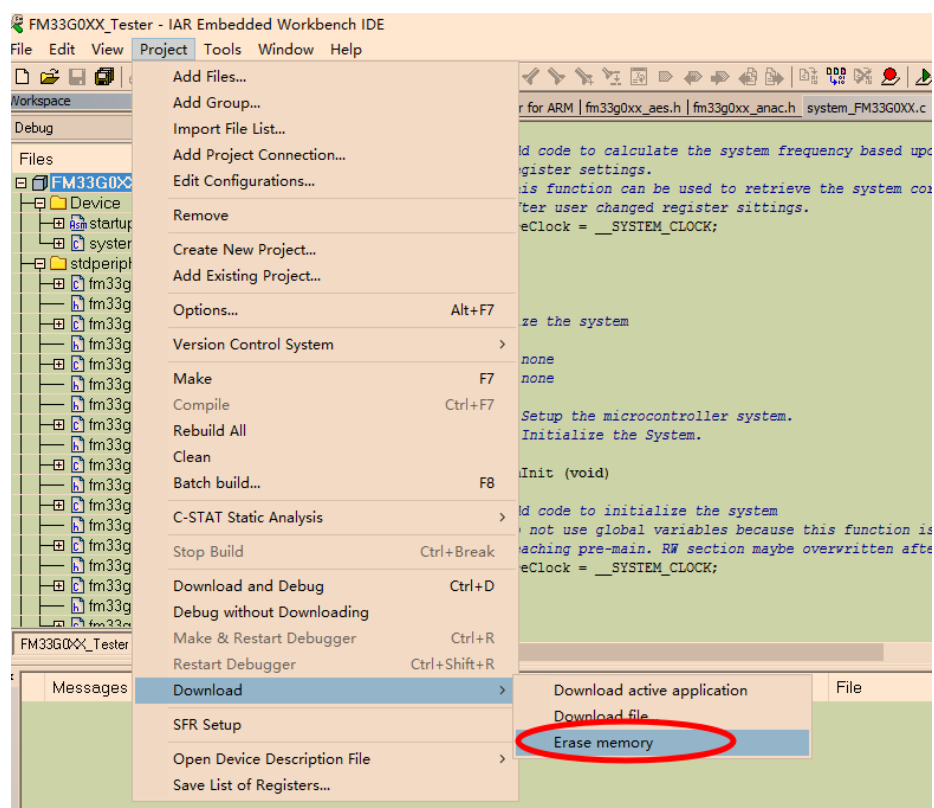


IAR

IAR Reset 选择 Reset pin 如下图



在实际使用中，假如这种配置不能成功烧写，需要先按照下图先擦写再编程



3. 软件

系统主时钟

FM33L0XX 系列可以选择多种时钟源做为主时钟，常用的为 RCHF、XTHF 和 PLL。RCHF 的频率为 8MHZ、16MHZ、24MHZ，其中 8MHZ 和 16MHZ 全温区的变化范围小于 $\pm 2\%$ 。XTHF 可外接 4-32MHZ 晶体。PLL 的时钟源必须是 RCHF 和 XTHF 分频后的 1MHZ，PLL 频率的范围 32MHZ-48MHZ。

RCHF 和 PLL(时钟源为 RCHF 或 XTHF)做系统主时钟静电特性较好，XTHF 做系统主时钟的静电特性稍差。从功耗看 RCHF 的功耗较低。

仿真时定时器与看门狗

在仿真状态下定时器和看门狗默认为关闭状态，可以操作 DBGCR 来改变状态。可以参考例程。

复位

FM33L0XX 有上电复位和下电复位电路，在程序中下电复位必须要打开。下电复位有 BOR 和 PDR，至少选择打开其中的一个。BOR 阈值比较准，但功耗高大约 2 μ A。PDR 阈值有 100~200mV 的偏差，但功耗低小于 100nA。

UART

FM33L0XX 有 4 路独立 UART，每一路 UART 都具有红外调制输出功能。

UART 的中断标志位有 buffer 空产生和移位寄存器空产生两种，建议使用移位寄存器空。

UART 有 6bit、7bit、8bit、9bit 四种模式

UART0 和 UART1 支持接收超时和发送延时功能

LPUART

FM33L0XX 的 LPUART 是低功耗串口最高波特率为 9600。LPUART 的工作时钟为 32K，需要注意的是 LPUART 的波特率的每一个 bit 不是等长的，为了消除波特率的累计误差，波特

率的每一 bit 的长度是通过特别调制，可以参看例程。

RTC

如果应用代码中没有对时钟调校寄存器操作，在每次上电时 RTC 计时精度将因为时钟调校寄存器的随机值发生变化。在需要 RTC 时钟精度的应用中注意时钟调校寄存器的复位值问题，或者写 0，或者按温度进行相关的数据填充。

FLASH

FLASH 的最小编程单位是 8bit。编程前必须对 FLASH 进行擦除，FLASH 支持：全擦、扇区擦。

如果使用 DMA 通道 7 来对 Flash 进行连续编程，当通道 7 的 DIR 寄存器为 0，只要置位了 DMA 全局使能寄存器(DMA_GCR.EN)，即使没有置位通道 7 使能寄存器(DMA_CH7CR.EN)，也能够启动 Flash 编程。即可以在 DIR=0 时，认为通道 7 总是使能的。使用 DMA 时需要注意这一点避免发生 keyerr 错误。

在操作 FLASH 时必须注意 RCHF 需要使能。

LCD

最大支持 8×28 、 6×30 、 4×32 的显示段数，可以在 Active 模式、Sleep 模式和 DeepSleep 模式下工作。

选择 4COM 模式时只能选择 COM0-3，6COM 模式选择 COM0-5，8COM 选择 COM0-7。在和 LCD 连接时 COM 和 SEG 可以不必要按照一一对应连接，如在 4COM 模式连接 LCD 的 COM0，MCU 的 COM0-3 都可以和 LCD 的 COM0 连接，SEG 和 COM 一样。

特别需要注意的是，没有和 LCD 连接的 COM 和 SEG，GPIO 不能配置为 LCD 功能，相应的 COM 和 SEG 也不能使能，否则会影响 LCD 的正常显示。

低功耗模式

FM33L0XX 的低功耗有 SLEEP 和 DEEPSLEEP 两种模式，SLEEP 模式为 3.5uA，DEEPSLEEP 模式(RTC 走时+全部 RAM 保持+CPU 内核保持)为 1uA。

内核和外设的都进入低功耗，MCU 才能得到理想的低功耗，PMU_CR.PMOD 的配置使得外设进入低功耗，SCR 和 WFI 的执行使得内核进入低功耗。具体的实现方法可以参看例程。

获得理想功耗的注意点：

1 在休眠时不使用的 GPIO 配置高阻态，高阻态的配置有两种方式：GPIO 配置为输入模式并且输入禁止，或者 GPIO 配置为输出模式，开漏输出高电平；

2 休眠时 SWD 的 SWCLK 和 SWIO 配置上拉；

3 避免有浮空的输入管脚；

4 注意 ADC 和 VREF 的 BUFFER 使能是否关闭；

5 低功耗下不需要工作的电路，设计为无电或者电源可控状态；

休眠时外设和 GPIO 的寄存器都能保持不变。

FM33L0XX 使用中断事件唤醒休眠，MCU 休眠唤醒后默认的主时钟为 RCHF，可以通过 PMU_CR.WKFDL 配置唤醒后的频率为 8MHZ、16MHZ 或 24MHZ。

唤醒后先进入中断，再进入主循环。也可以通过屏蔽中断(void __disable_irq(void);)，唤醒后直接执行 WFI 后的第一条指令。

VREF1P2

VREF1P2 主要用于 ADC 的参考电压、SVD 和 BOR 下电复位基准电压。VREF1P2 在 3V 下约 1.2uA，建立时间约 1ms。

3 个标志可以查询 VREF1P2 的建立时间：FLAG_B、RDY、IF。FLAG_B 是模拟信号直接输出的信号不建议使用。RDY 是数字信号 1 代表建立完成。FLAG_B 和 RDY 都是只读标志。IF 是数字输出，1 表示建立完成，可读可写并可产生中断。

在关注功耗的应用下可能会有关闭 VREF1P2 的需求，如休眠时关闭 VREF1P2，唤醒后再使能。

重新使能 VREF1P2 时需要注意 RDY 标志的清除和建立需要 RCLP 的一个 CLOCK。即关闭后立即使能的时间小于一个 RCLP 的 CLOCK，RDY 没有被清除，这时通过查询 RDY 确定 VREF1P2 是否建立将会判断错误。假如关闭 VREF1P2 时又关闭 RCLP，RDY 也不会被清除，唤醒后 RCLP 自动使能，但 RCLP 的建立时间大约 150us，在 RCLP 建立前查询 RDY 也会判断错误。在实际应用中可查询 IF 标志，IF 标志是异步清除，可在使能 VREF1P2 前先写 1 清除 IF 标志，使能 VREF1P2 后再查询 IF 标志。

总结一句话就是建议使用 IF 标志来查询 VREF1P2 是否完成建立。

VREF1P2 的建立时间约为 1ms，休眠关闭唤醒后使能不一定比常开更节省功耗。RCLP 大



约 200na, 在休眠时可以考虑不必关闭。

低功耗定时器

FM33L0XX 除了 LPTIME 可以作为低功耗定时器, BSTIM 把工作时钟设置 LSCLK 或 RC4M 同样可以在低功耗下定时。

4. 改版记录

2020.7	初版	
2020.8	V0.2	增加 VREF1P2