

FM33LE0xx 与 FM33LC0xxN 差异对比

FM33LE0xx 是 FM33LC0xxN 的降本版，在尽可能兼容的情况下，缩减存储容量，删除部分外设，优化部分功能。本文主要描述两款芯片的差异点，方便用户移植方案。

改版记录

初版	2022.3	
V01	2022.5	1 硬件设计章节：LDO15 外接电容，FM33LC0 应该接 4.7uF，FM33LE0 可接 0.1~4.7UF 电容 2 IO 章节：PA11 和 PA12 的变化
V02	2022.5	修改 SVD 基准电压档位
V03	2022.8	修订第 4 章硬件设计 FM33LE 的 LDO15 电容从 0.1~4.7uf 到 1~4.7uF

1 封装

FM33LE0xx 封装管脚完全兼容 FM33LC0xxN

2 存储

	FLASH	RAM
FM33LE0xx	64/128K	16K
FM33LC0xxN	128/256K	16/24K

3 增删的外设

	OPA	I2CSMB	UART2
FM33LE0xx	无	有	有
FM33LC0xxN	有	无	无

4 硬件设计

	NRST	LDO15
FM33LE0xx	无要求	可接 1~4.7UF 电容

FM33LC0xxN	禁止外接电路	4.7UF 电容
------------	--------	----------

5 UART

- FM33LE0xx 增加了 UART2，UART2 支持 LIN 功能
- FM33LE0xx 相比 FM33LC0xxN，UART0~UART5 都具有低功耗唤醒和接收超时功能

其余完全相同

6 IO

- FM33LE0xx 相比 FM33LC0xxN，GPIO 配置为 GPIO 输出功能时，支持读 IO 电平功能。
- FM33LE0xx 相比 FM33LC0xxN，PB12 的 5V tolerant 功能删除
- FM33LE0xx 和 FM33LC0xxN 的 PA11 和 PA12 是开漏设计，无法输出高电平，没有上拉电阻。但是 FM33LE0xx 不支持外部上拉电平高于电源电压。

7 ATIM、GTIM

输出比较模式配置 OCxM 001 和 010 寄存器描述如下：

001 CCR=CNT 时，将 OCREF 置高

010 CCR=CNT 时，将 OCREF 置低

FM33LC0xx，当 CNT=CCR 时 OCREF 置高或置低后立刻拉高或拉低,是一个窄脉冲

FM33LE0xxN，当 CNT=CCR 时 OCREF 置高或置低后一直保持

其余完全相同

8 SVD

- FM33LE0xx 相比 FM33LC0xx，增加了外部通道屏蔽电阻串的功能
- FM33LE0xx 相比 FM33LC0xxN，基准电压改为 1.0、0.95、0.9
- FM33LE0xx 相比 FM33LC0xxN，增加间歇使能功能

其余完全相同

9 DEBUG 模块

FM33LE0xx DEBUG 时，打开寄存器窗口时，可以禁止编译器因为更新显示窗口的寄存器，而清除那些可以读清的标志

其余完全相同

10 COMP

FM33LE0xx 相比 FM33LC0xxN，输入通道的变化

FM33LE0xx

4:3	V1PSEL	比较器 1 正极输入选择 (Comparator1 positive input select) 00: COMP1_INP1 (PD4) 01: COMP1_INP2 (PD5) 10: COMP1_INP3 (PA13) 11: COMP1_INP4 (PA14)
2:1	V1NSEL	比较器 1 负极输入选择 (Comparator1 negative input select) 00: COMP1_INN1 01: RFU 10: VREF = 1.0V 11: VREF/2 = 0.5V

3	V2PSEL	比较器 2 正极输入选择 (Comparator1 positive input select) 0: COMP2_INP1 (PA8) 1: COMP2_INP2 (PA9)
2:1	V2NSEL	比较器 2 负极输入选择 (Comparator1 negative input select) 00: COMP2_INN1 (PA4) 01: COMP2_INN2 (PA5) 10: VREF = 1.0V 11: VREF/2 = 0.5V

FM33LC0xxN

4:3	V1PSEL	比较器 1 正极输入选择 (Comparator1 positive input select) 00: COMP1_INP1 (PD4) 01: COMP1_INP2 (PD5) 10: COMP1_INP3 (PB12) 11: RFU
2:1	V1NSEL	比较器 1 负极输入选择 (Comparator1 negative input select) 00: COMP1_INN1 01: RFU 10: VREF = 1.2V 11: VREF/2 = 0.6V

3	V2PSEL	比较器 2 正极输入选择 (Comparator1 positive input select) 0: COMP2_INP1 (PA8) 1: COMP2_INP2 (PA9)
2:1	V2NSEL	比较器 2 负极输入选择 (Comparator1 negative input select) 00: COMP2_INN1 (PA4) 01: COMP2_INN2 (PA5) 10: VREF = 1.2V 11: VREF/2 = 0.6V

11 7816

FM33LE0xx 相比 FM33LC0xxN ，删除了 7816 IO 的强上拉功能，用户可以直接使能对应 GPIO 的上拉电阻
其余完全相同

12 ADC

FM33LE0xx 的 ADC 还是 SAR ADC，但是与 FM33LC0xxN 有比较多的不同。

- FM33LE0xx 最高采样率为 2Msps, FM33LC0xx 为 1Mbps
- FM33LE0xx 删除了 VREFP1P2 基准源，改为使用 AVREF

在测量信号的流程中变为先采样内部基准 AVREF,推算当前的 VDDA，在采样外部信号得到准确的电压值。

具体的测试流程可以参考例程。

驱动方面 fm33le0xx_fl_adc.h 和 fm33lc0xx_fl_adc.h 会有很大的不同，fm33le0xx_fl_adc.c 和 fm33lc0xx_fl_adc.c 中函数的名称还是会保持一致，方便用户应用层移植。

- FM33LE0xx 优化了 ADC DMA 的机制，解决了 FM33LC0xxN ADC DMA 一旦开始触发 ADC 转换后就一直触发至设定的 DMA 长度不受程序和定时器等触发源控制的问题