



复旦微电子

FM33LE0xxA
低功耗系列MCU
PCB 布板设计建议

使用 FM33LE0xxA 系列芯片设计 PCB 布板时,为提高产品系统 ESD 抗干扰能力请参考如下设计建议。

1. 高频晶体

ESD 可能会影响外部时钟电路引起 MCU 复位,推荐晶体电路放置距离板边最远的一侧(厂家根据实际结构进行摆放)。

- 晶体和负载电容需要尽可能近地靠近 MCU 的引脚,以减小输出失真和启动稳定时间;
- 晶体正下方的层上和背面层上不得有任何信号的布线;
- 晶体和负载电容周边用无电流的铺地包裹。

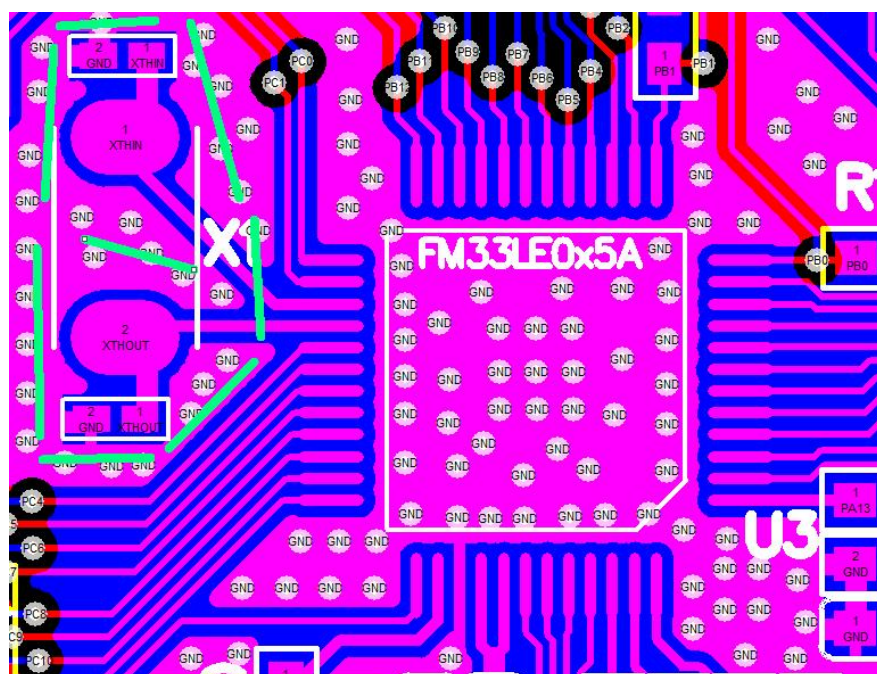


图 1-1

2. MCU 的 GND 走线

以 LQFP48 封装为例,推荐芯片下方有一块比较完整的覆铜, GND 脚向芯片内部连接到铺地上,向外部连接到电源 VDD 的电容管脚上,并多打过孔保证 GND 连接通透性,减小连接阻抗,有利于快速将积累的静电电荷通过地平面吸收释放掉。

另外,尽量大面积铺地,保证铺地的连贯性,减少地平面的分割。

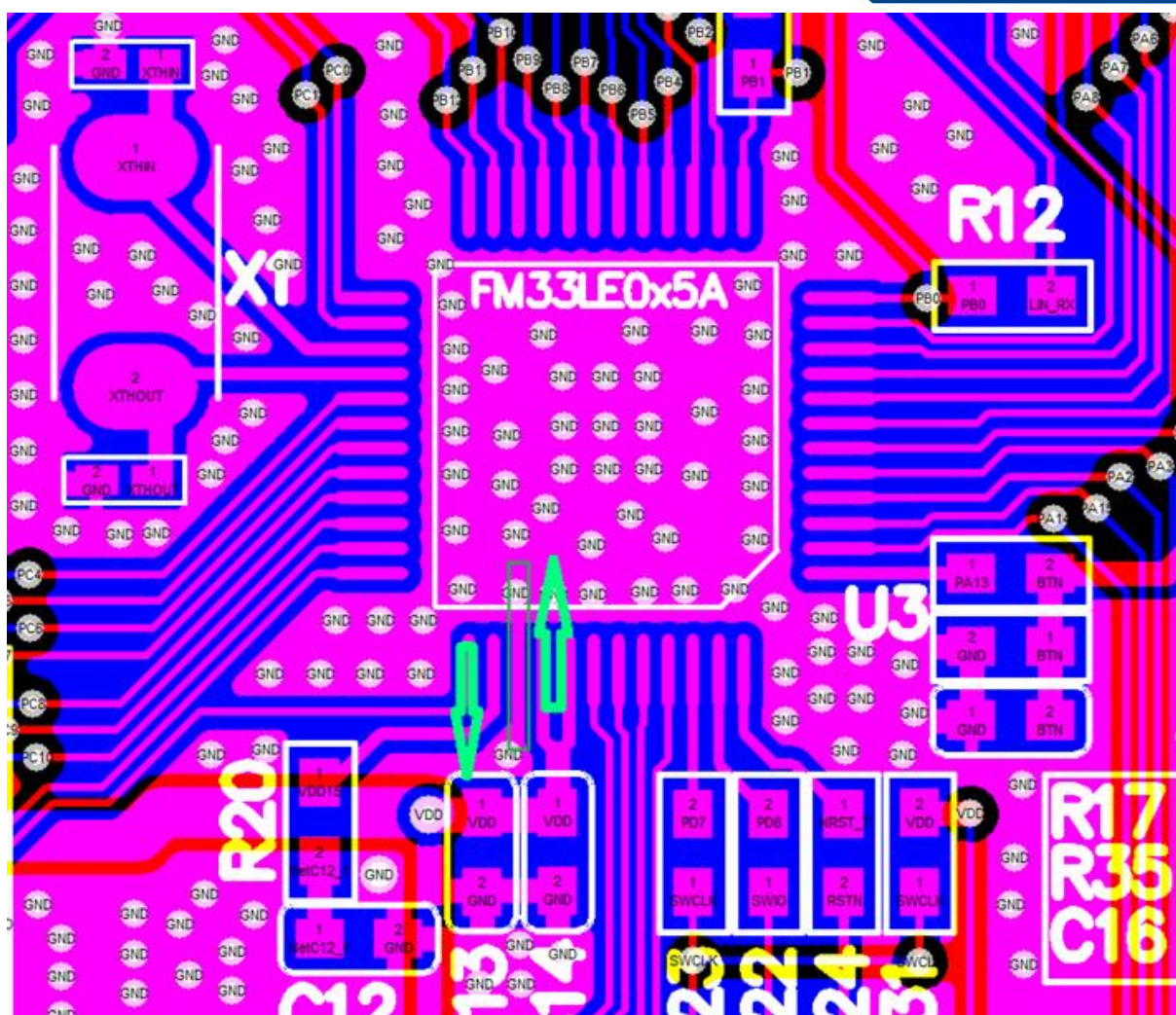


图 2-1

3. 特殊管脚处理

如果有 MCU IO 直接连接到 ECU 外部，人体能触摸到或者需要做接触静电实验的，一定不能直接连接到外部，建议在 MCU IO 加滤波电容和串电阻，并在接口处加 ESD 保护管。

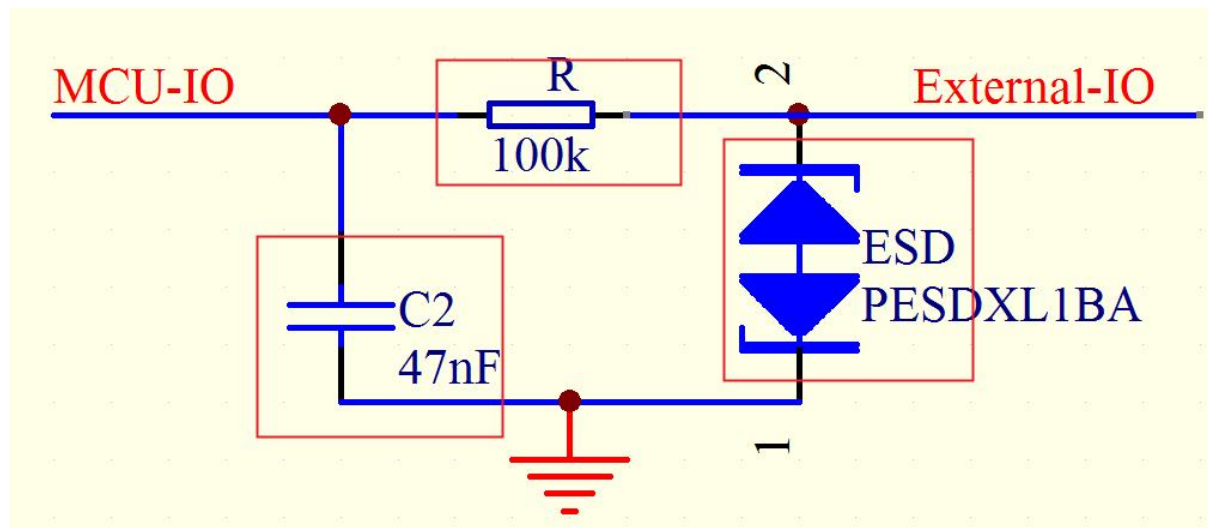


图 3-1

4. VDD15 管脚

为了增强抗 EMC 性能，建议芯片 VDD15 管脚串 47Ω 电阻再接 1μF 的去耦电容，并且在 PCB 布局时，尽量靠近管脚放置。如图 5-1 所示：

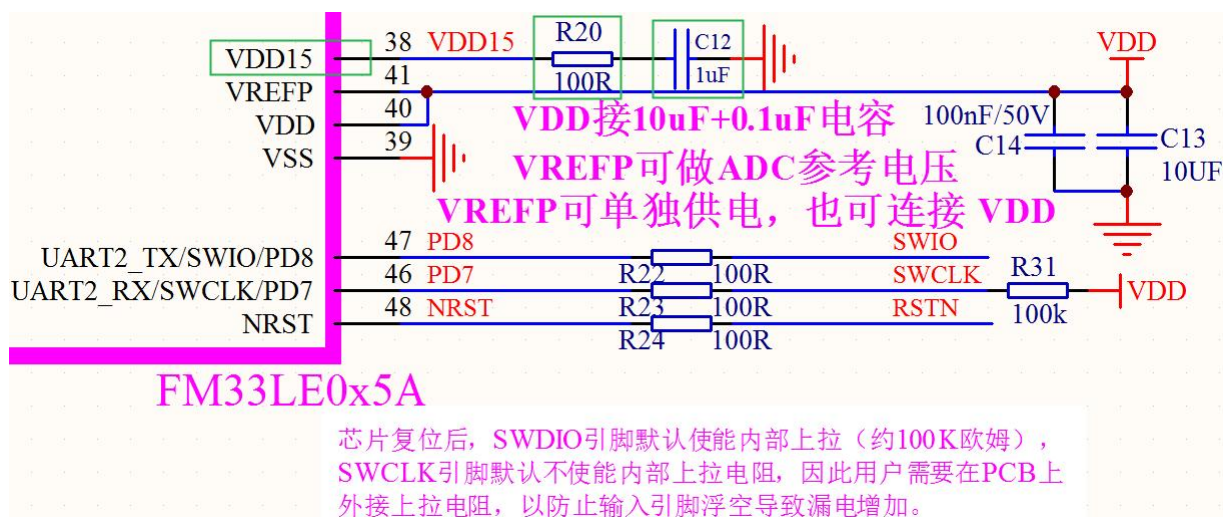


图 4-1



改版记录

2023.5	V1	初版