



复旦微电子

FM33LG0A 系列 低功耗 MCU

勘误表

2024. 7



本资料是为了让用户根据用途选择合适的上海复旦微电子集团股份有限公司（以下简称复旦微电子）的产品而提供的参考资料，不转让属于复旦微电子或者第三者所有的知识产权以及其他权利的许可。

在使用本资料所记载的信息最终做出有关信息和产品是否适用的判断前，请您务必将所有信息作为一个整体系统来进行评价。

采购方对于选择与使用本文描述的复旦微电子的产品和服务全权负责，复旦微电子不承担采购方选择与使用本文描述的产品和服务的责任。除非以书面形式明确地认可，复旦微电子的产品不推荐、不授权、不担保用于包括军事、航空、航天、救生及生命维持系统在内的，由于失效或故障可能导致人身伤亡、严重的财产或环境损失的产品或系统中。

未经复旦微电子的许可，不得翻印或者复制全部或部分本资料的内容。

今后日常的产品更新会在适当的时候发布，恕不另行通知。在购买本资料所记载的产品时，请预先向复旦微电子在当地的销售办事处确认最新信息，并请您通过各种方式关注复旦微电子公布的信息，包括复旦微电子的网站(<http://www.fmsh.com/>)。

如果您需要了解有关本资料所记载的信息或产品的详情，请与上海复旦微电子集团股份有限公司在当地的销售办事处联系。

商 标

上海复旦微电子集团股份有限公司的公司名称、徽标以及“复旦”徽标均为上海复旦微电子集团股份有限公司及其分公司在中国的商标或注册商标。

上海复旦微电子集团股份有限公司在中国发布，版权所有。



目 录

目 录.....	3
1 说明.....	4
2 FM33LG0XXA 芯片功能局限	5
2.1 系统功能局限	5
2.2 ATIMER 功能局限	5
2.2.1 ATIM DMA 功能无法在工作时钟为 PLL2x 的情况下使用.....	5
2.3 ADC 功能局限	5
2.3.1 循环采样时 OPA 通道被跳过	5
2.3.2 校准完成后 busy 标志无法自动清零	6
2.3.3 异步时钟配置下 ADC 在转换序列结束后产生一次冗余转换.....	6
2.3.4 ADC DMA 循环模式可能出现错误序列	7
2.3.5 ADC AWD 单个通道监测配置错位	7
2.4 IWDG 功能局限	8
2.5 CMU 功能局限	8
2.6 VREF1P2 功能局限	8
2.7 I2C 功能局限	9
2.8 SPI 功能局限	9
2.8.1 SPI 接收模式下重复发送 SCK	9
3 FM33LG0XXA 芯片应用注意事项.....	10
3.1.1 VREFP_VREG	10
版本信息	11
上海复旦微电子集团股份有限公司销售及服务中心	12

1 说明

本文档为 FM33LG0A 系列低功耗 MCU 勘误表，用于说明芯片功能缺陷并为客户提供相应的应变方法。

关于 FM33LG0A 系列 MCU 的详细功能性能说明，请参见 FM33LG0xxA 产品说明书。

本勘误表适用于以下产品型号：

型号	Flash 容量 (KBytes)	RAM 容量 (KBytes)	封装
FM33LG048A	256	32	LQFP80
FM33LG046A	256	32	LQFP64
FM33LG045A	256	32	LQFP48
FM33LG043A	256	32	QFN32
FM33LG026A	128	32	LQFP64
FM33LG025A	128	32	LQFP48
FM33LG023A	128	32	QFN32

2 FM33LG0xxA 芯片功能局限

2.1 系统功能局限

2.2 ATIMER 功能局限

2.2.1 ATIM DMA 功能无法在工作时钟为 PLL2x 的情况下使用

问题描述:

当 ATIMER 工作时钟选为 PLL2x (最高 128Mhz) 时, 无法使用 DMA 功能自动更新通道配置寄存器。

应对方法:

无

2.3 ADC 功能局限

2.3.1 循环采样时 OPA 通道被跳过

问题描述:

当采用循环模式时, 如果采样通道连续使能 ADC_IN1 和 OPA (即 ADC_IN1 和 OPA 之间没有使能其他通道), 则循环中会跳过 OPA 通道。

比如使能了 ADC_IN0、ADC_IN1 和 OPA 这三个通道, 循环采样开始后, 实际采样结果是 ADC_IN0 -> ADC_IN1 -> ADC_IN0 -> ADC_IN1 ...

当 ADC_IN1 和 OPA 之间使能了其他通道, 则循环采样正常。比如使能 ADC_IN1、ADC_IN2、OPA, 循环采样开始后, 采样结果是 ADC_IN1 -> ADC_IN2 -> OPA -> ADC_IN1 -> ADC_IN2 -> OPA...

应对方法:

无

2.3.2 校准完成后 busy 标志无法自动清零

问题描述:

当执行 ADC 校准操作时, busy 标志会自动置位,但是当自动校准结束后, busy 标志无法自动清零。

应对方法:

校准结束后可以手动关闭 ADC 使能,此时 busy 标志被清零,同时不影响校准结果。

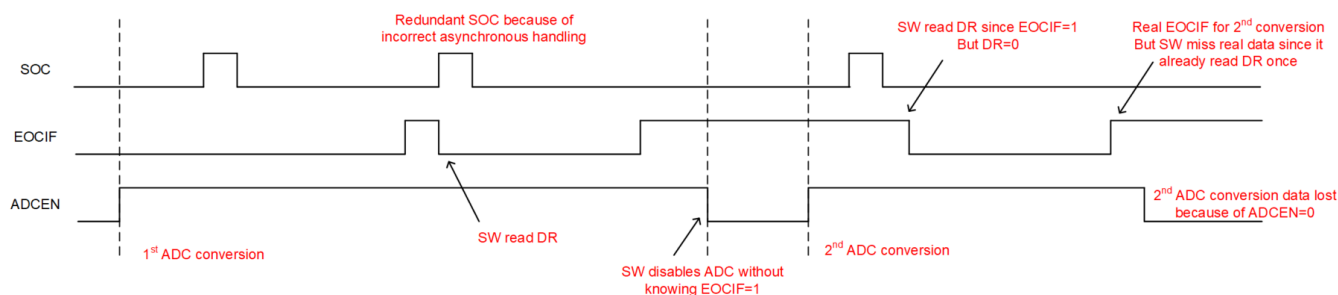
2.3.3 异步时钟配置下 ADC 在转换序列结束后产生一次冗余转换

ADC 在以下配置下:

- 自动模式 (SEMI=0)
- 单次转换 (CONT=0)
- 等待模式 (WAIT=1)
- 不使用 DMA 循环模式 (DMACFG=0)

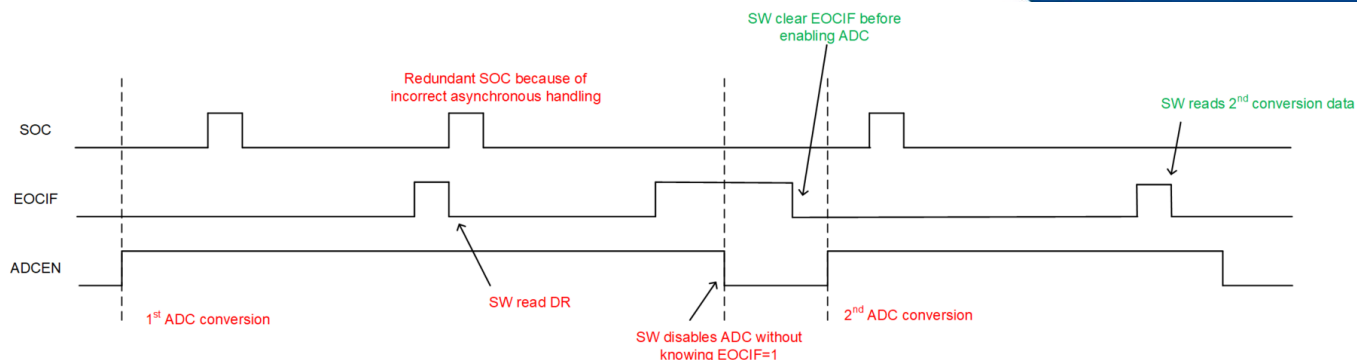
由于异步时钟处理不当,有一定概率会在转换序列结束后(当前序列使能的通道全部转换结束),软件读取最后一个转换结果时(下图 "SW read DR" 位置),产生一次冗余的转换,并导致 EOCIF 标志置位。如果软件不注意这一点,可能造成错误的行为。

出错的波形示意图如下:



应对方法:

- 1、建议在 ADCEN 关闭后,总线再做一次 EOCIF 清零操作。采用此纠正措施后的波形示意图如下:



2、避免使用 WAIT=1 的配置

以上几种方案都可有效规避冗余转换问题。

2.3.4 ADC DMA 循环模式可能出现错误序列

ADC 在以下配置下：

- 自动模式（SEMI=0）
- 单次转换（CONT=0）
- 等待模式（WAIT=1）
- 使用 DMA 循环模式（DMACFG=1）

由于与 2.2.1 相同的原因，ADC 使用 DMA 循环模式时，可能出现 RAM 中通道错误问题。

应对方法：不建议使用 DMA 循环模式；如果必须使用，则

- 关闭 ADC 等待功能（WAIT=0）

2.3.5 ADC AWD 单个通道监测配置错位

问题描述：ADC 开启过采样且监测单个通道时，同时使能 3 个通道采样，通道号从小到大扫描时，例如 1->3->5 通道，若要监测通道 1 需配置监测通道 3。

应对方法：

- 1、确保监测时只使能监测通道，不会出现该问题；
- 2、同时使能多个通道循环采样时，监测单个通道时，需配置为下一个待监测通道；
- 3、建议使用软件定时判断阈值的方式实现电压监测。

2.4 IWDT 功能局限

问题描述:

软件读取 IWDT 模块寄存器后, 会影响 RTC_A、SVD、LPTIM32、LPTIM16、Comparator 模块寄存器的读取。

应对方法:

软件读取 IWDT 寄存器后, 必须额外读取一次 IWDT 内部空地址 (比如 offset 0x20), 并丢弃返回的全零数据, 此后对其他总线功能模块寄存器的访问就不受影响。

2.5 CMU 功能局限

问题描述:

CMU 模块中的 LPUART2CKS 寄存器只可写, 不可读。软件仍可以修改 LPUART2 的工作时钟源, 但是读取此寄存器时总是返回 00

应对方法:

无

2.6 VREF1p2 功能局限

问题描述:

VREF1p2 的启动延迟功能无法使用 (PMU_WKTR.VREFDLY)。置位 PMU_WKTR.VREFDLY 的情况下, 唤醒事件发生后, MCU 会在等待 ST_DELAY 之后被唤醒, 但是 VREF1p2 会被自动关闭。

应对方法:

MCU 唤醒后软件打开 VREF1p2 并延迟等待 VREF1p2 建立完成。不要使用 VREF1p2 延迟唤醒功能。

2.7 I2C 功能局限

问题描述:

当 APBCLK 频率高于 I2CCLK 频率 2 倍以上时, 使用 DMA 接收完第一个字节后无法继续接收后续字节。

应对方法:

使用 DMA 时, APBCLK 频率不能高于 I2CCLK 频率的两倍。

2.8 SPI 功能局限

2.8.1 SPI 接收模式下重复发送 SCK

问题描述:

当 SPI 配置为 RX-ONLY 模式, 或者半双工读操作模式时, 如果 WAIT=0 并且 BAUD= $F_{APB}/2$, 在一个字节接收完成后会重复发送 SCK。

当 SPI 处于全双工模式时, 无此问题。

应对方法:

RX-ONLY 或半双工读模式时, 配置 WAIT 不等于 0, 或者 BAUD 不使用 $F_{APB}/2$, 都可以规避此问题。

3 FM33LG0xxA 芯片应用注意事项

3.1.1 VREFP_VREG

问题描述:

当使用片内电路 VREFP_VREG 产生 VREFP 基准电压时,在关闭 VREFP_VREG 后,由于 regulator 的 pass device 尺寸很大,仍会存在微小泄漏电流 (nA 级),随着时间增加,会逐渐对 VREFP 管脚上的稳压电容充电,导致 VREFP 电压升高,最高接近 VDD。此时再打开 VREFP_VREG 为 ADC 等电路提供基准时,由于 regulator 泄放能力弱,可能出现 ADC 等电路基准电压高于 VREFP_VREG 设定值,从而导致 ADC 转换值偏小。此现象在高温下由于 mos 管漏电流增加,更容易出现。

应对方法:

1、使用片内产生的 VREFP 基准电压时,建议在 VREFP 管脚上与 1uF 稳压电容并联一个 M 欧姆级别对地电阻,在 VREFP_VREG 不使能时用于泄放泄漏电荷。由于 VREFP_VREG 使能时功耗约 50uA,驱动能力 10mA 级别,增加 M 欧姆级对地电阻不会对芯片功耗和 VREFP 电压造成影响。

2、如果 PCB 上无法增加电阻,建议:

1) 不要长时间关闭 VREFP_VREG,避免漏电流将片外电容充电

2) 关闭 VREFP_VREG 一段时间后再使能时,使能 DAC 一段时间,DAC 会在 VREFP 上产生静态负载,从而泄放漏电荷



版本信息

版本号	发布日期	页数	章节或图表	更改说明
1.0	2019.10			首次发布
1.1	2021.03			增加 VREF1p2 问题描述
1.2	2021.11			增加 I2C DMA 问题描述
1.3	2022.03			增加 VREFP_VREG 使用注意
1.4	2022.11			增加异步时钟 ADC 功能局限
1.5	2022.12			增加 ADC DMA 循环模式功能局限
1.6	2023.3			增加 SPI 功能局限
1.7	2024.7			增加 ADC AWD 功能局限



上海复旦微电子集团股份有限公司销售及服 务网 点

上海复旦微电子集团股份有限公司

地址：上海市国泰路 127 号 4 号楼

邮编：200433

电话：(86-021) 6565 5050

传真：(86-021) 6565 9115

上海复旦微电子（香港）股份有限公司

地址：香港九龙尖沙咀东嘉连威老道 98 号东海商业中心 5 楼 506 室

电话：(852) 2116 3288 2116 3338

传真：(852) 2116 0882

北京办事处

地址：北京市东城区东直门北小街青龙胡同 1 号歌华大厦 B 座 423 室

邮编：100007

电话：(86-10) 8418 6608

传真：(86-10) 8418 6211

深圳办事处

地址：深圳市华强北路 4002 号圣廷苑酒店世纪楼 1301 室

邮编：518028

电话：(86-0755) 8335 0911 8335 1011 8335 2011 8335 0611

传真：(86-0755) 8335 9011

台湾办事处

地址：台北市 114 内湖区内湖路一段 252 号 12 楼 1225 室

电话：(886-2) 7721 1889

传真：(886-2) 7722 3888

新加坡办事处

地址：237, Alexandra Road, #07-01, The Alexcior, Singapore 159929

电话：(65) 6472 3688

传真：(65) 6472 3669

北美办事处

地址：2490 W. Ray Road Suite#2 Chandler, AZ 85224 USA

电话：(480) 857-6500 ext 18

公司网址：<http://www.fmsh.com/>