MG33M0xxERB 系列
计量 SoC 芯片

产品说明书 **V1.7**

2026 年 3 月

本资料是为了让用户根据用途选择合适的上海复旦微电子集团股份有限公司（以下简称复旦微电子）的产品而提供的参考资料，不保证其中不含任何瑕疵，不转让属于复旦微电子或者第三者所有的知识产权以及其他权利的许可。
在使用本资料所记载的信息最终做出有关信息和产品是否适用的判断前，请您务必将所有信息作为一个整体系统来进行评价。
采购方对于选择与使用本文描述的复旦微电子的产品和服务全权负责，复旦微电子不承担采购方选择与使用本文描述的产品和服务的责任。除非以书面形式明确地认可，复旦微电子的产品不推荐、不授权、不担保用于包括军事、航空、航天、救生及生命维持系统在内的，由于失效或故障可能导致人身伤亡、严重的财产或环境损失的产品或系统中。
未经复旦微电子的许可，不得翻印或者复制全部或部分本资料的内容。
今后日常的产品更新会在适当的时候发布，恕不另行通知。在购买本资料所记载的产品时，请预先向复旦微电子在当地的销售办事处确认最新信息，并请您通过各种方式关注复旦微电子公布的信息，包括复旦微电子的网站(http://www.fmsh.com/)。
如果您需要了解有关本资料所记载的信息或产品的详情，请与上海复旦微电子集团股份有限公司在当地的销售办事处联系。

商标

上海复旦微电子集团股份有限公司的公司名称、徽标以及“复旦”徽标均为上海复旦微电子集团股份有限公司及其分公司在中国的商标或注册商标。

上海复旦微电子集团股份有限公司在中国发布，版权所有。

版本列表

版本号	发布日期	页数	章节或图表	更改说明
1.0	2024.12			Initial release
1.1	2025.05		2.1	封装更新
1.2	2025.05			完善手册内容
1.3	2025.07			修改一些寄存器描述
1.4	2025.07		2.1	LQFP80/64/48 计量管脚对调
1.5	2025.07		31	重新修正 EMU 章节
1.6	2025.10		3 30	电参数章节辅助 ADC 特性增加 ADC 转换时间； ADC 章节增加温度转换使用方式；
1.7	2026.3		31	增加三路计量通道伪随机模块；

章节目录

版本列表 3
章节目录 1
1 产品综述 18
1.1 概述 18
1.2 芯片结构框图 21
1.3 产品型号列表 22
2 引脚和封装 23
2.1 封装和引脚排列 23
2.1.1 LQFP80 封装图 23
2.1.2 LQFP64 封装图 24
2.1.3 LQFP48 封装图 25
2.1.4 引脚说明 26
2.1.5 PA 引脚组数字外设功能 26
2.1.6 PB 引脚组数字外设功能 26
2.1.7 PC 引脚组数字外设功能 27
2.1.8 PD 引脚组数字外设功能 27
2.1.9 PF 引脚组数字外设功能 28
2.1.10 PG 引脚组数字外设功能 28
2.1.11 封装尺寸图 29
2.2 焊接安装说明 34
2.3 MSL 等级 37
3 电参数 38
3.1 参数说明 38
3.2 参数测试条件 38
3.2.1 供电方案 38
3.3 极限参数 39
3.4 MCU 性能参数 40
3.4.1 典型工作条件 40
3.4.2 功耗参数 41
3.4.3 复位和电源监控 43
3.4.4 高精度基准源 44
3.4.5 低功耗模式唤醒时间 45
3.4.6 外部时钟源特性 46
3.4.7 内部时钟源特性 47
3.4.8 PLL 特性 48
3.4.9 辅助 ADC 特性 48
3.4.10 温度传感器 49
3.4.11 模拟比较器特性 50
3.4.12 Flash 存储器特性 50
3.4.13 GPIO 特性 51
3.4.14 LCD 特性 53

3.5 计量性能参数 54
3.5.1 计量单元采样通道输入范围 *54*
3.5.2 计量单元计量精度（shunt resistor = 250μΩ） *54*
3.5.3 计量单元模拟指标 *55*
3.5.4 计量单元输出延迟参数 *55*
4 电源管理单元（PMU） **56**
4.1 芯片工作电源 56
4.1.1 电源域划分 *56*
4.1.2 电源结构图 *56*
4.2 功耗模式 57
4.2.1 概述 *57*
4.2.2 功耗模式与系统频率 *58*
4.2.3 Active 模式 *59*
4.2.4 LP Run 模式 *59*
4.2.5 SLEEP 模式 *60*
4.2.6 DEEPSLEEP 模式 *61*
4.3 唤醒源 61
4.4 休眠唤醒后的时钟 62
4.5 寄存器 62
4.5.1 低功耗控制寄存器（PMU_CR） *63*
4.5.2 唤醒时间控制寄存器（PMU_WKTR） *64*
4.5.3 唤醒源标志查询寄存器（PMU_WKFR） *64*
4.5.4 PMU 中断使能寄存器（PMU_IER） *65*
4.5.5 PMU 中断标志寄存器（PMU_ISR） *66*
4.5.6 VREF 调校寄存器（VREF_TRIM） *67*
4.5.7 LDO15 调校寄存器（LDO15_TRIM） *67*
4.5.8 ULPLDO 控制寄存器（ULPLDO_TRIM） *68*
4.5.9 电源分压电阻控制寄存器（DIVR_CR） *69*
5 处理器（CPU） **70**
5.1 概述 70
5.1.1 处理器配置 *70*
5.2 异常和中断 71
5.2.1 中断向量表 *71*
5.2.2 中断优先级 *72*
5.2.3 错误处理 *72*
5.2.4 锁定（Lockup） *73*
5.3 调试特性 73
5.4 寄存器 74
5.4.1 DEBUG 配置寄存器（DBG_CR） *74*
5.4.2 HardFault 查询寄存器（DBG_HDFR） *76*
6 总线与存储（BUS AND MEMORY） **77**
6.1 系统总线 77
6.2 存储空间分配 79
6.2.1 概述 *79*

6.2.2 外设模块寄存器地址分配 80
6.3 RAM 81
6.3.1 系统 RAM 81
6.4 FLASH 81
6.4.1 概述 81
6.4.2 Flash 编程 83
6.4.3 Flash 的内容保护 89
6.5 寄存器 92
6.5.1 Flash 读取控制寄存器（FLS_RDCR） 92
6.5.2 用户配置字寄存器（FLS_OPTBR） 93
6.5.3 ACLOCK 寄存器 1（FLS_ACLOCK1） 94
6.5.4 ACLOCK 寄存器 2（FLS_ACLOCK2） 95
6.5.5 Flash 擦写控制寄存器（FLS_EPCR） 95
6.5.6 Flash Key 输入寄存器（FLS_KEY） 96
6.5.7 Flash 中断使能寄存器（FLS_IER） 96
6.5.8 Flash 标志寄存器（FLS_ISR） 97
6.5.9 Flash ECC 寄存器（FLS_ECCR） 98
6.5.10 FLS 原始数据寄存器（FLS_RAW0） 99
6.5.11 FLS 原始数据寄存器（FLS_RAW1） 99
7 复位管理单元（RMU） 101
7.1 概述 101
7.2 模块框图 102
7.3 上下电复位 103
7.4 独立看门狗（IWDT） 104
7.5 窗口看门狗（WWDT） 104
7.6 软件复位 104
7.7 NRST 引脚复位 104
7.8 寄存器 105
7.8.1 BOR 控制寄存器（RMU_BORCFG） 105
7.8.2 复位配置寄存器（RMU_RSTCFG） 106
7.8.3 软件复位寄存器（RMU_SOFTRST） 106
7.8.4 复位标志寄存器（RMU_RSTFLAG） 107
7.8.5 外设复位使能寄存器（RMU_PERHRSTEN） 107
7.8.6 AHB 外设复位寄存器（RMU_AHBRST） 108
7.8.7 APB 外设复位寄存器 1（RMU_APBRST1） 108
7.8.8 APB 外设复位寄存器 2（RMU_APBRST2） 110
7.8.9 计量单元复位寄存器（RMU_EMUSOFTRST） 111
7.8.10 EMU 软复位寄存器（RMU_EMUDSPRST） 112
8 独立看门狗（IWDT） 113
8.1 概述 113
8.2 结构框图 113
8.3 IWDT 功能描述 114
8.4 寄存器 115
8.4.1 IWDT 清除寄存器（IWDT_SERV） 115

8.4.2 IWDT 配置寄存器（IWDT_CR）.....115
8.4.3 IWDT 计数值寄存器（IWDT_CNT）.....116
9 窗口看门狗（WWDT）.....118
9.1 功能描述.....118
9.2 结构框图.....118
9.3 WWDT 工作方式.....118
9.4 寄存器.....121
9.4.1 WWDT 控制寄存器（WWDT_CR）.....121
9.4.2 WWDT 配置寄存器（WWDT_CFGR）.....122
9.4.3 WWDT 计数寄存器（WWDT_CNT）.....122
9.4.4 WWDT 中断使能寄存器（WWDT_IER）.....123
9.4.5 WWDT 中断标志寄存器（WWDT_ISR）.....123
9.4.6 WWDT 预分频寄存器（WWDT_PSC）.....124
10 时钟管理单元（CMU）.....125
10.1 概述.....125
10.2 时钟架构.....126
10.2.1 SYSCLK 时钟源选择.....127
10.2.2 系统时钟安全.....127
10.2.3 主要时钟说明.....127
10.2.4 外设模块的总线时钟和工作时钟.....128
10.2.5 休眠模式下的外设时钟.....129
10.2.6 LSCLK 切换逻辑.....129
10.3 高频 RC 振荡器(RCHF).....130
10.3.1 概述.....130
10.3.2 控制逻辑.....130
10.3.3 软件使用说明.....131
10.4 低频晶体振荡电路(XTLF).....132
10.4.1 概述.....132
10.4.2 工作方式.....132
10.5 锁相环(PLL_L).....132
10.5.1 概述.....132
10.5.2 软件应用指南.....133
10.6 低功耗模式下的时钟源.....134
10.7 休眠唤醒的时钟处理.....134
10.8 寄存器.....135
10.8.1 系统时钟控制寄存器（CMU_SYSCLKCR）.....135
10.8.2 RCHF 控制寄存器（CMU_RCHFCR）.....137
10.8.3 RCHF 调校寄存器（CMU_RCHFTR）.....137
10.8.4 PLLL 控制寄存器（CMU_PLLLCR）.....138
10.8.5 XTLF 控制寄存器（XTLF_CR）.....139
10.8.6 RCMF 控制寄存器（RCMF_CR）.....140
10.8.7 时钟控制中断使能寄存器（CMU_IER）.....141
10.8.8 时钟控制中断标志寄存器（CMU_ISR）.....141
10.8.9 外设总线时钟控制寄存器 1（CMU_PCLKCR1）.....142

10.8.10 外设总线时钟控制寄存器 2（CMU_PCLKCR2）.....143
10.8.11 外设总线时钟控制寄存器 3（CMU_PCLKCR3）.....143
10.8.12 外设总线时钟控制寄存器 4（CMU_PCLKCR4）.....144
10.8.13 外设独立工作时钟控制寄存器 1（CMU_OPCCR1）.....145
10.8.14 外设独立工作时钟控制寄存器 2（CMU_OPCCR2）.....146
10.8.15 计量模块工作时钟控制寄存器（CMU_EMUCCR）.....148
10.8.16 ADC 时钟控制寄存器（ADC_CCR）.....149
10.8.17 RTC 虚拟调校时钟控制寄存器（CMU_VCC_CR）.....149
11 电源电压监测（SVD）.....151
11.1 概述.....151
11.2 结构框图.....151
11.3 引脚定义.....152
11.4 功能描述.....152
11.4.1 间歇使能模式.....153
11.4.2 外部电源检测.....153
11.4.3 VDD 检测.....155
11.5 寄存器.....158
11.5.1 SVD 配置寄存器（SVD_CFGR）.....158
11.5.2 SVD 控制寄存器（SVD_CR）.....159
11.5.3 SVD 中断使能寄存器（SVD_IER）.....159
11.5.4 SVD 状态和标志寄存器（SVD_ISR）.....160
11.5.5 SVD 参考电压选择寄存器（SVD_VSR）.....161
12 AES 硬件运算单元（AES）.....162
12.1 功能描述.....162
12.2 工作模式.....162
12.3 AES 数据流处理模式.....163
12.3.1 ECB 模式.....163
12.3.2 CBC 模式.....165
12.3.3 暂停模式.....167
12.3.4 CTR 模式.....168
12.3.5 CTR 模式下的暂停模式.....169
12.3.6 GCM 模式.....170
12.3.7 MultH 模块.....173
12.3.8 推荐的 GCM 流程.....174
12.4 数据类型.....174
12.5 工作流程.....176
12.5.1 模式 1：加密.....176
12.5.2 模式 2：密钥扩展.....177
12.5.3 模式 3：解密.....178
12.5.4 模式 4：密钥扩展+解密.....178
12.5.5 使用 MultH 模块.....179
12.6 DMA 接口.....180
12.6.1 MultH 模块与 DMA 间接口.....181
12.7 错误标志.....181

12.8 寄存器 182
12.8.1 AES 控制寄存器（AES_CR） 182
12.8.2 AES 中断使能寄存器（AES_IER） 184
12.8.3 AES 中断标志寄存器（AES_ISR） 185
12.8.4 AES 数据输入寄存器（AES_DIR） 185
12.8.5 AES 数据输出寄存器（AES_DOR） 186
12.8.6 AES 秘钥寄存器 x（AES_KEYx） 186
12.8.7 AES 初始向量寄存器 x（AES_IVRx） 187
12.8.8 AES MultH 参数寄存器（AES_Hx） 187
13 随机数发生器（TRNG） 189
13.1 概述 189
13.2 功能描述 189
13.2.1 随机数产生 189
13.2.2 工作时钟 190
13.2.3 随机数读取 190
13.2.4 CRC 运算 190
13.3 寄存器 191
13.3.1 随机数控制寄存器（RNG_CR） 191
13.3.2 随机数/CRC 结果输出寄存器（RNG_DOR） 192
13.3.3 RNG 标志寄存器（RNG_SR） 192
13.3.4 CRC 控制寄存器（RNG_CRC_CR） 193
13.3.5 CRC 输入数据寄存器（RNG_CRC_DIR） 193
13.3.6 CRC 标志寄存器（RNG_CRC_SR） 194
14 模拟比较器（COMPARATOR） 195
14.1 概述 195
14.2 结构框图 196
14.3 功能描述 197
14.3.1 基本功能 197
14.3.2 时钟和复位 197
14.3.3 引脚和内部信号连接 197
14.3.4 输出数字滤波 198
14.3.5 中断输出 198
14.3.6 功耗和速度模式 199
14.4 寄存器 199
14.4.1 COMP 控制寄存器（COMP_CR） 199
14.4.2 COMP 中断配置寄存器（COMP_ICR） 200
14.4.3 COMP 中断标志寄存器（COMP_ISR） 201
14.4.4 COMP 功耗控制寄存器(COMP_PCR) 201
15 数学运算加速器（MACC） 203
15.1 概述 203
15.2 MULTIPLY-ACCUMULATION 203
15.2.1 乘累加工作流程 204
15.2.2 加减法工作流程 206
15.3 整型数除法器 207

15.4 开方计算器 208
15.5 溢出和饱和计算 209
15.6 计算周期 210
15.7 寄存器 210
15.7.1 状态寄存器（MACC_SR） 211
15.7.2 控制寄存器（MACC_CR） 211
15.7.3 使能寄存器（MACC_ENR） 212
15.7.4 操作数寄存器（MACC_OPA/OPB） 213
15.7.5 商寄存器（MACC_QRL/QRH） 214
15.7.6 余数寄存器（MACC_REMD） 214
15.7.7 均方根寄存器（MACC_SQRT） 214
15.7.8 结果寄存器（MACC_MACRL/MACRH） 215
16 双线串行总线（I²C） 216
16.1 概述 216
16.2 结构框图 216
16.3 引脚定义和上拉电阻范围 217
16.4 时钟 217
16.5 接口时序 217
16.5.1 接口时序图 217
16.5.2 接口时序描述 218
16.6 I²C 初始化 219
16.6.1 IO 配置 219
16.6.2 主机波特率配置 219
16.7 I²C 主机功能 220
16.7.1 7bit 寻址 220
16.7.2 10bit 寻址 225
16.7.3 DMA 228
16.7.4 SCL 延展（Slave Clock Stretching） 232
16.7.5 超时机制 232
16.7.6 可编程时序 232
16.8 寄存器 234
16.8.1 I2C 主机配置寄存器（I2C_MSP_CFGR） 234
16.8.2 I2C 主机控制寄存器（I2C_MSP_CR） 235
16.8.3 I2C 主机中断使能寄存器（I2C_MSP_IER） 236
16.8.4 I2C 主机中断标志寄存器（I2C_MSP_ISR） 237
16.8.5 I2C 主机状态寄存器（I2C_MSP_SR） 238
16.8.6 I2C 主机波特率寄存器（I2C_MSP_BGR） 239
16.8.7 I2C 主机收发缓存寄存器（I2C_MSP_BUFR） 239
16.8.8 I2C 主机时序控制寄存器（I2C_MSP_TCR） 240
16.8.9 I2C 主机超时寄存器（I2C_MSP_TOR） 240
17 通用异步收发传输器（UART） 242
17.1 概述 242
17.2 结构框图 243
17.3 引脚定义 244

17.4 UART 类型区分 245
17.5 UART 字符描述 245
17.6 功能描述 246
17.6.1 时钟结构 246
17.6.2 位接收采样 246
17.6.3 数据发送 247
17.6.4 数据接收 249
17.6.5 低功耗休眠唤醒（UART0/1） 250
17.6.6 使用 DMA 进行 UART 收发 250
17.6.7 DMA 模式下的发送完成中断 250
17.7 波特率发生 251
17.7.1 波特率发生 251
17.7.2 波特率自适应 252
17.8 红外调制 252
17.9 接收超时 253
17.10 发送延迟 253
17.11 寄存器 254
17.11.1 红外调制配置寄存器（UART_IRCR） 255
17.11.2 UARTx 控制状态寄存器（UARTx_CSR） 255
17.11.3 UARTx 中断使能寄存器（UARTx_IER） 257
17.11.4 UARTx 中断标志寄存器（UARTx_ISR） 258
17.11.5 UARTx 超时和延迟寄存器（UARTx_TODR） 259
17.11.6 UARTx 接收缓冲寄存器（UARTx_RXBUF） 259
17.11.7 UARTx 发送缓冲寄存器（UARTx_TXBUF） 260
17.11.8 UATRx 波特率产生寄存器（UARTx_BGR） 260
18 概述通用同异步收发传输器（USART） 262
18.1 概述 262
18.2 结构框图 263
18.3 引脚定义 263
18.4 USART 字符描述 264
18.4.1 UART 模式 264
18.4.2 智能卡模式 265
18.5 功能描述 266
18.5.1 时钟结构 266
18.5.2 同步策略 266
18.5.3 位接收采样 267
18.5.4 数据发送 268
18.5.5 数据接收 271
18.5.6 低功耗休眠唤醒 272
18.5.7 使用 DMA 进行 UART 收发 272
18.5.8 DMA 模式下的发送完成中断 272
18.5.9 半双工单线通信 273
18.6 波特率发生 273
18.6.1 波特率发生 273

18.6.2 波特率自适应.....275
18.7 红外调制.....275
18.8 接收超时.....276
18.9 发送延迟.....276
18.10 寄存器.....277
18.10.1 红外调制寄存器（UART_IRCR）.....278
18.10.2 USARTx 模式寄存器（USARTx_MCR）.....278
18.10.3 USARTx 控制状态寄存器（USARTx_CSR）.....279
18.10.4 USARTx 中断使能寄存器（USARTx_IER）.....281
18.10.5 USARTx 中断标志寄存器（USARTx_ISR）.....281
18.10.6 USARTx 超时和延迟寄存器（USARTx_TODR）.....282
18.10.7 USARTx 接收缓冲寄存器（USARTx_RXBUF）.....283
18.10.8 USARTx 发送缓冲寄存器（USARTx_TXBUF）.....283
18.10.9 USATRx 波特率产生寄存器（USARTx_BGR）.....284
18.10.10 USARTx 智能卡状态标志寄存器（USARTx_SCISR）.....284
18.10.11 USARTx 智能卡中断使能寄存器（USARTx_SCIER）.....286
18.10.12 USARTx 智能卡帧格式控制寄存器（USARTx_FFCR）.....287
18.10.13 USARTx 智能卡额外保护时间寄存器（USARTx_EGTR）.....288
18.10.14 USARTx 智能卡输出时钟分频寄存器（USARTx_CODR）.....289
19 串行外设接口（SPI）.....290
19.1 概述.....290
19.2 结构框图.....291
19.3 引脚定义.....291
19.4 接口时序.....292
19.4.1 CPHA=0.....292
19.4.2 CPHA=1.....292
19.4.3 4 线半双工模式（主机）.....293
19.5 功能描述.....295
19.5.1 I/O 配置.....295
19.5.2 全双工数据通信.....296
19.5.3 TX-ONLY 模式.....297
19.5.4 RX-ONLY 模式.....297
19.5.5 主机 SSN 控制.....297
19.5.6 数据冲突.....298
19.5.7 使用 DMA 进行 SPI 收发.....298
19.6 寄存器.....300
19.6.1 SPIx 控制寄存器 1（SPIx_CR1）.....300
19.6.2 SPIx 控制寄存器 2（SPIx_CR2）.....301
19.6.3 SPIx 控制寄存器 3（SPIx_CR3）.....303
19.6.4 SPIx 中断控制寄存器（SPIx_IER）.....304
19.6.5 SPIx 中断标志寄存器（SPIx_ISR）.....304
19.6.6 SPIx 发送缓存寄存器（SPIx_TXBUF）.....305
19.6.7 SPIx 接收缓存寄存器（SPIx_RXBUF）.....306
20 直接存储访问控制器（DMA）.....307

20.1 概述 307
20.2 工作原理 308
20.3 结构框图 309
20.4 工作流程 309
20.5 访问带宽 310
20.6 通道控制 310
20.6.1 DMA 请求映射 311
20.6.2 通道优先级 311
20.6.3 传输方向定义 311
20.6.4 循环模式 311
20.7 寄存器 313
20.7.1 DMA 全局控制寄存器（DMA_GCR） 313
20.7.2 通道 x 控制寄存器（DMA_CHxCR） 314
20.7.3 通道 x 存储器指针寄存器（DMA_CHxMAR） 315
20.7.4 通道 7 控制寄存器（DMA_CH7CR） 316
20.7.5 通道 7 Flash 指针寄存器（DMA_CH7FAR） 317
20.7.6 通道 7 RAM 指针寄存器（DMA_CH7RAR） 317
20.7.7 DMA 中断状态标志寄存器（DMA_ISR） 318
21 循环冗余校验（CRC） 319
21.1 概述 319
21.2 软件配置过程 320
21.3 GOLDEN 数据 321
21.4 DMA 接口 321
21.5 FLASH 数据完整性校验 322
21.6 寄存器 323
21.6.1 CRC 数据寄存器（CRC_DR） 323
21.6.2 CRC 控制状态寄存器（CRC_CR） 324
21.6.3 CRC LFSR 寄存器（CRC_LFSR） 325
21.6.4 CRC 输出异或寄存器（CRC_XOR） 325
21.6.5 CRC 多项式寄存器（CRC_POLY） 326
22 通用定时器组（TIMER ARRAY） 327
22.1 功能描述 327
22.2 BASIC TIMER 模块 329
22.2.1 概述 329
22.2.2 结构框图 329
22.2.3 工作模式 331
22.2.4 功能说明 337
22.2.5 寄存器 338
22.3 EXTENDED TIMER 模块 353
22.3.1 概述 353
22.3.2 结构框图 354
22.3.3 输入信号 355
22.3.4 外部引脚输入数字滤波 356
22.3.5 功能说明 356

22.3.6 寄存器 358
23 32 位基本定时器（BSTIM32） 367
23.1 概述 367
23.2 主要特性 367
23.3 结构框图 367
23.4 功能描述 368
23.4.1 定时单元 368
23.4.2 定时器工作模式 370
23.4.3 计数器工作时钟 372
23.4.4 Debug 模式 373
23.5 寄存器 374
23.5.1 BSTIM32 控制寄存器 1（BSTIM32_CR1） 374
23.5.2 BSTIM32 控制寄存器 2（BSTIM32_CR2） 375
23.5.3 BSTIM32 中断使能寄存器（BSTIM32_IER） 376
23.5.4 BSTIM32 中断标志寄存器（BSTIM32_ISR） 376
23.5.5 BSTIM32 事件产生寄存器（BSTIM32_EGR） 377
23.5.6 BSTIM32 计数器寄存器（BSTIM32_CNT） 377
23.5.7 BSTIM32 预分频寄存器（BSTIM32_PSC） 378
23.5.8 BSTIM32 自动重载寄存器（BSTIM32_ARR） 378
24 16 位基本定时器（BSTIM16） 380
24.1 概述 380
24.2 主要特性 380
24.3 结构框图 380
24.4 功能描述 381
24.4.1 定时单元 381
24.4.2 定时器工作模式 383
24.4.3 计数器工作时钟 385
24.4.4 Debug 模式 386
24.5 寄存器 387
24.5.1 BSTIM16 控制寄存器 1（BSTIM16_CR1） 387
24.5.2 BSTIM16 控制寄存器 2（BSTIM16_CR2） 388
24.5.3 BSTIM16 中断使能寄存器（BSTIM16_DIER） 389
24.5.4 BSTIM16 状态寄存器（BSTIM16_SR） 389
24.5.5 BSTIM16 事件产生寄存器（BSTIM16_EGR） 390
24.5.6 BSTIM16 计数器寄存器（BSTIM16_CNT） 390
24.5.7 BSTIM16 预分频寄存器（BSTIM16_PSC） 391
24.5.8 BSTIM16 自动重载（auto-reload）寄存器（BSTIM16_ARR） 391
25 32 位低功耗定时器（LPTIM32） 393
25.1 概述 393
25.2 结构框图 393
25.3 定时器功能 394
25.3.1 普通定时器 394
25.3.2 外部脉冲触发计数 394
25.3.3 外部异步脉冲计数 395

25.3.4 Timeout 模式 395
25.4 捕捉比较功能 396
25.4.1 32bit PWM 396
25.4.2 输入捕捉 397
25.5 寄存器 399
25.5.1 LPTIM32 配置寄存器（LPTIM32_CFGR） 399
25.5.2 LPTIM32 计数值寄存器（LPTIM32_CNT） 401
25.5.3 LPTIM32 捕捉比较控制和状态寄存器（LPTIM32_CCSR） 401
25.5.4 LPTIM32 目标值寄存器（LPTIM32_ARR） 403
25.5.5 LPTIM32 中断使能寄存器（LPTIM32_IER） 404
25.5.6 LPTIM32 中断标志寄存器（LPTIM32_ISR） 405
25.5.7 LPTIM32 控制寄存器（LPTIM32_CR） 407
25.5.8 LPTIM32 捕捉比较寄存器 1（LPTIM32_CCR1） 407
25.5.9 LPTIM32 捕捉比较寄存器 2（LPTIM32_CCR2） 408
25.5.10 LPTIM32 捕捉比较寄存器 3（LPTIM32_CCR3） 408
25.5.11 LPTIM32 捕捉比较寄存器 4（LPTIM32_CCR4） 409
26 16 位低功耗定时器（LPTIM16） 410
26.1 概述 410
26.2 结构框图 411
26.3 时钟和复位 411
26.4 定时器功能 412
26.4.1 普通定时器 412
26.4.2 外部脉冲触发计数 412
26.4.3 外部异步脉冲计数 413
26.4.4 Timeout 模式 413
26.5 捕捉比较功能 414
26.5.1 16bit PWM 415
26.5.2 输入捕捉 415
26.5.3 输入数字滤波 416
26.6 正交编码器 417
26.7 寄存器 419
26.7.1 LPTIM16 配置寄存器（LPTIM16_CFGR） 419
26.7.2 LPTIM16 计数值寄存器（LPTIM16_CNT） 421
26.7.3 LPTIM16 捕捉比较控制和状态寄存器（LPTIM16_CCSR） 422
26.7.4 LPTIM16 目标值寄存器（LPTIM16_ARR） 424
26.7.5 LPTIM16 中断使能寄存器（LPTIM16_IER） 424
26.7.6 LPTIM16 中断标志寄存器（LPTIM16_ISR） 425
26.7.7 LPTIM16 控制寄存器（LPTIM16_CR） 427
26.7.8 LPTIM16 捕捉比较寄存器 1（LPTIM16_CCR1） 427
26.7.9 LPTIM16 捕捉比较寄存器 2（LPTIM16_CCR2） 428
27 积分脉冲定时器（IPTIM） 429
27.1 概述 429
27.2 结构框图 429
27.3 时钟和复位 430

27.4 常数计量模式 430
27.4.1 概述 430
27.4.2 时钟预分频 431
27.4.3 工作原理 431
27.4.4 能量脉冲输出 432
27.5 定时器控制 433
27.6 DEBUG 模式 433
27.7 寄存器 435
27.7.1 IPTIMx 配置寄存器（IPTIMx_CFGR） 436
27.7.2 IPTIMx 控制寄存器（IPTIMx_GCR） 436
27.7.3 IPTIMx 功率积分寄存器（IPTIMx_CNTR） 437
27.7.4 IPTIMx 功率寄存器（IPTIMx_PWR） 438
27.7.5 IPTIMx 中断使能寄存器（IPTIM_IER） 438
27.7.6 IPTIMx 中断标志寄存器（IPTIMx_ISR） 439
27.7.7 IPTIMx 能量寄存器（IPTIMx_PER） 439
27.7.8 IPTIMx 能量比较寄存器（IPTIMx_ECR） 440
28 实时时钟（RTC） 441
28.1 概述 441
28.2 结构框图 441
28.3 功能说明 442
28.3.1 时基计数器（LTBC） 442
28.3.2 LTBC 数字调校 442
28.3.3 LTBC 虚拟调校 445
28.3.4 亚秒时间计数器 445
28.3.5 BCD 时间 445
28.3.6 RTC 使能与停止 447
28.3.7 RTC 时间设置 447
28.3.8 RTC 时间读取 448
28.3.9 闰年判断 448
28.3.10 RTC 时间戳 449
28.4 寄存器 450
28.4.1 RTC 写使能寄存器（RTC_WER） 451
28.4.2 RTC 中断使能寄存器（RTC_IER） 452
28.4.3 RTC 中断标志寄存器（RTC_ISR） 453
28.4.4 RTC BCD 时间秒寄存器（RTC_BCDSEC） 454
28.4.5 RTC BCD 时间分钟寄存器（RTC_BCDMIN） 455
28.4.6 RTC_BCD 时间小时寄存器（RTC_BCDHOUR） 455
28.4.7 RTC BCD 时间天寄存器（RTC_BCDDATE） 456
28.4.8 RTC BCD 时间星期寄存器（RTC_BCDWEEK） 456
28.4.9 RTC BCD 时间月寄存器（RTC_BCDMONTH） 457
28.4.10 RTC BCD 时间年寄存器（RTC_BCDYEAR） 457
28.4.11 RTC 闹钟寄存器（RTC_ALARM） 458
28.4.12 RTC 时钟信号输出控制寄存器（RTC_TMFEL） 458
28.4.13 RTC LTBC 数值调整寄存器（RTC_ADJUST） 459

28.4.14 RTC LTBC 数值调整方向寄存器（RTC_ADSIGN）.....460
28.4.15 RTC 虚拟调校寄存器（RTC_VCAL）.....460
28.4.16 RTC 调校步长寄存器（RTC_CALSTEP）.....461
28.4.17 RTC 补偿周期寄存器（RTC_ADCNT）.....461
28.4.18 RTC 亚秒计数寄存器（RTC_SSR）.....462
28.4.19 RTC 秒时标占空比寄存器（RTC_DTR）.....463
28.4.20 RTC 时间戳使能寄存器（RTC_STPEN）.....463
28.4.21 RTC 上升沿时间戳 0 寄存器（RTC_CLKSTAMP0R）.....464
28.4.22 RTC 上升沿日历戳 0 寄存器（RTC_CALSTAMP0R）.....464
28.4.23 RTC 下降沿时间戳 0 寄存器（RTC_CLKSTAMP0F）.....465
28.4.24 RTC 下降沿日历戳 0 寄存器（RTC_CALSTAMP0F）.....466
28.4.25 RTC 上升沿时间戳 1 存器（RTC_CLKSTAMP1R）.....466
28.4.26 RTC 上升沿日历戳 1 寄存器（RTC_CALSTAMP1R）.....467
28.4.27 RTC 下降沿时间戳 1 寄存器（RTC_CLKSTAMP1F）.....467
28.4.28 RTC 下降沿日历戳 1 寄存器（RTC_CALSTAMP1F）.....468
29 LCD 显示（SEGMENT LCD）.....469
29.1 概述.....469
29.2 结构框图.....469
29.3 IO 配置.....470
29.4 功能说明.....470
29.4.1 工作时钟和显示帧频率.....470
29.4.2 LCD Type A 扫描波形.....471
29.4.3 LCD Type B 扫描波形.....475
29.4.4 片内电阻驱动模式.....479
29.4.5 显示闪烁功能.....479
29.4.6 偏置电压调整.....479
29.5 寄存器.....480
29.5.1 显示控制寄存器（LCD_CR）.....481
29.5.2 显示测试控制寄存器（LCD_TEST）.....483
29.5.3 测试模式下引脚输出数据寄存器.....483
29.5.4 显示频率控制寄存器（LCD_FCR）.....484
29.5.5 闪烁时间寄存器（LCD_FLKT）.....484
29.5.6 显示中断使能寄存器（LCD_IER）.....485
29.5.7 显示中断标志寄存器（LCD_ISR）.....486
29.5.8 显示数据缓存寄存器 x（LCD_DATAx）.....486
29.5.9 COM 使能控制寄存器（LCD_COMEN）.....493
29.5.10 LCD SEG 使能控制寄存器 0（LCD_SEGEN0）.....493
29.5.11 LCD SEG 使能控制寄存器 1（LCD_SEGEN1）.....494
30 ADC 和温度传感器（SDADC）.....495
30.1 概述.....495
30.2 模块框图.....495
30.3 工作模式.....496
30.4 温度传感器.....496
30.4.1 温度调校.....496

30.4.2 温度转换使用方式 497
30.5 中断 498
30.6 ADC 外部输入通道 498
30.7 寄存器 499
30.7.1 ADC 控制寄存器(ADC_CR) 499
30.7.2 ADC 调校寄存器(ADC_TRIM) 500
30.7.3 ADC 输出数据寄存器(ADC_DR) 501
30.7.4 ADC 中断标志寄存器(ADC_ISR) 501
30.7.5 ADC 配置寄存器(ADC_CFGR) 502
31 电能计量单元（EMU） 504
31.1 概述 504
31.2 计量模块架构 504
31.3 计量单元的时钟和复位 505
31.4 计量单元参考电压 505
31.5 电能计量功能 505
31.5.1 概述 505
31.5.2 计量模式 506
31.5.3 有功功率 506
31.5.4 无功功率 507
31.5.5 信号分析功能 508
31.6 系统校正 510
31.6.1 概述 510
31.6.2 校表参数定义 510
31.6.3 MFE 校正 511
31.6.4 PCE 功率校正 512
31.7 起动潜动设置 513
31.7.1 起动设置 513
31.7.2 潜动设置 514
31.8 计量功耗 514
31.8.1 正常计量功耗 514
31.8.2 掉零线计量功耗 514
31.9 DMA 接口 515
31.10 中断 515
31.11 计量结果与实际物理量计算 516
31.12 寄存器 517
31.12.1 计量模拟前端寄存器组 520
31.12.2 数字滤波器寄存器组 526
31.12.3 计量功能寄存器组 536
31.12.4 计量校准寄存器组 538
31.12.5 功率和能量计量寄存器组 541
31.12.6 信号测量寄存器组 552
31.12.7 相位滤波寄存器组 555
32 I/O 端口（GPIO） 558
32.1 概述 558

32.2 引脚类型 558
32.2.1 GPIO，输入输出使能，可控上拉电阻，可控开漏输出 558
32.2.2 GPIO，输入输出使能，2 个可控上拉电阻，可控开漏输出（仅 7816 数据口） 559
32.2.3 GPIO，输入输出使能，可控上拉电阻，可控开漏输出，5V tolerant 560
32.3 IO 端口功能定义 561
32.3.1 GPIO 输入 561
32.3.2 GPIO 输出 562
32.3.3 数字外设功能 562
32.3.4 模拟功能 562
32.3.5 使用外部晶体引脚 562
32.4 NRST 引脚 563
32.5 WKUPx 引脚 563
32.6 外部引脚中断（EXTI） 563
32.6.1 功能说明 563
32.6.2 应用指南 564
32.7 快速 GPIO 输出 565
32.8 寄存器 567
32.8.1 GPIOx 输入使能寄存器（GPIOx_INEN） 569
32.8.2 GPIOx 上下拉使能寄存器（GPIOx_PUPDEN） 569
32.8.3 GPIOx 开漏使能寄存器（GPIOx_ODEN） 570
32.8.4 GPIOx 功能选择寄存器（GPIOx_FCR） 570
32.8.5 GPIOx 输出数据寄存器（GPIOx_DO） 572
32.8.6 GPIOx 输出数据置位寄存器（GPIOx_DSET） 573
32.8.7 GPIOx 输出数据复位寄存器（GPIOx_DRESET） 574
32.8.8 GPIOx 输入数据寄存器（GPIOx_DIN） 574
32.8.9 GPIOx 额外数字功能寄存器（GPIOx_DFS） 575
32.8.10 GPIOx 模拟开关使能寄存器（GPIOx_ANEN） 575
32.8.11 EXTI 边沿选择和使能寄存器（GPIO_EDSx） 576
32.8.12 EXTI 数字滤波控制寄存器（GPIO_EXTIDFx） 577
32.8.13 EXTI 中断标志寄存器（GPIO_EXTIFx） 577
32.8.14 EXTI 输入信号寄存器（GPIO_EXTIDIx） 578
32.8.15 FOUT 配置寄存器（GPIO_FOUTSEL） 578
32.8.16 WKUP 使能寄存器（GPIO_PINWKEN） 580
33 专用编程接口 581
33.1 概述 581
33.2 编程器使用 581
34 调试支持 582
34.1 概述 582
34.2 DEBUG 引脚 582
34.2.1 SWD 引脚 582
34.2.2 上拉电阻 582
34.3 SWD 接口协议 583
34.3.1 协议简介 583
34.3.2 传输序列 583

34.3.3 SW-DP ID code 584
34.3.4 主机读操作 584
34.3.5 主机写操作 585
34.4 SWD-DP 寄存器 585
34.4.1 寄存器列表 585
34.5 CORE DEBUG 寄存器 586
34.6 DEBUG 相关的配置项 586
35 器件签名信息 587
35.1 寄存器 587
35.1.1 存储器容量查询寄存器（SCU_CQR） 587
35.1.2 器件版本查询寄存器（SCU_VRSR） 588
35.2 唯一器件 UID 589
上海复旦微电子集团股份有限公司销售及服务网点 590

1 产品综述

1.1 概述

MG33M0xxERB的主要特性如下：

- MCU工作电压范围：1.8~5.5V
- 计量工作电压范围：2.2~5.5V
- 工作温度范围（T_A）：-40℃~+85℃
- 处理器内核
  - ARM Cortex-M0+
  - 支持用户/特权模式
  - 最高主频49.152Mhz
  - SWD调试接口
  - 24bit Systick定时器
- 低功耗技术平台
  - 典型运行功耗150uA/MHz
  - Sleep模式：typ 10uA
  - DeepSleep模式，RTC走时+全部RAM保持+CPU内核保持：typ 2.5uA
- 存储器
  - 256KB Flash空间w/ ECC
  - Flash擦写寿命：100,000次
  - Flash数据保存时间：10年@85℃
  - 用户代码保护
  - 16KB RAM空间
- 高精度计量单元
  - 5000:1范围内有功功率误差小于+/-0.1%
  - 3000:1范围内无功功率误差小于+/-0.1%
  - 输入频率45~65Hz
  - 50Hz输入时最大谐波计量31次

- 过零检测

- 模拟外设
  - 高可靠、可配置BOR电路（支持4级可编程下电复位阈值）
  - 可编程电源监测模块（SVD）
  - 低功耗模拟比较器
  - 11-bit低功耗Σ-△ADC，最大支持8个外部通道
  - 高精度温度传感器，全温区+/-2℃
- 通用通信接口
  - UART*4
  - SPI*2，主从模式
  - I2C*1，主机模式
  - 4通道外设DMA
  - 可编程CRC校验模块
- 定时资源
  - 16bit扩展定时器*6
  - 32bit基本定时器*1
  - 16bit基本定时器*1
  - 24-bit Systick*1
  - 32-bit低功耗定时器*1
  - 16-bit低功耗定时器*1
  - 看门狗定时器*2
  - 低功耗实时时钟日历（RTCC），带有数字调校功能，调校精度+/-0.06ppm
- LCD显示控制电路
  - 最大支持4COM×44SEG / 6COM×42SEG / 8COM×40SEG
  - 1/3 bias、1/4bias
  - 支持片内电阻
  - 支持休眠显示
- 安全算法
  - AES硬件运算单元，128/192/256-bit

- AES支持ECB/CBC/CTR/GCM/GMAC模式
- 真随机数发生器

- 时钟发生电路
  - 片上可配置高速RC振荡器，可配置频率输出8/16/24/32MHz，出厂调校误差+/-0.5%，8MHz全温区变化小于+/-1%
  - 低功耗32768Hz晶体振荡器，带有停振检测电路
  - 低功耗低速RC振荡器，32KHz
  - PLL_L，最高输出49.152MHz
- 封装：LQFP80/64/48

1.2 芯片结构框图

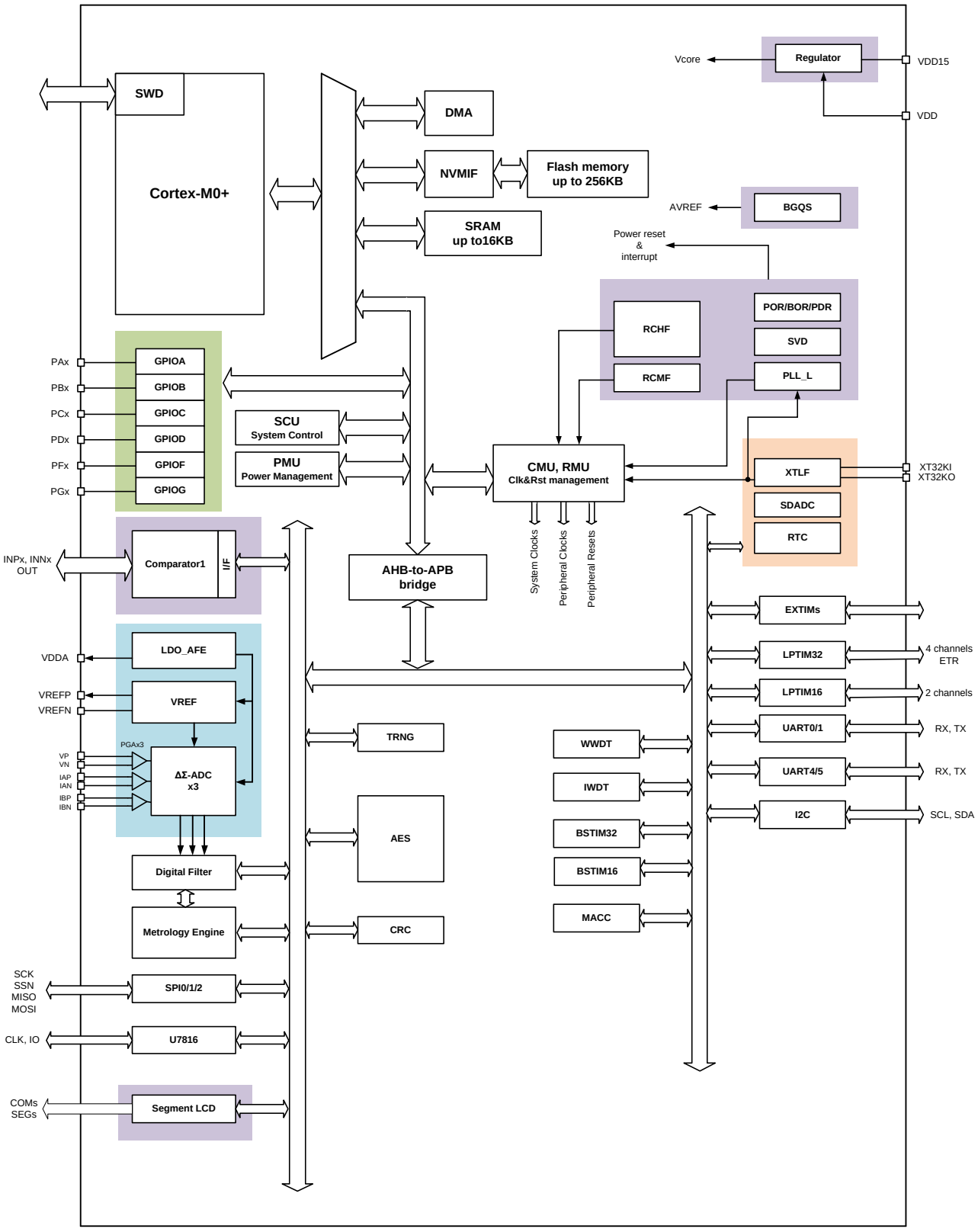


图 1-1 芯片结构框图

1.3 产品型号列表

型号	Flash 容量（KBytes）	RAM 容量（KBytes）	封装
MG33M0x8ERB	256	16	LQFP80
MG33M0x6ERB	256	16	LQFP64
MG33M0x5ERB	256	16	LQFP48

表 1-1MG33M0xxERB 型号列表

2 引脚和封装

2.1 封装和引脚排列

2.1.1 LQFP80 封装图

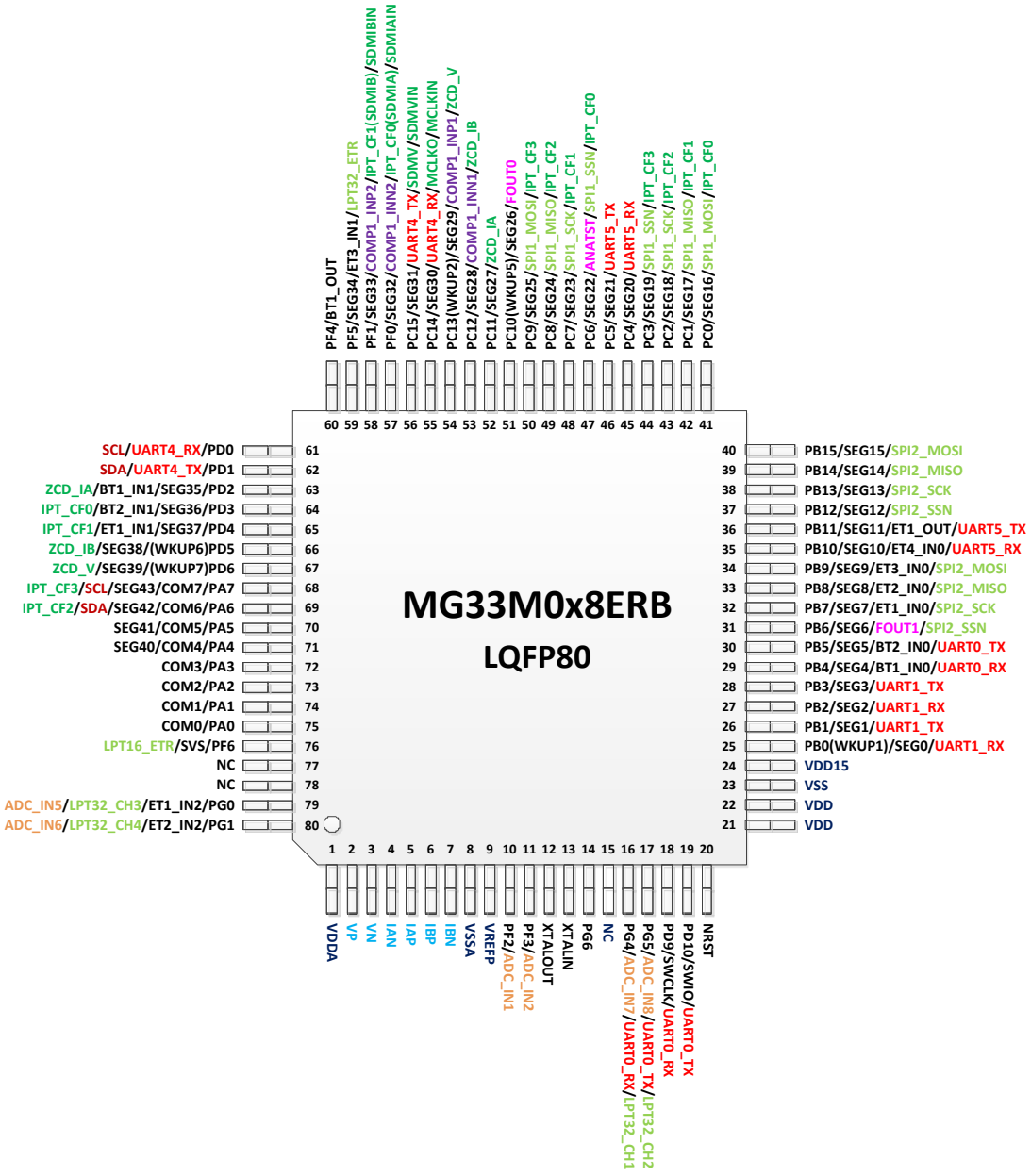


图 2-1MG33M0x8ERB LQFP80 封装图

备注：为兼容直流计量，LQFP80 封装将 VP 和 VN 管脚对调、IAN 和 IAP 管脚对调、IBN 和 IBP 管脚对调。

2.1.2 LQFP64 封装图

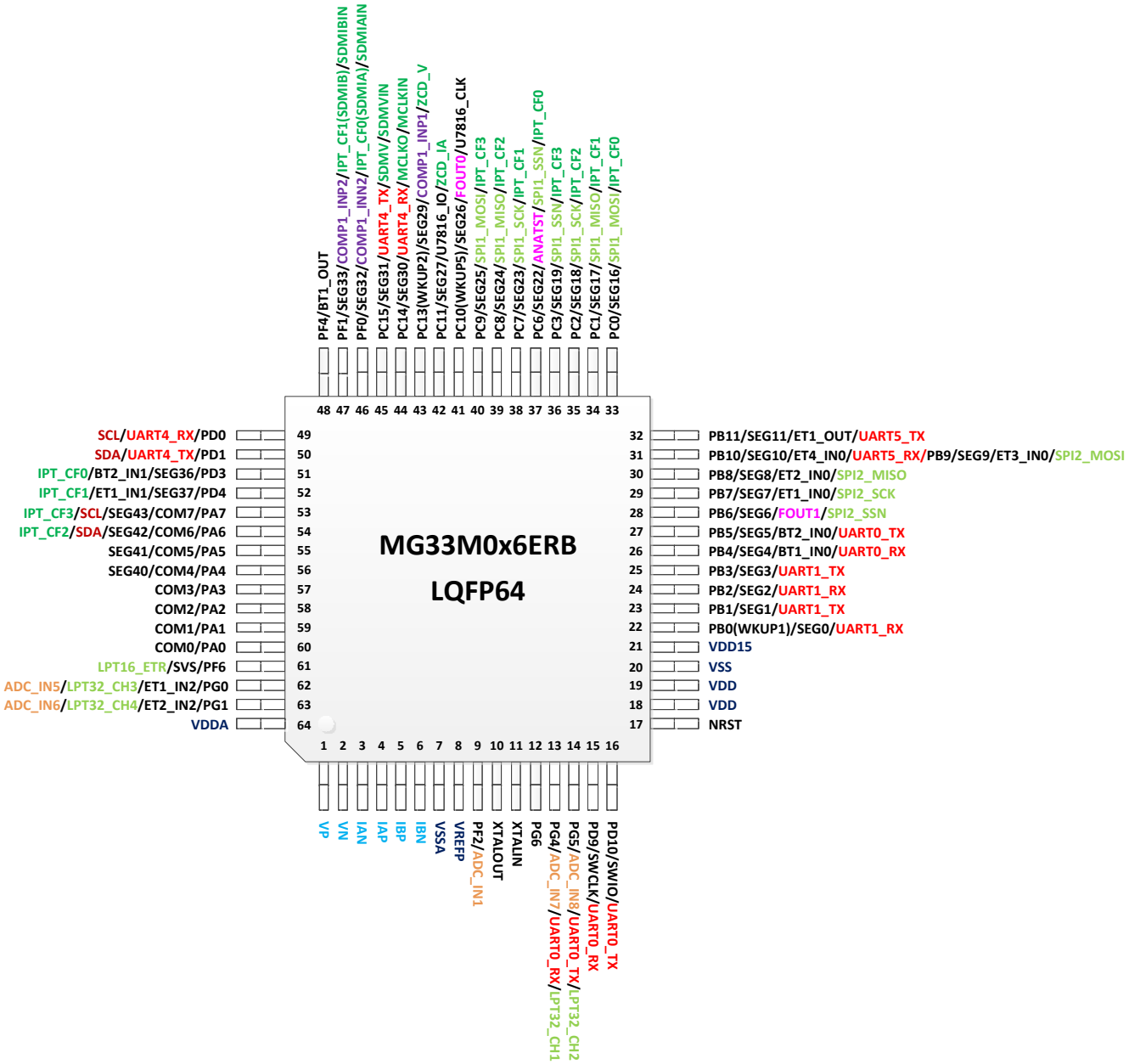


图 2-2MG33M0x6ERB LQFP64 封装图

备注：为兼容直流计量，LQFP64 封装将 VP 和 VN 管脚对调、IAN 和 IAP 管脚对调、IBN 和 IBP 管脚对调。

2.1.3 LQFP48 封装图

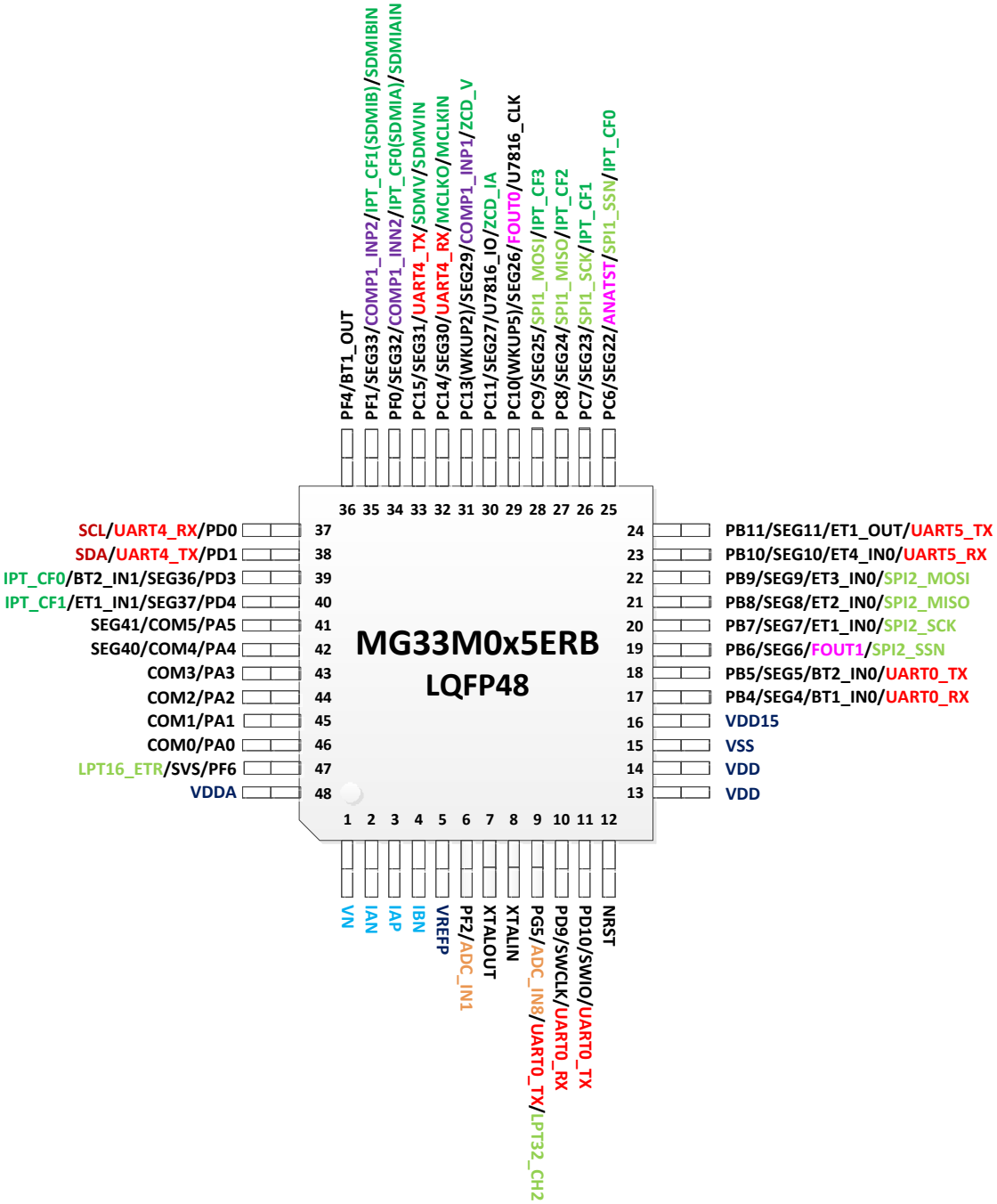


图 2-3MG33M0x5ERB LQFP48 封装图

LQFP48 封装中 VN 和 VSSA 打底板；VN 伪差分输入。

备注：为兼容直流计量，LQFP48 封装将 VP 改为 VN、IAN 和 IAP 管脚对调、IBP 改为 IBN。

2.1.4 引脚说明

引脚	功能	说明
VDD	MCU 电源	
VSS	MCU 地	
VDDA	计量 LDO 输出	外挂 1uF
VSSA	计量地	
VREFP	计量基准输出	外挂 1uF
VDD15	MCU LDO 输出	外挂 1uF

2.1.5 PA 引脚组数字外设功能

GPIO	PADFS(额外数字功能寄存器配置)			
	00	01	10	11
PA0				
PA1				
PA2				
PA3				
PA4				
PA5				
PA6	SDA	IPT_CF2		
PA7	SCL	IPT_CF3		
PA10				
PA11				
PA12				
PA13				
PA14				
PA15				

2.1.6 PB 引脚组数字外设功能

GPIO	PBDFS(额外数字功能寄存器配置)			
	00	01	10	11
PB0	UART1_RX			
PB1	UART1_TX			
PB2	UART1_RX			
PB3	UART1_TX			
PB4	BT1_IN0	UART0_RX		
PB5	BT2_IN0	UART0_TX		
PB6	FOUT1	SPI2_SSN		

GPIO	PBDFS(额外数字功能寄存器配置)			
	00	01	10	11
PB7	ET1_IN0	SPI2_SCK		
PB8	ET2_IN0	SPI2_MISO		
PB9	ET3_IN0	SPI2_MOSI		
PB10	ET4_IN0	UART5_RX		
PB11	ET1_OUT	UART5_TX		
PB12	SPI2_SSN			
PB13	SPI2_SCK			
PB14	SPI2_MISO			
PB15	SPI2_MOSI			

2.1.7 PC 引脚组数字外设功能

GPIO	PCDFS(额外数字功能寄存器配置)			
	00	01	10	11
PC0	SPI1_MOSI	IPT_CF0		
PC1	SPI1_MISO	IPT_CF1		
PC2	SPI1_SCK	IPT_CF2		
PC3	SPI1_SSN	IPT_CF3		
PC4	UART5_RX			
PC5	UART5_TX			
PC6	SPI1_SSN	IPT_CF0		
PC7	SPI1_SCK	IPT_CF1		
PC8	SPI1_MISO	IPT_CF2		
PC9	SPI1_MOSI	IPT_CF3		
PC10	FOUT0			
PC11	ZCD_IA			
PC12	ZCD_IB			
PC13	ZCD_V			
PC14	UART4_RX	MCLKO	MCLKIN	
PC15	UART4_TX	SDMV	SDMVIN	

2.1.8 PD 引脚组数字外设功能

GPIO	PDDFS(额外数字功能寄存器配置)			
	00	01	10	11
PD0	UART4_RX	SCL		
PD1	UART4_TX	SDA		
PD2	BT1_IN1	ZCD_IA		
PD3	BT2_IN1	IPT_CF0		
PD4	ET1_IN1	IPT_CF1		
PD5	ZCD_IB			
PD6	ZVD_V			
PD7				

GPIO	PDDFS(额外数字功能寄存器配置)			
	00	01	10	11
PD8				
PD9	SWCLK	UART0_RX		
PD10	SWIO	UART0_TX		
PD11				
PD12				
PD13				
PD14				
PD15				

2.1.9 PF 引脚组数字外设功能

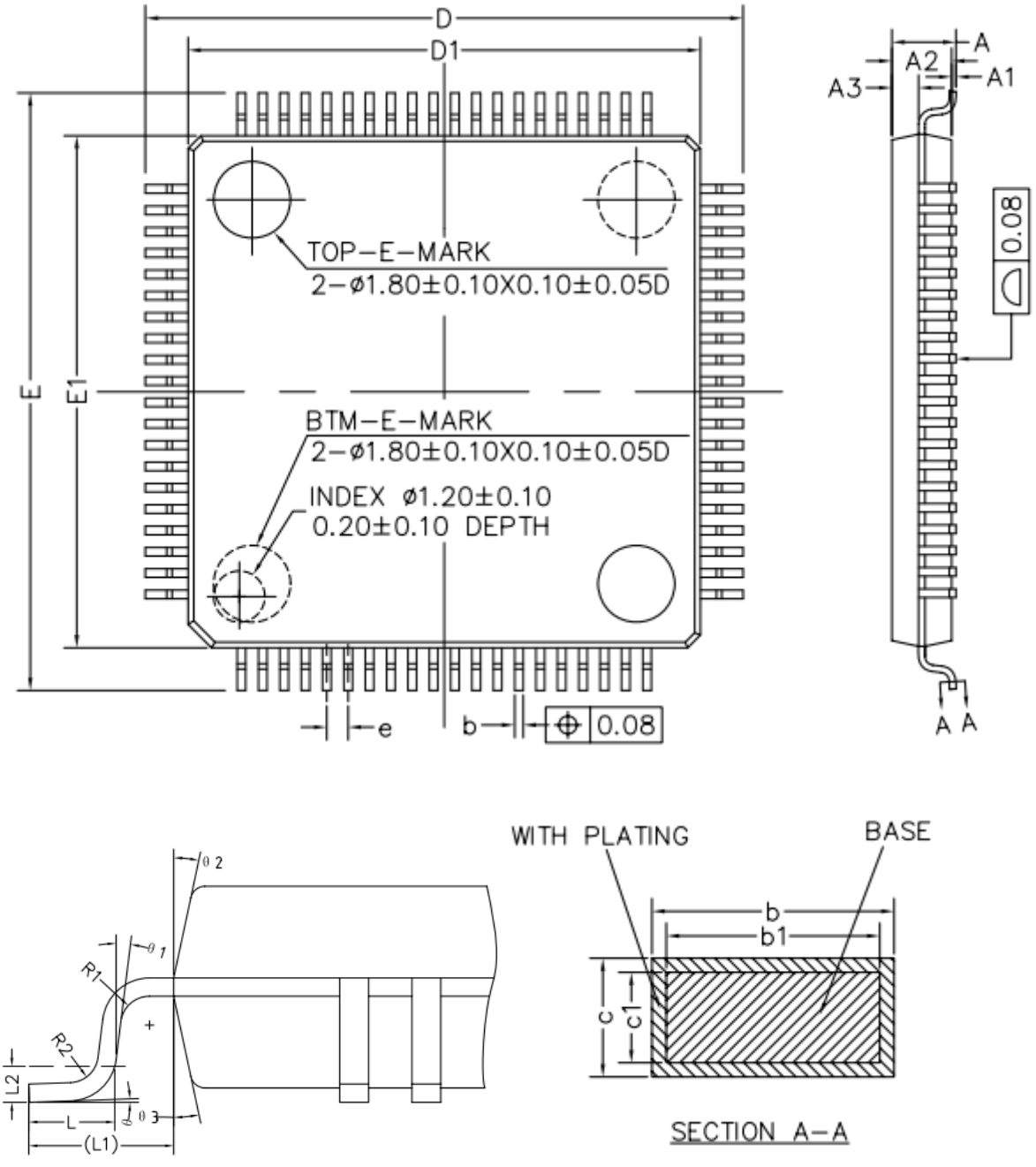
GPIO	PFDFS(额外数字功能寄存器配置)			
	00	01	10	11
PF0	IPT_CF0	SDMIA	SDMIAIN	
PF1	IPT_CF1	SDMIB	SDMIBIN	
PF2				
PF3				
PF4	BT1_OUT			
PF5	ET3_IN1	LPT32_ETR		
PF6	LPT16_ETR			

2.1.10 PG 引脚组数字外设功能

GPIO	PGDFS(额外数字功能寄存器配置)			
	00	01	10	11
PG0	ET1_IN2	LPT32_CH3		
PG1	ET2_IN2	LPT32_CH4		
PG2				
PG3				
PG4	UART0_RX	LPT32_CH1		
PG5	UART0_TX	LPT32_CH2		
PG6				

2.1.11 封装尺寸图

2.1.11.1 LQFP80



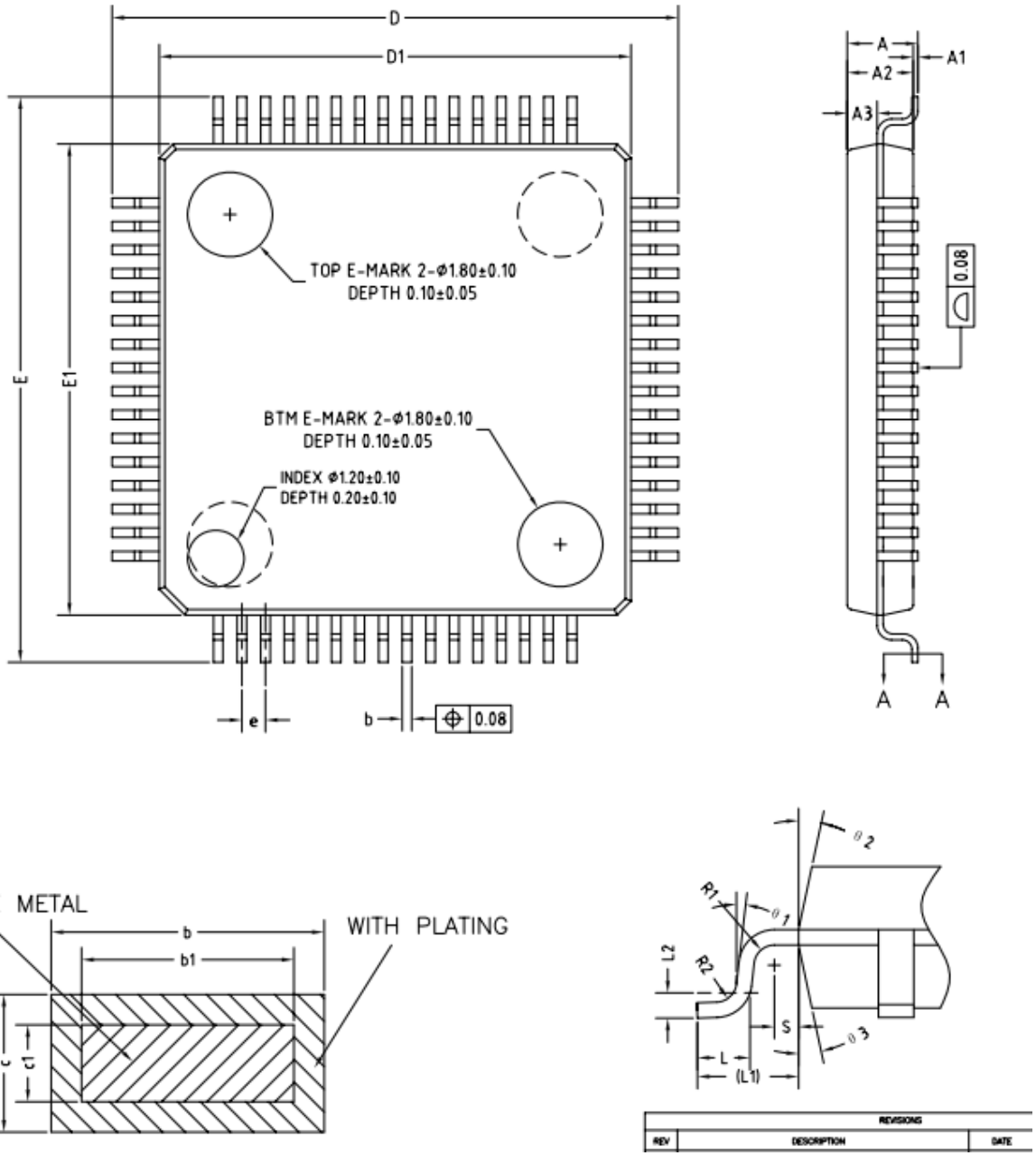
Symbol	MIN	NOM	MA
A	–	–	1.60

Symbol	MIN	NOM	MA
A1	0.05	–	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	–	0.27
b1	0.17	0.20	0.23
c	0.13	–	0.18
c1	0.12	0.127	0.134
D	13.80	14.00	14.20
D1	11.90	12.00	12.10
E	13.80	14.00	14.20
E1	11.90	12.00	12.10
e	0.40	0.50	0.60
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
R1	0.08	–	–
R2	0.08	–	0.20
S	0.20	–	–
θ	0°	3.5°	7°
θ1	0°	–	–
θ2	11°	12°	13°
θ3	11°	12°	13°

NOTE:

ALL DIMENSIONS REFER TO JEDEC STANDARD MO-220WMMD-4.

2.1.11.2 LQFP64



Symbol	MIN	NOM	MAX
A	–	–	1.60
A1	0.05	–	0.15
A2	1.35	1.40	1.45

Symbol	MIN	NOM	MAX
A3	0.59	0.64	0.69
b	0.18	–	0.27
b1	0.17	0.20	0.23
c	0.13	–	0.18
c1	0.12	0.127	0.134
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
R1	0.08	–	–
R2	0.08	–	0.20
S	0.20	–	–
θ	0°	3.5°	7°
θ1	0°	–	–
θ2	11°	12°	13°
θ3	11°	12°	13°

NOTE:

ALL DIMENSIONS REFER TO JEDEC STANDARD MS-026BDD.

2.1.11.3 LQFP48

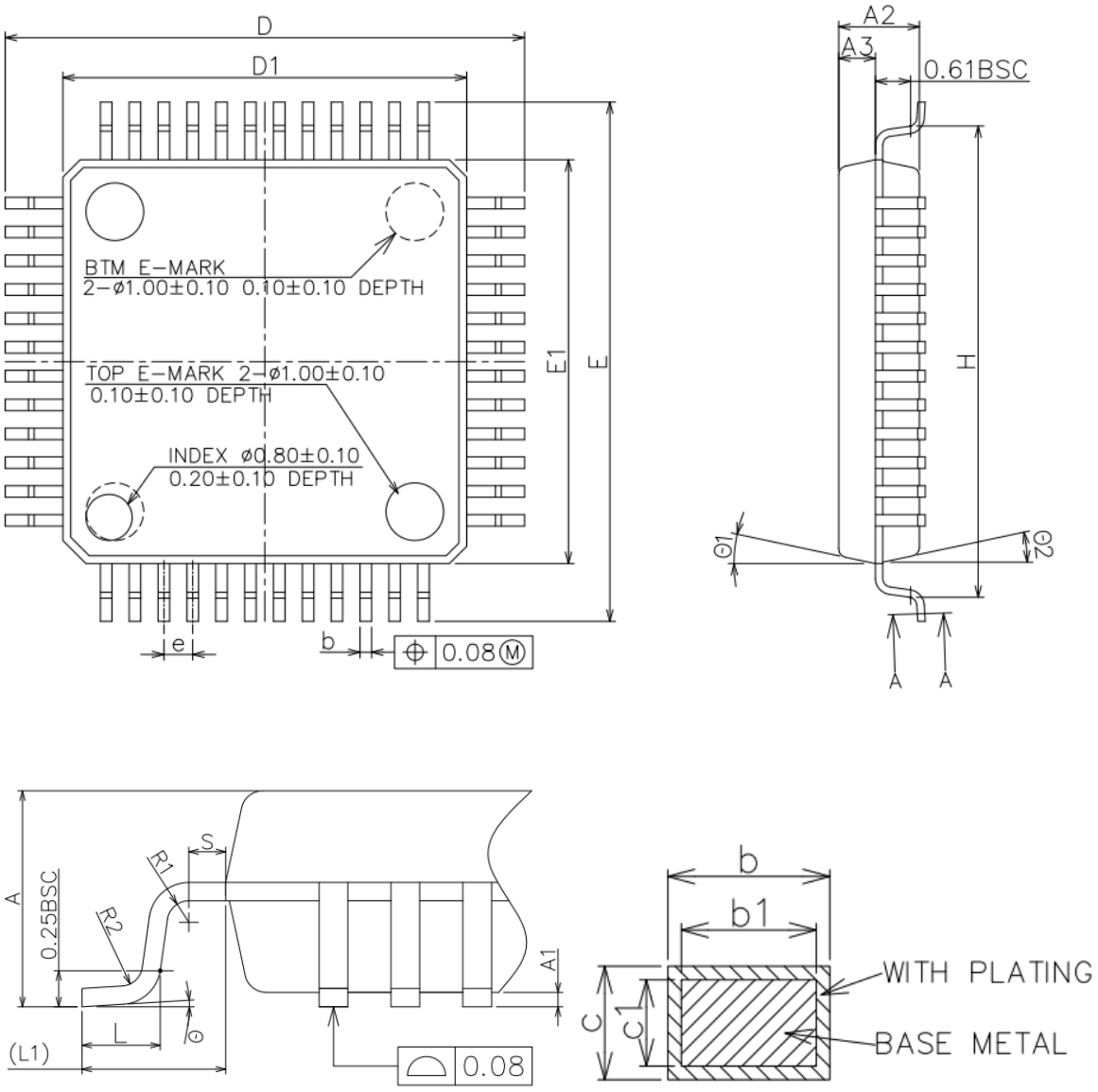


图 2-4LQFP48 封装尺寸图

Symbol	MIN	NOM	MAX
A	–	–	1.60
A1	0.05	–	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	–	0.27
b1	0.17	0.20	0.23
c	0.13	–	0.18
c1	0.12	0.127	0.134
D	8.80	9.00	9.20

Symbol	MIN	NOM	MAX
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e		0.50BSC	
L	0.45	0.60	0.75
L1		1.00REF	
L2		0.25BSC	
R1	0.08	–	–
R2	0.08	–	0.20
S	0.20	–	–
θ	0°	3.5°	7°
θ1	0°	–	–
θ2	11°	12°	13°
θ3	11°	12°	13°

NOTE:

ALL DIMENSIONS REFER TO JEDEC STANDARD MS-026BDD.

2.2 焊接安装说明

复旦微电子芯片采用无铅工艺封装。回流焊工艺参数建议遵循JEDEC标准进行设定。

根据JEDEC标准J-STD-020，无铅工艺回流焊时的峰值温度设定建议如下表。用户可根据芯片不同厚度和体积的规格，在下表中选择合适的回流焊峰值温度。

封装厚度	塑封体体积 mm^3 <350	塑封体体积 mm^3 350 - 2000	塑封体体积 mm^3 >2000
<1.6mm	260℃	260℃	260℃
1.6~2.5 mm	260℃	250℃	245℃
>2.5mm	250℃	245℃	245℃

下表给出了各种封装形式的回流焊峰值温度：

封装类型	塑封体厚度 mm	塑封体体积 mm^3	回流焊峰值温度
LQFP100	1.4	274.4	260℃
LQFP80	1.4	201.6	260℃
LQFP64	1.4	140	260℃
LQFP48	1.4	68.6	260℃

TSSOP16	1.0	22.5	260℃

焊接曲线设定请参考JEDEC标准J-STD-020，无铅工艺回流焊温度曲线设定的说明进行设置。

Profile Feature	Pb-Free Assembly
Preheat/Soak Temperature Min (T_{smin}) Temperature Max (T_{smax}) Time (t_s) from (T_{smin} to T_{smax})	 150 °C 200 °C 60-120 seconds
Ramp-up rate (T_L to T_p)	3 °C/second max.
Liquidous temperature (T_L) Time (t_L) maintained above T_L	217 °C 60-150 seconds
Peak package body temperature (T_p)	For users T_p must not exceed the Classification temp in Table 4-2. For suppliers T_p must equal or exceed the Classification temp in Table 4-2.
Time (t_p)* within 5 °C of the specified classification temperature (T_c), see Figure 5-1.	30* seconds
Ramp-down rate (T_p to T_L)	6 °C/second max.
Time 25 °C to peak temperature	8 minutes max.

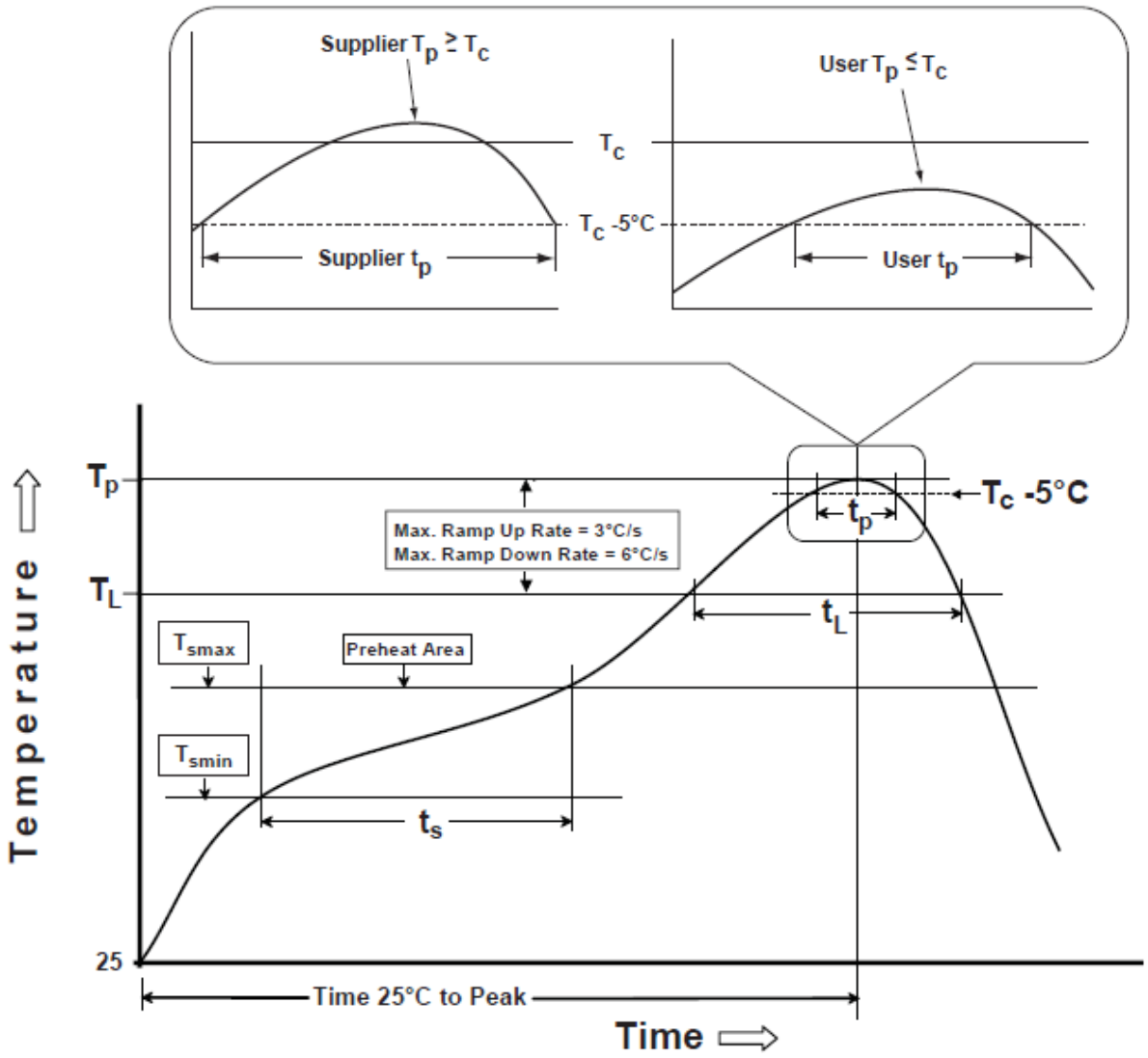


图 2-5JEDEC 标准的耐热回流温度曲线

特别声明：

- 芯片在上板焊接之前，请观察湿度卡是否变色以确认湿敏包装是否完好。如无特别说明，芯片封装为MSL3等级，请在包装打开置于非干燥环境一周内，进行焊接操作
- 如无特殊指定，回流焊次数请勿超过3次

2.3 MSL 等级

MG33M0xxERB芯片（LQFP80/64封装）湿敏等级为MSL3，依据JEDEC标准：J-STD-020。请在包装打开置于非干燥环境一周内，进行焊接操作。

3 电参数

3.1 参数说明

电参数章节中所罗列的典型值是大量样本数据分布的中心值，常温下的最大值是由芯片量产测试所保证的。高低温下的电参数通常基于特征参数提取，由大量样本数据分布的平均值加减3sigma得到。

3.2 参数测试条件

3.2.1 供电方案

芯片测试时采用下图所示的电源供电方案。

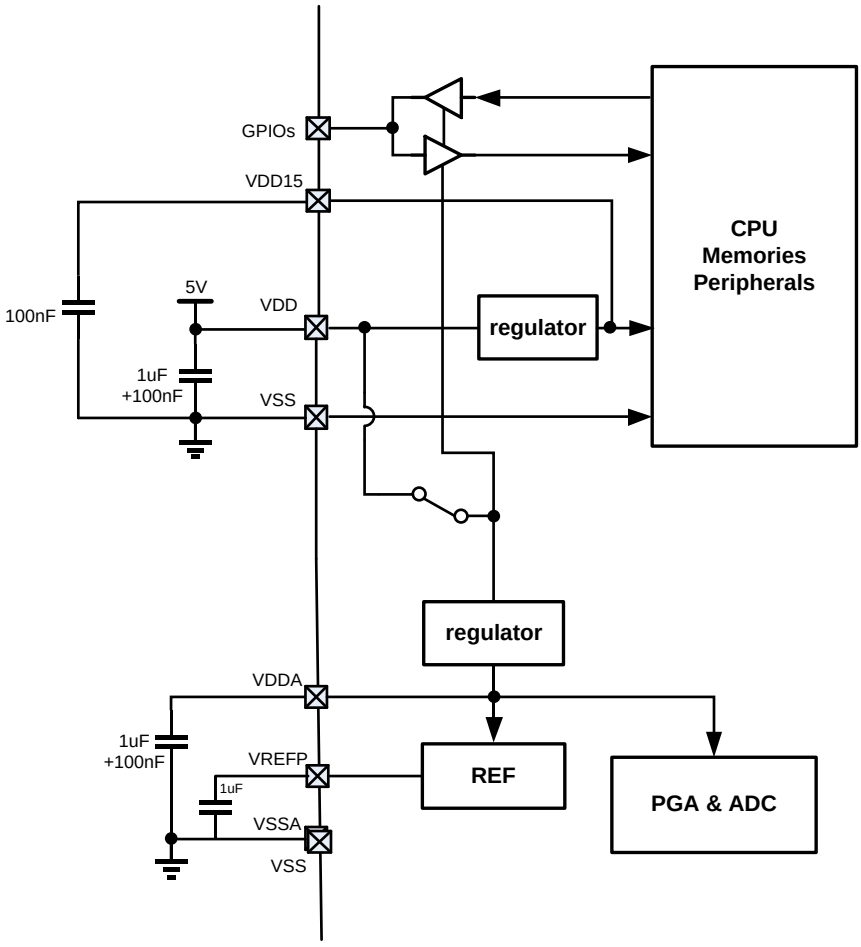


图 3-1 供电方案

3.3 极限参数

对芯片施加的电压、电流等超过极限参数表定义的最大范围时，可能导致芯片不可恢复的损坏；短时间超过极限参数范围则可能影响芯片的可靠性和工作寿命。

Symbol	Parameter	min	max	unit
V_{DD}-V_{SS}	电源电压 （包含 VDD、VDDA）	-0.3	6.5	V
V_{PIN}	管脚电压	V_{SS}-0.3	6.5	V
$\|\triangle V_{DD}\|$	VDD 和 VDDA 之间的压差(1)	-	50	mV
$\|\triangle V_{SS}\|$	所有地引脚之间的压差	-	50	mV
T_A	工作温度	-40	85	℃
T_{STG}	存储温度	-55	150	℃
HBM	ESD HBM 模式 TA=25℃ 测试标准符合 JEDEC JS-001		+/-4000	V
CDM	ESD CDM 模式 TA=25℃ 测试标准符合 JEDEC JS-002		+/-1000	V
LU	IO Latchup -(0.5VDD) < VI < (1.5VDD) TA=25℃ 测试标准符合 JESD78E		+/-200	mA
			1.5VDD	V
ΣI_{VDD}	向芯片 VDD 流入的最大电流 (source)		60	mA
ΣI_{VSS}	从芯片 VSS 流出的最大电流 (sink)		70	mA
ΣI_{IO}	所有 IO sink 的最大总和电流		90	mA
	所有 IO source 的最大总和电流		70	mA

表 3-1 极限参数

3.4 MCU 性能参数

3.4.1 典型工作条件

Symbol	Parameter	Conditions	min	max	unit
f_{HCLK}	AHB 时钟频率	-	0	49.152	Mhz
f_{PCLK}	APB 时钟频率	-	0	49.152	
VDD	典型工作电压范围[1]	BOR 使能	1.9	5.5	V
		BOR 关闭	1.8	5.5	
AVD	计量模拟电路工作电压范围		2.5	5.5	V
T_J	结温	T_A=-40~+85C	-40	105	° C

表 3-2 典型工作条件

注：

[1] 低温（-40C）上电时，上电复位电压阈值会升高，为了保证可靠复位，电源必须上升到 2.0V 以上才能开始工作。一旦上电过程完成，芯片的最低工作电压由 BOR 下电阈值或 PDR 下电阈值决定。

3.4.2 功耗参数

芯片出厂时的功耗参数在环境温度下测试，高低温电流参数来自于特征参数提取。

测量功耗参数时，MCU 被配置为如下条件：

- 所有功能引脚被配置为 GPIO 模式，并且关闭输入和输出使能，避免引脚浮空漏电
- 除了特别声明的以外，所有外设被关闭，并停止工作时钟
- 常温下的最大功耗数据代表出厂时的测试上限标准
- 常温下的典型功耗数据代表大量样本分布的中心值
- 除非特别声明，所有功耗数据在 VDD= 5V 的条件下测试获得

3.4.2.1 Active 模式功耗（不含计量）

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
IDD_{RUN}	运行模式下的功耗，CPU 从 Flash 取指，Dhrystone	f_{AHB}=16MHz (RCHF) PLL off Flash 0 wait	TA=25℃	-	2.5	-	mA
			TA=85℃	-	2.5	-	
		f_{AHB}=24MHz (RCHF) PLL off Flash 0 wait	TA=25℃	-	3.4	-	mA
			TA=85℃	-	3.4	-	
		f_{AHB}=48MHz PLL on Flash 1 wait	TA=25℃	-	5.4	-	mA
			TA=85℃	-	5.4	-	

表 3-3ACTIVE 电流参数

注：上表参数基于特征参数提取，不包含在量产测试中

3.4.2.2 LP RUN 模式功耗（不含计量）

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
IDD_{LPRUN}	LP RUN 模式下的功耗，CPU 从 Flash 取指，Coremark	f_{AHB}=32768Hz (XTLF) PLL, RCHF, RCMF off Flash 0 wait	TA=25℃		28		uA
			TA=85℃		30		

表 3-4LP RUN 电流参数

3.4.2.3 SLEEP 模式功耗

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
I_{sleep1}	Sleep 模式电流（包含 VDD 和 VRTC 电流总和）	BOR、SVD 关闭 RTC 使用 XTLF 走时 CPU、RAM、外设数据保持 LCD 显示关闭 VDD=VRTC=3.3V	TA=25℃	-	3.7	10	uA
			TA=85℃[1]	-	40	100	uA

表 3-5SLEEP 电流参数

[注 1]：此项指标基于特征参数提取，不包含在量产测试中

3.4.2.4 DEEPSLEEP 模式功耗

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
$I_{dpsleep}$	DeepSleep 模式电流（包含 VDD 和 VRTC 电流总和）	BOR、SVD 关闭 RTC 使用 XTLF 走时，XTLF 偏置电流 250nA CPU、RAM、外设数据保持 LCD 显示关闭 VDD =3.3V	TA=25℃	-	2	5	uA
			TA=85℃[1]	-	15	30	uA

表 3-6DEEPSLEEP 电流参数

[注 1]：此项指标基于特征参数提取，不包含在量产测试中

3.4.3 复位和电源监控

芯片的复位和电源监控参数如下表。

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
tVDD	电源上升速度			2		∞	us/V
	电源下降速度	PDR		200		∞	us/V
		BOR		600		∞	us/V
Treset_delay	上电复位延迟时间				0.5		ms
Tpdr_filter	下电复位滤波时间				4		us
VPOR	上电复位电压			-	1.8	2.0	V
VBOR	下电复位电压	BORCFG==2'b01		1.58	1.61	1.65	V
VPDR	低功耗下电复位电压	PDRCFG==2'b11		1.34 (TA=85C)	1.52	1.72 (TA=-40C)	V
IBOR	BOR 功耗				1.2		uA
IPDR	PDR 功耗				55		nA
VSVD	电压监测阈值电平	SVD[3:0]=0000		1.800			V
				1.900			
		SVD[3:0]=0001		2.014			V
				2.114			
		SVD[3:0]=0010		2.229			V
				2.329			
		SVD[3:0]=0011		2.443			V
				2.543			
		SVD[3:0]=0100		2.657			V
				2.757			
		SVD[3:0]=0101		2.871			V
				2.971			
		SVD[3:0]=0110		3.086			V
				3.186			
		SVD[3:0]=0111		3.300			V
				3.400			
		SVD[3:0]=1000		3.514			V
				3.614			
		SVD[3:0]=1001		3.729			V
				3.829			
		SVD[3:0]=1010		3.943			V
				4.043			
		SVD[3:0]=1011		4.157			V
				4.257			
		SVD[3:0]=1100		4.371			V
				4.471			
		SVD[3:0]=1101		4.586			V
				4.686			
		SVD[3:0]=1110		4.800			V

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
				4.900			
		SVD[3:0]=1111	Fall				V
			Rise				

表 3-7 复位和电源监控参数

3.4.4 高精度基准源

芯片内建高精度基准电压源，为计量电路提供高精度、高稳定性的参考电压。

高精度基准源主要参数：

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
V_{REF}	基准源输出电压[1]	-40℃≤TA≤85℃			1.25		V
T_{setup}	内部基准源建立时间	-		-	1	1.4	ms
T_{coeff}	内部基准源温度系数	-40℃≤TA≤85℃ VDDA=3.3V			25		ppm/℃
I_{REF}	基准源工作电流[2]	TA = 25℃ VDDA=3.3V					uA

表 3-8 高精度基准源参数

注：

[1] 基于特征参数提取，不包含在量产测试中

[2] 基于电路仿真

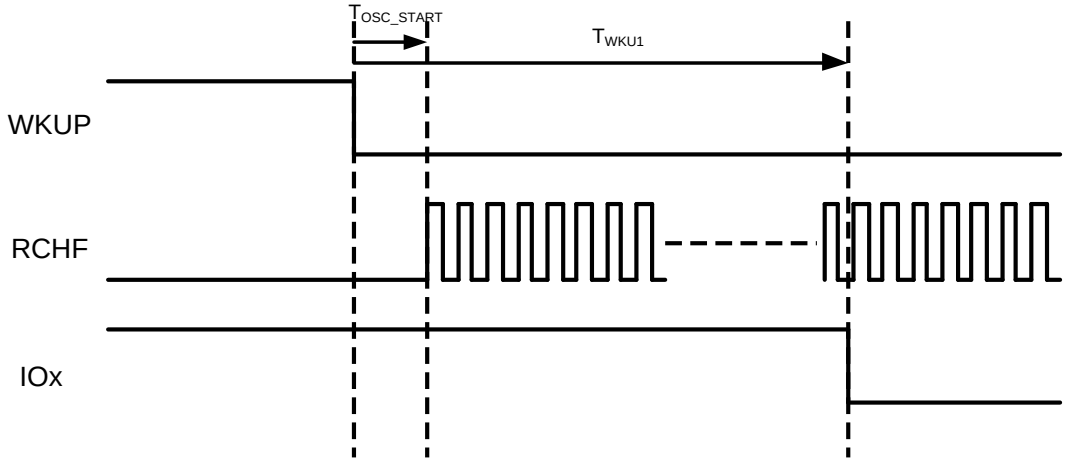
3.4.5 低功耗模式唤醒时间

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
T_{WKU1}	Sleep/DeepSleep 唤醒时间[1]	使用 WKUP 引脚唤醒，PRIMASK=1 禁止中断；CPU 唤醒后执行程序翻转某个 IO 输出，测量 WKUP 信号边沿到 IO 输出翻转之间的时间 F_{SYSCLK}=8Mhz	-	5.5	-	us
T_{WKU2}	LPRUN 模式唤醒时间		-	0	-	us

表 3-9 唤醒时间参数

[1] 基于特征参数提取

典型唤醒事件波形图，仅供设计参考



上图中 T_{OSC_START} 表示唤醒事件到来后 RCHF 环振起振时间，典型值小于 3us

T_{WKU1} 为唤醒事件到来，到程序运行后翻转 IO 的时间，典型值 5.5us。

如果没有通过 PRIMASK 屏蔽中断，则唤醒事件将使 CPU 进入中断服务程序。CPU 进入中断服务程序的过程将额外引入延迟时间。

注意：以上时间评估使用 RCHF 8Mhz 为唤醒后的工作时钟，如果唤醒后选择 16Mhz 或 24Mhz 频率，则唤醒时间相应缩短。

3.4.6 外部时钟源特性

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
f_{XTLF}	XTLF 振荡频率	外接 32768Hz 晶体		32768		Hz
T_{start}	XTLF 起振时间	外接 32768Hz 晶体 C_{load}=12pF XTLFIPW==3'b000		1	3	s

表 3-10 低频晶体振荡器参数

3.4.7 内部时钟源特性

内部高频 RC 振荡器

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
fRCHF[1]	RCHF 振荡频率	VDD=1.8~5.5V	FSEL==4'b0000	7.92	8	8.08	MHz
			FSEL==4'b0001	15.84	16	16.16	
			FSEL==4'b0010	23.76	24	24.24	
			FSEL==4'b0011	31.68	32	32.32	
ACCRCHF[2]	全温区 RCHF 变化范围	VDD=1.8~5.5V	FSEL==4'b0000 T=-40~+85℃	-1.5	-	1.5	%
			FSEL==4'b0001 T=-40~+85℃	-1.5	-	1.5	%
			FSEL==4'b0010 T=-40~+85℃	-3	-	3	%
			FSEL==4'b0011 T=-40~+85℃	-4	-	4	%

表 3-11 内部高频 RC 振荡器参数

[注1]：此项指标由量产测试保证

[注2]：此项指标基于特征参数提取

注：通过结合温度传感器，在不同温度范围内做一个简单的软件修调，通常情况下可以使 RCHF 16Mhz 实现全温区+/-1%的精度要求，以及 RCHF 24Mhz 实现全温区+/-1.5%的精度要求。关于参考例程和使用方法，请咨询复旦微电子公司。

3.4.8 PLL 特性

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
PLL_L	PLL_L 输出频率	VDD=1.8~5.5V T=25℃		4.096		MHz
IDD_PLLL	PLL_L 功耗	输入频率 32768Hz，输出频率 16.384MHz		125		uA
tLOCK	PLL_L 锁定时间			2		us

表 3-12 PLL_L 参数

3.4.9 辅助 ADC 特性

3.4.9.1 性能指标

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
VDD	工作电压范围		2.2	-	5.5	V
TJ	工作结温范围		-40	-	125	℃
VAIN	输入电压范围	输入 Buffer 旁路	0	-	4.8	V
		输入 Buffer 使能	0.2	-	4.8	
RAIN	外部输入阻抗	输入 Buffer 旁路	10	-	-	MΩ
		输入 Buffer 使能	100	-	-	
RADC	采样开关阻抗	输入 Buffer 旁路	-	5	-	KΩ
		输入 Buffer 使能	-	2	-	
FCLK	ADC 工作时钟频率		-	1	2	MHz
FS	ADC 采样频率 FCLK=1.024Mhz	OSR=1024		1000		sps
		OSR=2048		500		
		OSR=4096		250		
		OSR=8192		125		
		OSR=16384		62.5		
DNL[1]	差分非线性	OSR=16384	-0.3	-	0.3	LSB
		OSR=1024	-0.05	-	0.05	LSB
INL[1]	积分非线性	OSR=16384	-8		4	LSB
EO[1]	失调误差	OSR=2048	-	7	-	LSB
EG[1]	增益误差	OSR=2048		-2		%

表 3-13 ADC 参数

[注 1]：此项参数基于特征参数提取

3.4.9.2 ADC 转换时间：

模式	ADC_Trim 值	ADC 时钟	ADC 转换完成时间（典型值）
内部累加器模式	0x3FF	500K	0x3FF * (1/500K) * 2 = 4.092ms
	0X3FF	2M	0x3FF * (1/2M) * 2 = 1.023ms
	0x640	32.768K	0x640 * (1/32.768K) * 2 = 97.656ms
	0x640	500K	0x640 * (1/500K) * 2 = 6.4ms
	0x640	2M	0x640 * (1/2M) * 2 =1.6ms
	0x7FF	500K	0x7FF * (1/500K) * 2 =8.188ms
	0x7FF	2M	0x7FF * (1/2M) * 2 =2.047ms
外部累加器模式_14bit	0x7FF	32.768K	2^14 * (1/32.768K) = 500ms
	0x7FF	2M	2^14 * (1/2M) = 8.192ms

3.4.10 温度传感器

芯片出厂时经过温度定标，定标条件是 VDDA=5.0V，TA=30+/-1°C。在此条件下，使用 ADC 采样并转换温度传感器输出电压，将转换结果保存在 Flash 指定地址。

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
Reso	分辨率	外部累加 14bit 模式		22.65		LSB/°C
		内部累加 12bit 模式		5.66		
Linerity	全温区线性度[1]			+/-2	-	°C
IDDA	温度传感器功耗（包含 ADC）[2]			230		uA
Tacc	温度传感器转换时间[2]	FADC = 1Mhz 12bit 模式		2		ms
		FADC = 1Mhz 14bit 模式		16		

表 3-14 温度传感器参数

[1]基于特征参数提取

[2] 基于电路设计仿真

3.4.11 模拟比较器特性

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
VI_{comp1}	比较器输入电压范围			0	-	VDDA	V
I_{comp1}	比较器工作电流	VDD=3.3V T_A=25°C	- -	1.5 6	- -	- -	uA
T_{setup1}	比较器建立时间	VDD=3.3V T_A=25°C	- -	1.5 2.5	- -	- -	us us
$T_{propagation1}$	比较器传播延迟	VDD=3.3V，正常模式 200mV step, 100mV overdrive		-	1	-	us
		VDD=3.3V，高速模式 200mV step, 100mV overdrive		-	0.4	-	us
V_{offset}	输入失调电压			-	-	±10	mV

表 3-15 模拟比较器参数

3.4.12 Flash 存储器特性

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
	Flash size		-	-	256K	bytes
TPROG	32bits Program Time			25		μs
TERASE	Sector/Page Erase			2		ms
	Chip Erase			8		ms
NED	Endurance		20,000	100,000		Erase/Write cycles
TDR	Data Retention	TA=85℃ After 20K cycling	10			yrs

表 3-16 Flash 参数

3.4.13 GPIO 特性

普通 IO

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
V_{IL}	输入低电平			0		$0.3V_{DD}$	V
V_{IH}	输入高电平			$0.7V_{DD}$		V_{DD}	V
I_{IL}	输入低漏电	V_{IL}=0V		-1		1	μA
I_{IH}	输入高漏电	V_{IH}=3.3V		-1		1	μA
V_{OL}	输出低电平	V_{DD}=3.3V	I_{SINK}=5mA		0.35		V
			I_{SINK}=10mA		0.9		
		V_{DD}=5V	I_{SINK}=10mA		0.5		
			I_{SINK}=15mA		0.8		
V_{OH}	输出高电平	V_{DD}=3.3V	I_{SOURCE}=5mA		2.8		V
			I_{SOURCE}=10mA		2		
		V_{DD}=5V	I_{SOURCE}=10mA		4.4		
			I_{SOURCE}=15mA		3.95		
R_{PU}	弱上拉电阻				100		KΩ

表 3-17 普通 I/O 参数

NRST 引脚

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
V_{IL}	输入低电平		0		$0.3V_{DD}$	V
V_{IH}	输入高电平		$0.7V_{DD}$		V_{DD}	V
I_{IL}	输入低漏电	V_{IL}=0V	-1		1	μA
I_{IH}	输入高漏电	V_{IH}=3.3V	-1		1	μA
R_{PU}	上拉电阻			10		KΩ
$T_{AFILTER}$	模拟滤波长度[1]	VDD=3.3V		100		ns
$T_{DFILTER}$	数字滤波长度[1]	VDD=1.8~3.6V -40℃≤T_A≤85℃	50		100	us

表 3-19 NRST 引脚参数

注：

[1] 此项参数基于特征参数提取

GPIO AC 特性

IO	符号	参数说明[1]	测试条件	min	max	单位
非 FM+	Fmax	Maximum frequency	C=30pF,2.7V<Vdd<3.6V	-	45	MHz
			C=30pF,1.6V<Vdd<2.7V	-	22	
			C=10pF,2.7V<Vdd<3.6V	-	80	

			C=10pF,1.6V<Vdd<2.7V	-	40	
	Tr/Tf	Output rise and fall time	C=30pF,2.7V<Vdd<3.6V	-	8.7	ns
			C=30pF,1.6V<Vdd<2.7V	-	16.9	
			C=10pF,2.7V<Vdd<3.6V	-	3.4	
			C=10pF,1.6V<Vdd<2.7V	-	6.7	
FM+	Fmax	Maximum frequency	C=50pF,1.6V<Vdd<3.6V	-	10	MHz
	Tf	Output fall time		-	27	ns

表 3-18 引脚 AC 参数

注：

[1] 依据电路仿真，不在量产测试中测试

3.4.14 LCD 特性

片内电阻分压模式

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
ILCD	片内电阻分压模式下的 LCD 工作电流（空载）[1]	VDD=5V 1/3 偏置，输出空载， 4COM	-	2	-	uA
VLCD	LCD 偏置电压	-	0.547× VDD	-	VDD	V
RLCD [2]	SEG	LCD 处于测试模式 管脚输出 V4 电平 Iload=±10uA	-	8K	-	欧姆
	COM	LCD 处于测试模式 管脚输出 V4 电平 Iload=±10uA	-	5K	-	欧姆

表 3-19 LCD 片内电阻分压

[1]基于特征参数提取，不包含在量产测试中；

[2]LCD Driver On Resistance VDD=3.3V 时 V4 电平=3.298V；

3.5 计量性能参数

3.5.1 计量单元采样通道输入范围

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
VIN	IAP/IAN 和 IBP/IBN 电流输入通道最大单端输入电平	PGA = 1	-500	-	+500	mV_{PEAK}
		PGA = 2	-250	-	+250	
		PGA = 4	-125	-	+125	
		PGA = 8	-62.5	-	+62.5	
		PGA = 16	-31.25	-	+31.25	
		PGA = 32	-15.625	-	-15.625	
VIN_{rms}	IAP/IAN 和 IBP/IBN 电流输入通道最大差分输入电平 RMS 值	PGA = 1	-1000	-	+1000	mV_{PEAK}
		PGA = 2	-500	-	+500	
		PGA = 4	-250	-	+250	
		PGA = 8	-125	-	+125	
		PGA = 16	-62.5	-	+62.5	
		PGA = 32	-31.25	-	+31.25	
VIN_{max}	电压通道最大输入电平	PGA = 1	-500	-	+500	mV_{PEAK}
		PGA = 2	-250	-	+250	
		PGA = 4	-125	-	+125	
		PGA = 8	-62.5	-	+62.5	

表 3-20 计量通道输入范围

3.5.2 计量单元计量精度（shunt resistor = 250$\mu\Omega$）

符号	参数说明	测试条件		Errors	单位
Active Energy	有功电量计量误差（校准后）	20mA < I < 100A	$cos\,\varphi = 1$	0.1	%
		33mA < I < 100A	$cos\,\varphi = 0.8$	0.1	
Reactive Energy	无功电量计量误差（校准后）	33mA < I < 100A	$sin\,\varphi = 1$	0.2	%
		33mA < I < 100A	$sin\,\varphi = 0.5$	0.3	
符号	**参数说明**	**测试条件**		**Accuracy**	**单位**
Phase Angle	相位角	1A < I < 100A，$-180° < \varphi < +180°$		0.08	°
Freq	线频率	$45Hz < f < 65Hz$		0.2	Hz

表 3-21 计量精度参数

3.5.3 计量单元模拟指标

参数	测试条件	参数值			单位
		最小值	典型值	最大值	
电流通道差分等效输入阻抗（DC）	PGA=16		63		$k\Omega$
电压通道差分等效输入阻抗（DC）	PGA=1		500		
-3dB 带宽			2		kHz
基准电压		1.2375	1.25	1.2625	V
基准电压温度系数			25		ppm/°C

表 3-22 计量单元模拟参数

3.5.4 计量单元输出延迟参数

参数	测试条件	参数值			单位
		最小值	典型值	最大值	
ADC 使能后有效采样点输出延迟	Fs=4Ksps		4		ms
计量单元使能后 IRMS 输出延迟	MCLK=4.096Mhz RMS 平均周期 50Hz 输入电流 5A		200		ms

表 3-23 计量单元延迟参数

4 电源管理单元（PMU）

4.1 芯片工作电源

4.1.1 电源域划分

- VDD

芯片的主电源（VDD）的典型工作电压范围是 1.8~5.5V。

其中，芯片上电时，复位释放阈值主要由 BOR 电路决定，其典型复位释放电压是 1.9V。如果芯片电源上升时间很短（小于几个 ms），则上电复位释放电压主要由 RC 延迟决定，典型情况下将略低于 1.9V，低温下可能略高于 1.9V。

芯片下电时，如果使能了 BOR，下电复位阈值由 BOR 电路决定，可以由软件配置 BOR_PDRCFG 获得 4 个阈值档位，默认值为 1.6V。如果没有使能 BOR，使能了 PDR，下电复位阈值由 PDR 电路决定，默认值 1.5V 左右。

综上，芯片的 VDD 实际工作电压范围将由 BOR 和 PDR 电路配置共同决定。

注意：在任何情况下不得同时关闭 BOR 和 PDR，这样在芯片掉电时可能由于没有产生正常的复位，而导致重新上电时芯片无法正常工作。

- VDDA

VDDA 是专用的模拟电路电源，由 LDO 产生，典型电压 2.7V 或 2.2V，主要给 PGA、Sigma-delta ADC、基准电压等模拟模块供电。VDDA 的工作电压范围是 2.8~5.5V，当 VDD 低于 2.8V 时，VDDA 将跟随 VDD 输入。

- VREFP

VREFP 为内部高精度基准源产生的基准电压输出，外挂 1uF 稳压电容。VREFP 的精度影响计量的准确性，计量工作前需要将 VREFP 校准到 1.25V。

- VDD15

VDD15 是芯片数字内核电源，由一个线性电源稳压器产生 1.5V 电源输出。所有的数字电路、Flash、SRAM 和部分模拟电路工作在这个电源下。VDD15 引脚需要外挂 0.1~1uF 稳压电容。当主电源 VDD 跌落至 1.5V 以下时，稳压器输出将跟随 VDD 变化。

4.1.2 电源结构图

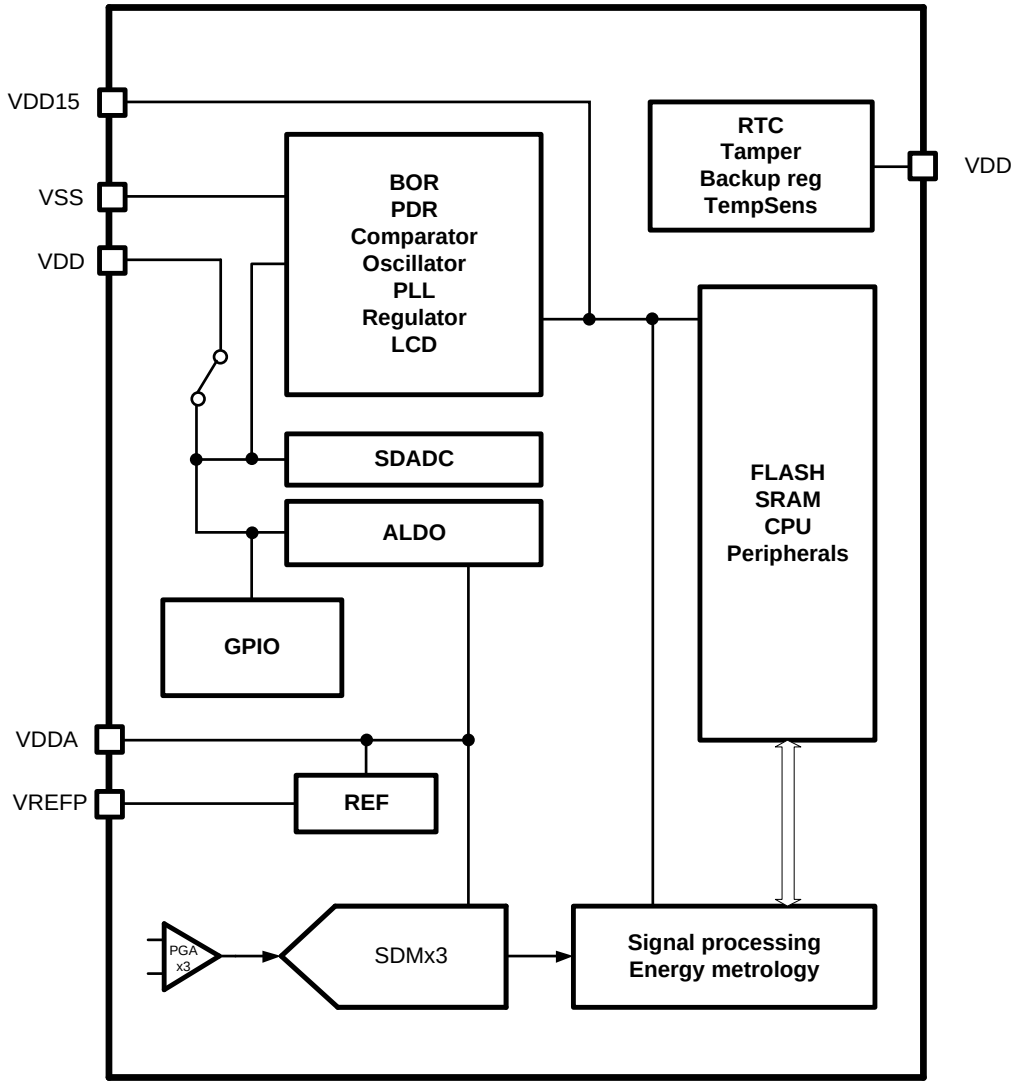


图 4-1 芯片电源结构图

4.2 功耗模式

4.2.1 概述

上电复位后，芯片默认运行在 ACTIVE 模式，此时 CPU 正常从 flash 取指运行，所有外设模块都可以正常工作。芯片支持多种低功耗模式，软件可以在适当的场景下选择合适的低功耗模式，以平衡不同的功耗、性能、唤醒时间和唤醒条件的要求。

芯片支持的功耗模式：

- ACTIVE 模式：正常运行
- LP Run 模式：LDO 工作在低功耗模式下，CPU 和外设只能运行在较低频率下
- SLEEP 模式：CPU 停止，Flash 停止，LDO 工作在低功耗模式下，仅部分外设可以运行
- DEEPSLEEP 模式：CPU 停止，Flash 停止，关闭基准电压，LDO 工作在低功耗模式下，仅

部分外设可以运行

此外，ACTIVE 模式下的运行功耗也可以通过以下手段降低：

- 降低系统时钟频率
- 关闭不使用的外设的总线时钟和工作时钟

以下为 MCU 部分功耗，不含计量单元。

功耗模式	典型功耗	唤醒条件	芯片状态	典型唤醒时间[1]
ACTIVE	150uA/MHz		正常工作	-
LP Run	30uA@32KHz	软件主动退出	低速工作	-
SLEEP	10uA	电源检测中断 比较器中断 RTC 定时中断 IO 引脚中断 WKUPx 唤醒 32K 晶振停振 看门狗复位 NRST 引脚复位	CPU 休眠[2] 关闭 RCHF、PLL_L 等 RTC 走时 *注意：此时计量不能使用 PLL_L 工作，但是仍可以使用 XTLF 和 RCMF_PSC 工作*	3us
DEEPSLEEP	2.5uA		CPU 休眠[2] 关闭 RCHF、PLL_L 等 RTC 走时 *注意：此时计量不能使用 PLL_L 工作，但是仍可以使用 XTLF 和 RCMF_PSC 工作*	5us

表 4-1 芯片功耗模式表

注：[1] 典型唤醒时间指从唤醒信号到来，到 CPU 开始执行唤醒中断服务程序的时间间隔。

[2] CPU 自身进入休眠的步骤参见 ARMv6-M 架构参考手册

[3] CPU 试图进入低功耗模式时，如果 Flash 正在擦写，则芯片自动等待 Flash 擦写结束后再进入低功耗模式。

4.2.2 功耗模式与系统频率

在不同功耗模式下，CPU 主频的限制如下图所示：

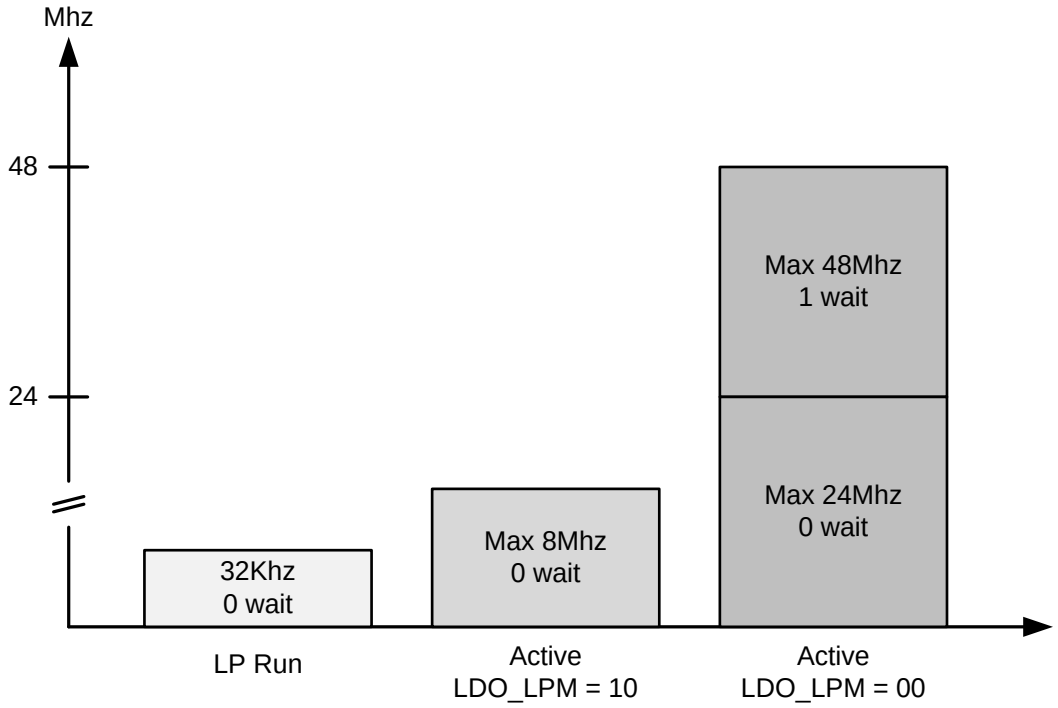


图 4-2 功耗模式与系统主频

不同功耗模式下可以接受的系统频率和可用的时钟源如下表所示。应用软件应严格遵守这个表格的规定，在低功耗模式下使用高主频可能导致系统无法正常运行。

功耗模式	CPU 频率	可用时钟源	Flash wait	外设工作时钟
ACTIVE	<=24Mhz	All	0	All
	>24Mhz, <=48Mhz		1	
LP Run	32KHz	LSCLK	0	LSCLK

表 4-2 功耗模式和可用系统时钟

4.2.3 Active 模式

芯片正常工作模式。芯片上电复位完成后进入 Active 模式运行，默认的 CPU 频率是 8MHz，最高可以运行到 48MHz。在 Active 模式下所有的数字和模拟外设都可以全速运行。
当主频高于 24MHz 时，访问 Flash 时必须插入 wait cycle。

4.2.4 LP Run 模式

当芯片需要低功耗低速运行时，可进入 LP RUN 模式，此时 LDO 进入低功耗模式，内核使用 LSCLK 运行，典型频率 32KHz。在需要高速运行时，软件可主动退出 LP RUN 进入 ACTIVE 模式，然后再将系统时钟切换到较高频率。

进入 LPRUN 模式

进入 LPRUN 的操作步骤：

- 软件将系统时钟（SYSCLK）配置为 LSCLK
- 配置 PMOD 寄存器为 01
- 如果系统时钟配置不满足以上寄存器条件，则置位异常中断并且禁止进入 LPRUN

LPRUN 模式下的硬件行为

进入 LP Run 之后，硬件自动关闭 RCHF、PLL_L、TRNG，随后使 LDO 进入低功耗模式。SVD、比较器仍可以在 LPRUN 模式下工作。

如果软件在 LPRUN 模式下执行 WFI/WFE 指令，CPU 和 Flash 将停止活动，但是外设仍可以继续工作。

退出 LPRUN 模式

按照以下步骤退出 LPRUN 模式：

- 软件将 PMOD 寄存器配置为 00
- 软件根据需要使能 RCHF
- 等待时钟建立后配置系统时钟为 RCHF

LP Run 模式下 CPU 改写 PMOD 寄存器可以返回 ACTIVE，或者进入 SLEEP/DEEPSLEEP 模式。如果返回 ACTIVE，硬件自动将 LDO 置于正常模式，并解除对高速时钟模块的限制。

4.2.5 SLEEP 模式

通过进入 Sleep 模式，可以大幅降低芯片功耗，并处于等待事件唤醒的状态中。

进入 SLEEP 模式

软件按如下步骤进入 SLEEP 模式：

- 配置 PMOD 寄存器为 10
- 执行 WFI 或 WFE 指令

SLEEP 模式下的硬件行为

进入 SLEEP 模式后芯片关闭 CPU 时钟，Flash 进入 STOP 模式，硬件自动关闭 RCHF、PLL_L、TRNG，SVD、比较器仍可以在 SLEEP 模式下工作。

数字外设模块可以使用 XTLF、RCMF 等低速时钟继续工作。

计量模块可以使用 XTLF、RCMF 工作。

退出 SLEEP 模式

按照以下步骤退出 SLEEP 模式：

- 特定的中断事件发生
- 系统时钟被自动配置为 RCHF
- CPU 被唤醒，根据软件配置，唤醒后可以进入或者不进入中断服务程序

4.2.6 DEEPSLEEP 模式

DEEPSLEEP 是芯片最低功耗模式。

进入 DEEPSLEEP 模式

软件按如下步骤进入 DEEPSLEEP 模式：

- 置位 VREFOFF 寄存器
- 配置 PMOD 寄存器为 10
- 执行 WFI 或 WFE 指令

DEEPSLEEP 模式下的硬件行为

DEEPSLEEP 模式下，芯片自动关闭 CPU 时钟，关闭内部基准源，Flash 进入 STOP 模式，硬件自动关闭 RCHF、PLL_L、TRNG；SVD、比较器仍可以在 DEEPSLEEP 模式下工作。

数字外设模块可以使用 XTLF、RCMF 等低速时钟继续工作。

计量模块可以使用 XTLF、RCMF 工作。

退出 DEEPSLEEP 模式

按照以下步骤退出 DEEPSLEEP 模式：

- 特定的中断事件发生
- 系统时钟被自动配置为 RCHF
- CPU 被唤醒，根据软件配置，唤醒后可以进入或者不进入中断服务程序

4.3 唤醒源

唤醒源	应用	可唤醒模式	
		Sleep	DeepSleep
停振检测	可屏蔽，32786Hz 晶振停振时唤醒芯片	√	√
SVD	可屏蔽，在电源电压跌落至阈值以下或升高至阈值以上时唤醒芯片	√	√
Comparators	可屏蔽，用于外部事件唤醒	√	√
RTC	可屏蔽，根据需要的唤醒周期设置	√	√
EXTI 引脚中断	可屏蔽，用于外部事件唤醒	√	√
Debug	不可屏蔽，用于 debug 唤醒	√	√

UART0	UART0 接收下降沿唤醒	√	√
UART1	UART1 接收下降沿唤醒	√	√
WKUPx 引脚	可屏蔽，用于外部输入唤醒	√	√
NRST	不可屏蔽，用于全局复位	√	√
LPTIM32	可屏蔽，用于定时唤醒	√	√
BSTIM32	可屏蔽，用于定时唤醒	√	√
LPTIM16	可屏蔽，用于定时唤醒	√	√
BSTIM16	可屏蔽，用于定时唤醒	√	√
IPTIM	可屏蔽，用于定时唤醒	√	√

通过Cortex-M0的PRIMASK功能，可以实现以上中断事件唤醒芯片，但是CPU不执行中断处理程序。此时唤醒后CPU将继续从休眠前的指令之后开始运行。

注：芯片从休眠模式唤醒后，软件可以通过查询PMU.WKPFLAG寄存器来快速识别当前的唤醒源，唤醒源的清除需要进入各个外设模块分别完成。

4.4 休眠唤醒后的时钟

当芯片从Sleep/DeepSleep模式唤醒后，芯片以RCHF为时钟源。寄存器将保留休眠前RCHF的频率配置和trim值，因此唤醒后CPU运行频率将由休眠前软件配置寄存器决定（PMU.WKFSEL）。唤醒后芯片固定以RCHF运行，频率可以是8/16/24Mhz（WKFSEL寄存器配置），CMU_SYSCLKCR.AHBPRES分频寄存器恢复默认值0。

4.5 寄存器

offset 地址	名称	符号
PMU(模块起始地址: 0x40002000)		
0x00000000	低功耗控制寄存器 （Power Management Control Register）	PMU_CR
0x00000004	唤醒时间控制寄存器 （Wakeup Time Register）	PMU_WKTR
0x00000008	唤醒源标志查询寄存器 （Wakeup Source Flags Register）	PMU_WKFR
0x0000000C	PMU 中断使能寄存器 （PMU Interrupt Enable Register）	PMU_IER
0x00000010	PMU 中断标志寄存器 （PMU Interrupt and Status Register）	PMU_ISR
0x0000002C	VREF 调校控制寄存器 （VREF TRIM Register）	VREF_TRIM
0x00000030	LDO15 调校控制寄存器 （LDO15 TRIM Register）	LDO15_TRIM
0x00000034	ULPLDO 控制寄存器 （ULPLDOTRIM Register）	ULPLDO_TRIM
0x00000044	电源分压电阻控制寄存器 （DIVR Register）	DIVR_CR

4.5.1 低功耗控制寄存器（PMU_CR）

名称	PMU_CR							
offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-				LDO_LPM		LDO15EN	LDO15EN_B
位权限	U-0				R/W-01		R-1	R-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				WKFSEL		SLPDP	CVS
位权限	U-0				R/W-00		R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				RFU		PMOD	
位权限	U-0				R/W-00		R/W-00	

位号	助记符	功能描述
31:20	-	未实现，读为 0
19:18	**LDO_LPM**	LDO 低功耗模式配置(LDO Low Power Mode) 00/01/11：正常模式 10：LDO 进入低功耗模式 注：当芯片正在对 FLASH 擦、编程时，该寄存器无法改写为 10
17	**LDO15EN**	LDO15 使能标志位(LDO Enable) 1：LDO15 处于工作状态 0：LDO15 被关闭
16	**LDO15EN_B**	LDO15 使能标志反码校验位(LDO Enable Inversed)
15:12	-	未实现，读为 0
11:10	**WKFSEL**	Sleep/DeepSleep 唤醒后的系统频率(Wakeup Frequency Config) 00：RCHF-8MHz 01：RCHF-16MHz 10：RCHF-24MHz 11：RFU
9	**SLPDP**	DeepSleep 控制寄存器(Sleep Deep) 1：DeepSleep 模式使能，下关闭基准电压源 0：常规 Sleep 模式 在 Sleep 下，如果置位了 SLPDP 位即为 DeepSleep 模式； 该位仅在 Sleep 下有效
8	**CVS**	CoreVoltageScaling 配置(Core Voltage Scaling Enable) 0：低功耗模式下不使能内核电压调整 1：低功耗模式下降低内核电压 该位仅在 Sleep/DeepSleep 模式下起作用

位号	助记符	功能描述
7:2	-	未实现，读为 0
1:0	**PMOD**	低功耗模式配置寄存器(Power Mode) 00：Active mode 01：LPRUN mode 10：Sleep mode / DeepSleep mode 11：RFU

4.5.2 唤醒时间控制寄存器（PMU_WKTR）

名称	PMU_WKTR							
offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					STPCLR	T1A	
位权限	U-0					R/W-0	R/W-01	

位号	助记符	功能描述
31:3	-	未实现，读为 0
2	**STPCLR**	Flash Stop 唤醒控制 (Stop clear) 0：Stop 信号等待时钟建立后同步清零 1：Stop 信号异步清零
1:0	**T1A**	可编程额外唤醒延迟 (extra wakeup delay) 在 Sleep/DeepSleep 模式下，RCHF 时钟到来后，根据此寄存器配置等待额外延迟时间 00：0us 01：2us 10：4us 11：8us

4.5.3 唤醒源标志查询寄存器（PMU_WKFR）

名称	PMU_WKFR							
offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	ADCWKF	-		RTCWKF	SVDWKF	LFDETWKF	IPTWKF	IOWKF
位权限	R-0	U-0		R-0	R-0	R-0	R-0	R-0

名称	PMU_WKFR							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					RXD1WKF	RXD0WKF	COMPWKF
位权限	U-0					R-0	R-0	R-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					LPTWKF	BSTWKF	DBGWKF
位权限	U-0					R-0	R-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WKPxF							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31	ADCWKF	辅助 ADC 中断唤醒标志，中断撤销时硬件自动清零 (ADC wakeup Flag)
30:29	-	未实现，读为 0
28	RTCWKF	RTC 中断唤醒标志，中断撤销时硬件自动清零 (RTC wakeup flag)
27	SVDWKF	SVD 中断唤醒标志，中断撤销时硬件自动清零(SVD wakeup flag)
26	LFDETWKF	32768Hz 晶体停振中断唤醒标志，中断撤销时硬件自动清零 (XTLF fail detect wakeup flag)
25	IPTWKF	IPTimer 中断唤醒标志，中断撤销时硬件自动清零
24	IOWKF	IO 中断唤醒标志，中断撤销时硬件自动清零(GPIO wakeup flag)
23:19	-	未实现，读为 0
18	RXD1WKF	UART1 RXD 下降沿异步唤醒标志，中断撤销时硬件自动清零
17	RXD0WKF	UART0 RXD 下降沿异步唤醒标志，中断撤销时硬件自动清零
16	COMPWKF	比较器中断唤醒标志，中断撤销时硬件自动清零 (comparator1 wakeup flag)
15:13	-	未实现，读为 0
12	LPT16WKF	LPTIM16 中断唤醒标志，中断撤销时硬件自动清零
11	BST16WKF	BSIM16 中断唤醒标志，中断撤销时硬件自动清零
10	LPT32WKF	LPTIM32 中断唤醒标志，中断撤销时硬件自动清零(LPTIM wakeup flag)
9	BST32WKF	BSTIM32 中断唤醒标志，中断撤销时硬件自动清零(BSTIM wakeup flag)
8	DBGWKF	CPU Debugger 唤醒标志，软件写 1 清零(Debugger wakeup flag, write 1 to clear)
7:0	WKPxF	NWKUPx Pin 唤醒标志，软件写 1 清零(WKUP Pin wakeup flag,write 1 to clear)

4.5.4 PMU 中断使能寄存器（PMU_IER）

名称	PMU_IER							
offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						SLPEIE	LPRUNEIE
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:2	-	未实现，读为 0
1	SLPEIE	SLEEP 错误中断使能 (Sleep mode Error Interrupt Enable) 1：使能 SLEEP 错误中断 0：禁止 SLEEP 错误中断
0	LPRUNEIE	LPRUN 错误中断使能(LPRUN mode Error Interrupt Enable) 1：使能 LPRUN 错误中断 0：禁止 LPRUN 错误中断

4.5.5 PMU 中断标志寄存器（PMU_ISR）

名称	PMU_ISR							
offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						SLPEIF	LPRUNEIF
位权限	U-0						R/W-0	U-0

位号	助记符	功能描述

位号	助记符	功能描述
31:2	-	未实现，读为 0
1	SLPEIF	SLEEP 错误中断标志，硬件置位，软件写 1 清零 (Sleep Error Interrupt Flag,write 1 to clear) 1：在 PMOD=2'h2 后，CPU 执行 WFI/WFE 指令前置位了 SLEEPDEEP 寄存器时置位 0：在 PMOD=2'h2 后，CPU 正确进入 SLEEP
0	LPRUNEIF	LPRUN 错误中断标志，硬件置位，软件写 1 清零(LPRUN Error Interrupt Flag,write 1 to clear) 1：在 PMOD=2 'h1 后，系统时钟不符合 LPRUN 模式的定义时置位 0：在 PMOD=2 'h1 后，系统时钟符合 LPRUN 模式的定义

4.5.6 VREF 调校寄存器（VREF_TRIM）

名称	VREF_TRIM							
offset	0x2C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		VREFTRIM					
位权限	U-0		R/DBW-011000					

Bit	助记符	功能描述
31:6	--	RFU：未实现，读为 0
5:0	VREFTRIM	VREF1p0 输出调校寄存器，只能在非用户模式下通过 GBI、SWD 接口或软件改写

注：VREFTRIM寄存器仅在制造商模式下可以改写，用户模式下只读。

4.5.7 LDO15 调校寄存器（LDO15_TRIM）

名称	LDO15_TRIM							
offset	0x30							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		LDO15TRIM					
位权限	U-0		R/DBW-100000					

Bit	助记符	功能描述
31:6	--	RFU：未实现，读为 0
5:0	LDO15TRIM	LDO15 输出调校寄存器，可以在制造商模式下通过 SWD 接口或 CPU 改写，也可以由 GBI 改写 调校值参见 16.3

注：LDO15TRIM寄存器仅在制造商模式下可以改写。用户模式下无法改写。

4.5.8 ULPLDO 控制寄存器（ULPLDO_TRIM）

名称	ULPLDO_TRIM							
offset	0x34							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				ULPTRIM			
位权限	U-0				R/Dy-0100			

Bit	助记符	功能描述
31:4	--	RFU：未实现，读为 0
3:0	ULPTRIM	ULPLDO 常规输出调校值

注：ULPRCON寄存器仅在制造商模式下可以由SWD接口改写，软件只能读取。用户模式下SWD只读。

4.5.9 电源分压电阻控制寄存器（DIVR_CR）

名称	DIVR_CR							
offset	0x44							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						VDD_DIV_EN	-
位权限	U-0						RW-0	U-0

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
1	VDD_DIV_EN	VDD 分压电阻使能 0：关闭 VDD 分压电阻 1：使能 VDD 分压电阻
0	RFU	RFU: 未实现，读为 0

5 处理器（CPU）

5.1 概述

MG33M0xxERB 使用的 CPU 内核为 Cortex-M0，符合 ARMv6-M 架构和编程模型；更多信息请参考 ARM 官网 www.arm.com

其基本特性如下：

- 用户/特权模式
- VTOR（中断向量表重定向）
- NVIC 支持 32 个外部中断
- 数据监视点：1
- 硬件断点：4
- 单周期 32-bit 硬件乘法器
- SWD 调试接口

5.1.1 处理器配置

Feature	Options	MG33M0xxERB Config
Interrupts	1~32	32
Data endianness	little/big	Little
SysTick Timer	Present or absent	Present
watchpoints	0,1,2	1
breakpoints	0,1,2,3,4	4
halting debug support	Present or absent	Present
multiplier	Fast or Small	Fast
Single-Cycle IO	Present or absent	Absent
wake-up interrupt controller(WIC)	Present or absent	Present
Vector Table Offset Register	Present or absent	Present
Unprivileged/Priviledged support	Present or absent	Present
JTAGnSW	JTAG or SWD for DAP	SWD
Memory Protection Unit	Present or absent	Absent

表 5-1MG33M0xxERB CPU 配置简表

5.2 异常和中断

内核的异常和中断管理通过 NVIC 完成。NVIC 的可编程管理寄存器位于 PPB 总线的 SCS 空间内，NVIC 具有如下特性：

- 支持 32 个外部中断，5 个内部异常
- 1 个 NMI 中断
- 支持中断嵌套
- 向量化的异常入口
- 中断屏蔽

处理器内核接受一个异常请求后，首先会将内核寄存器 R0~R3、R12、R14、PC、xPSR 压入堆栈。链接寄存器 LR（R14）被更新为异常返回时使用的特殊值（EXC_RETURN），然后根据异常向量表定位异常处理程序开始执行。注意在异常处理中没有被自动压栈的寄存器，必须通过软件来保存和恢复。

5.2.1 中断向量表

Position	Priority	Priority type	Acronym	Description	Address
0	-	-	MSP 初值	主栈指针初始化地址	0x0000_0000
1	-3	fixed	Reset	复位向量	0x0000_0004
2	-2	fixed	NMI	WKUPx 中断 低功耗模式错误中断	0x0000_0008
3	-1	fixed	HardFault	HardFault 中断向量	0x0000_000C
4-10	-	-	-	Reserved	0x0000_0010~0x0000_002B
11	3	settable	SVC	SVCall 系统服务请求	0x0000_002C
12-13	-	-	-	Reserved	0x0000_0030~0x0000_0037
14	5	settable	PendSV	可挂起系统服务请求	0x0000_0038
15	6	settable	Systick	内部定时器中断向量	0x0000_003C
16	7	settable	WWDT	窗口看门狗中断	0x0000_0040
17	8	settable	SVD	电源监测报警中断	0x0000_0044
18	-	-	-	Reserved	0x0000_0048
19	10	settable	FLASH	NVMIF 中断	0x0000_004C
20	11	settable	CMU	时钟管理中断	0x0000_0050
21	12	settable	ADC	ADC 转换完成中断	0x0000_0054
22	-	-	-	Reserved	0x0000_0058
23	14	settable	SPI1	SPI 中断	0x0000_005C
24	15	settable	SPI2		0x0000_0060

Position	Priority	Priority type	Acronym	Description	Address
25	16	settable	UART0	UART 中断	0x0000_0064
26	17	settable	UART1		0x0000_0068
28	-	-	-	Reserved	0x0000_006C
28	19	settable	BSTIM32	BSTIM32 中断	0x0000_0070
29	20	settable	UART4	UART 中断	0x0000_0074
30	21	settable	UART5		0x0000_0078
31	22	settable	IPTIM	IPTIM 中断	0x0000_007C
32	23	settable	LPTIM32	LPTIM32 中断	0x0000_0080
33	24	settable	I2C	I2C 中断	0x0000_0084
34	25	settable	RTC	实时时钟中断	0x0000_0088
35	26	settable	CRYPT	AES 中断	0x0000_008C
36	27	settable	LPTIM16	LPTIM16 中断	0x0000_0090
37	28	settable	DMA	DMA 中断	0x0000_0094
38	29	settable	WKUPx	WKUP 引脚中断	0x0000_0098
39	30	settable	Comp	模拟比较器中断	0x0000_009C
40	31	settable	BTx	Basic Timerx 中断	0x0000_00A0
41	32	settable	PCE	计量 PCE 中断	0x0000_00A4
42	33	settable	ETx	Extended Timerx 中断	0x0000_00A8
43	34	settable	BSTIM16	BSTIM16 中断	0x0000_00AC
44	-	-	-	Reserved	0x0000_00B0
45	36	settable	ZCD	过零检测中断	0x0000_00B4
46	37	settable	EXTI	外部引脚中断	0x0000_00B8
47	38	settable	MFE	计量 ADC 和滤波器中断	0x0000_00BC

表 5-2MG33M0xxERB 中断向量表

其中WKUP中断可以接到NMI或者38#入口。通过PMU模块的WKSEL寄存器来选择中断入口地址。当配置为38#入口时，可以通过PRIMASK将WKUPx中断屏蔽，唤醒后CPU不进入中断服务程序，而是继续从休眠指令处向下执行。

5.2.2 中断优先级

处理器支持 3 个固定的最高优先级及 4 个可编程优先级。当两个相同优先级的异常同时发生，则异常编号较小的异常将被首先执行。

5.2.3 错误处理

处理器只支持一种硬件错误处理方式：HardFault 异常。HardFault 优先级-1，只有 NMI 能对其抢占。

HardFault 的触发原因包含以下几种情况：

错误类型	错误条件
存储器相关	总线错误。由于在总线传输中使用了非法地址而产生的总线错误。

	试图在 XN 区域内执行程序
程序错误	执行未定义的指令
	试图切换至 ARM 状态
	试图进行非对齐的存储器访问 在更高优先级异常处理中执行 SVC 指令 执行异常返回时 EXC_RETURN 的值非法 当调试未使能时试图执行 BKPT 指令

表 5-3Hardfault 触发原因列表

MG33M0xxERB 的 HardFault 触发原因可以通过寄存器查询，以帮助软件开发者定位错误原因。

5.2.4 锁定（Lockup）

当处理器在进行 HardFault 处理的过程中发生了另一个 HardFault，或者 NMI 处理期间发生了 HardFault，则处理器将进入锁定状态（停止执行），并输出 LOCKUP 信号，此时芯片将自动复位处理器内核，而不是等待看门狗溢出。

5.3 调试特性

处理器支持以下调试特性

- 程序的暂停、恢复及单步执行
- 访问内核寄存器和特殊寄存器
- 硬件断点（4 个）
- 软件断点（不限数量的 BKPT 指令）
- 数据监视点（1 个）
- 动态非侵入式存储器访问（无需停止处理器）
- SWD 接口

Cortex-M0 的调试特性是基于 ARM CoreSight 调试架构的，详情请参考《CoreSight Technology System Design Guide》和《ARM Debug Interface Architecture Specification ADIv5.0 to ADIv5.2》

关于MG33M0xxERB芯片调试特性的更多细节，请参见34调试支持。

5.4 寄存器

模块起始地址：0x40000000

offset 地址	名称	符号
0x04	DEBUG 配置寄存器 （Debug Configuration Register）	DBG_CR
0x08	HardFault 查询寄存器 （HardFault Flag Register）	DBG_HDFR

5.4.1 DEBUG 配置寄存器（DBG_CR）

MG33M0xxERB 扩展了 MCUDBGCR 寄存器，用于配置 Debug 状态下的看门狗和定时器。MCUDBGCR 寄存器可以由 SWD 接口或软件改写。

名称	DBGCFG							
地址	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU						DBG_RCEN	DBG_SLEEP
位权限	U-000000						RW-0	RW-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU					DBG_IPT_STOP	DBG_LPT16_STOP	DBG_BT16_STOP
位权限	U-00000					RW-1	RW-1	RW-1
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DBG_LPT32_STOP	DBG_BT32_STOP	DBG_ET4_STOP	DBG_ET3_STOP	DBG_ET2_STOP	DBG_ET1_STOP	DBG_BT2_STOP	DBG_BT1_STOP
位权限	RW-1	RW-1	RW-1	RW-1	RW-1	RW-1	RW-1	RW-1
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						DBG_WWDT_STOP	DBG_IWDT_STOP
位权限	U-000000						RW-1	RW-1

位	位名	功能描述
31:26	RFU	未实现，读为 0
25	DBG_RCEN	Debug 模式下是否支持标志寄存器读清零操作 0：debug 禁止标志读清零操作 1：debug 允许标志读清零操作
24	DBG_SLEEP	休眠模式下的 debug 配置 0：正常进入休眠，关闭 HCLK 和 FCLK，Debugger 无法保持连接 1：不关闭 HCLK 和 FCLK，Debugger 能够在休眠模式下保持连接
23:19	RFU	未实现，读为 0
18	DBG_IPT_STOP	Debug 状态下 IPT 使能控制位

位	位名	功能描述
		1：Debug 时关闭 IPT IM 0：Debug 时保持 IPTIM 原来状态
17	DBG_LPT16_STOP	Debug 状态下 LPT16 使能控制位 1：Debug 时关闭 LPT 0：Debug 时保持 LPT 原来状态
16	DBG_BT16_STOP	Debug 状态下 BT16 使能控制位 1：Debug 时关闭 BT16 0：Debug 时保持 BT16 原来状态
15	DBG_LPT32_STOP	Debug 状态下 LPT32 使能控制位 1：Debug 时关闭 LPT 0：Debug 时保持 LPT 原来状态
14	DBG_BT32_STOP	Debug 状态下 BT32 使能控制位 1：Debug 时关闭 BT32 0：Debug 时保持 BT32 原来状态
13	DBG_ET4_STOP	Debug 状态下 ET4 使能控制位 1：Debug 时关闭 ET4 0：Debug 时保持 ET4 原来状态
12	DBG_ET3_STOP	Debug 状态下 ET3 使能控制位 1：Debug 时关闭 ET3 0：Debug 时保持 ET3 原来状态
11	DBG_ET2_STOP	Debug 状态下 ET2 使能控制位 1：Debug 时关闭 ET2 0：Debug 时保持 ET2 原来状态
10	DBG_ET1_STOP	Debug 状态下 ET1 使能控制位 1：Debug 时关闭 ET1 0：Debug 时保持 ET1 原来状态
9	DBG_BT2_STOP	Debug 状态下 BT2 使能控制位 1：Debug 时关闭 BT2 0：Debug 时保持 BT2 原来状态
8	DBG_BT1_STOP	Debug 状态下 BT1 使能控制位 1：Debug 时关闭 BT1 0：Debug 时保持 BT1 原来状态
7:2	RFU	未实现，读为 0
1	DBG_WWDT_STOP	Debug 状态下 WWDT 使能控制位 1：Debug 时关闭 WWDT 0：Debug 时保持 WWDT 原来状态
0	DBG_IWDT_STOP	Debug 状态下 IWDT 使能控制位 1：Debug 时关闭 IWDT 0：Debug 时保持 IWDT 开启

5.4.2 HardFault 查询寄存器（DBG_HDFR）

名称	DBG_HDFR							
offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	DABORT_ADDR_FLAG	DABORT_RESP_FLAG	SVCUNDEF_FLAG	BKPT_FLAG	TBIT_FLAG	SPECIAL_OP_FLAG	HDF_REQUEST_FLAG
位权限	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
6	DABORT_ADDR_FLAG	地址非对齐访问错误标志，写 1 清零 (Debug Abort Flag for misaligned Address) 1：地址非对齐访问错误 0：未进行地址非对齐访问
5	DABORT_RESP_FLAG	非法地址访问错误标志，写 1 清零 (Debug Abort Flag for HRESP) 1：总线传输中访问了非法地址导致 HRESP 为高产生错误 0：未访问非法地址
4	SVCUNDEF_FLAG	SVC instructions 未定义标志，写 1 清零 (SVC undefined instruction Flag) if the SVCall priority is lower than the currently activelevel, or if HardFault or NMI is active, or PRIMASK is set, the core should treat SVC instructions as though theywere UNDEFINED。
3	BKPT_FLAG	执行 BKPT 指令标志，写 1 清零 (Break point instruction Flag) 1：执行了 BKPT 指令 0：未执行 BKPT 指令
2	TBIT_FLAG	Thumb-State 标志，写 1 清零 (Thumb state Flag) 1：切换到 ARM 状态 0：处于 Thumb-State
1	SPECIAL_OP_FLAG	特殊指令标志，写 1 清零 (Special OP code Flag) 1：执行了特殊指令代码，如试图在 XN 区域内取指 0：无特殊指令代码被执行
0	HDF_REQUEST_FLAG	hardfault 标志位，任何类型的 hardfault 都会导致该位置位，写 1 清零 (Hardfault Request Flag) 1：hardfault 请求 0：无 hardfault 请求

6 总线与存储（Bus and Memory）

6.1 系统总线

MG33M0xxERB 总线架构包含以下主要部件：

- 2 个 Master
  - Cortex-M0 内核
  - DMA 控制器
- 4 个 Slave
  - Flash 存储器
  - 16KB SRAM
  - AHB 外设和 AHB-to-APB Bridge

2 个 master 采用固定优先级方案：CPU > DMA

MG33M0xxERB 的系统总线示意图如下，包含一条 AHB-Lite 总线、一条 APB 总线。

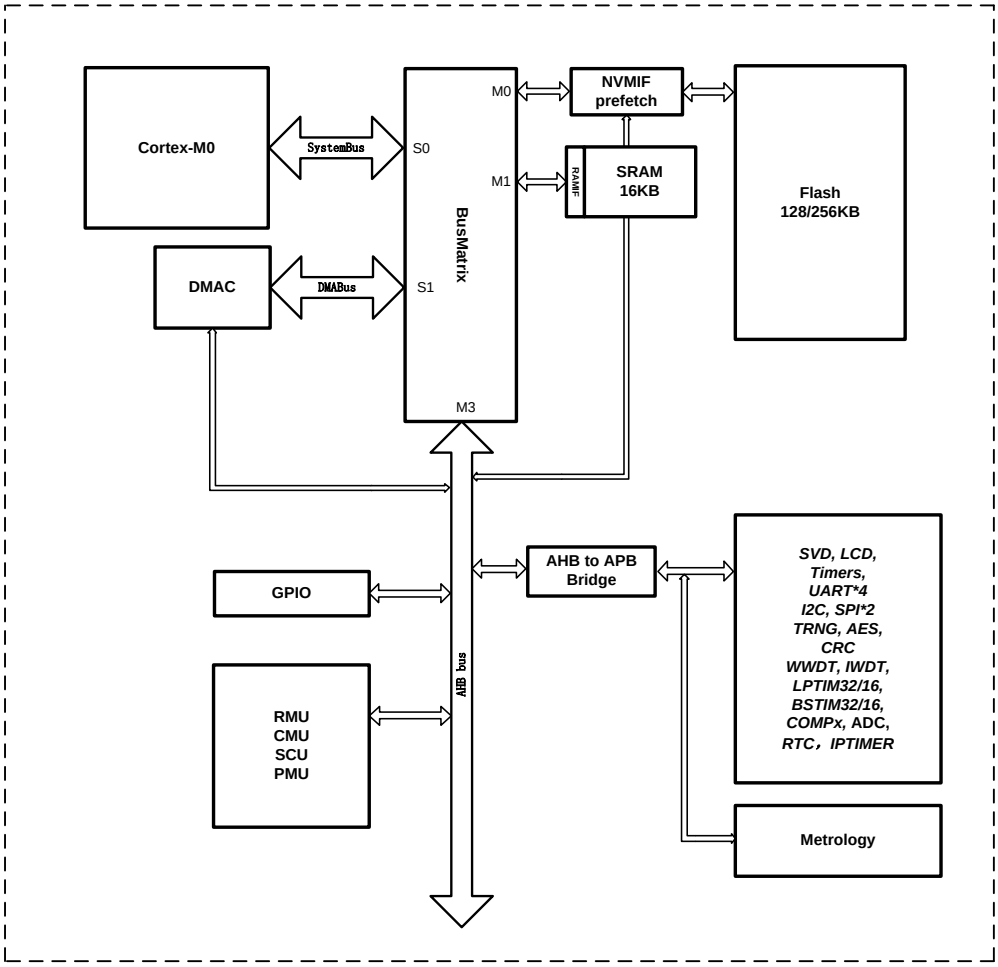

Cortex-M0
SystemBus
S0
M0
NVMIF
prefetch
Flash
128/256KB
M1
RAMF
SRAM
16KB
BusMatrix
DMAC
DMABus
S1
M3
AHB to APB
Bridge
SVD, LCD,
Timers,
UART*4
I2C, SPI*2
TRNG, AES,
CRC
WWDT, IWDT,
LPTIM32/16,
BSTIM32/16,
COMPx, ADC,
RTC，IPTIMER
GPIO
AHB bus
RMU
CMU
SCU
PMU
Metrology

图 6-1 系统总线示意图

6.2 存储空间分配

6.2.1 概述

Flash 页（Page）大小为 512 字节，每 4 个页组成一个 2K 字节的扇区（Sector）。Flash 包含 4 个 information 页，2 个 LDT 页，1 个冗余页，1 个 DCT 页。其中 DCT 和 LDT 为芯片原厂保留扇区，不对用户开放。Information 为用户配置扇区，用于保存用户配置信息。所有 option 扇区在地址上与 Flash 主区域互相隔离。

当芯片从 Flash 启动时，芯片地址空间分配如下图：

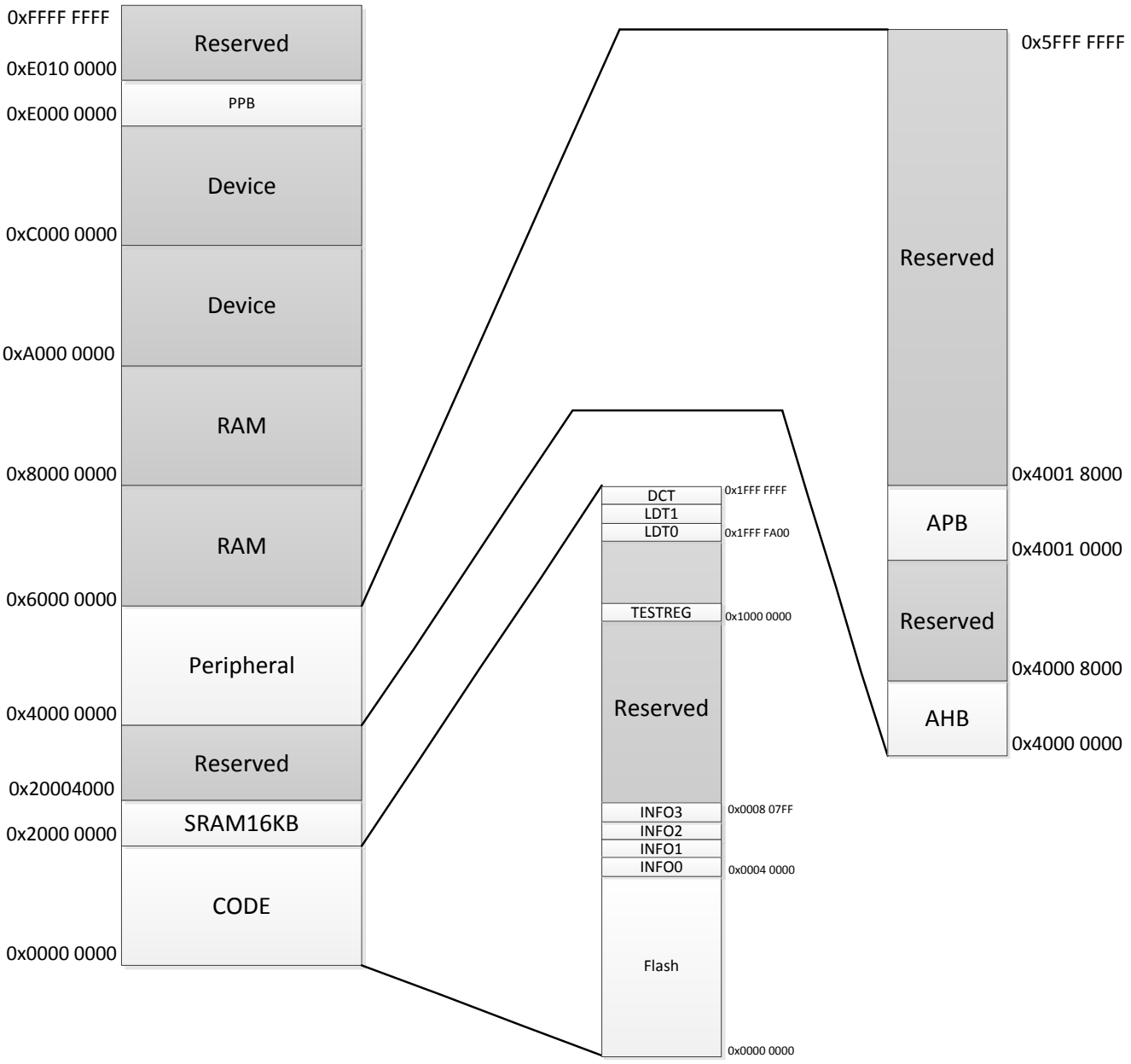


图 6-2 总线地址分配（256KB flash）

6.2.2 外设模块寄存器地址分配

下表罗列了所有外设模块的地址空间分配范围，每个外设模块占用 1KB 地址空间。

总线	地址边界	空间	外设
AHB	0x0000_0000~0x0003_FFFF	256KB	Flash main array
	0x1FFF_F000~0x1FFF_FFFF	4KB	Flash Option cell array
	0x2000_0000~0x2000_3FFF	16KB	SRAM
	0x4000_0400~0x4000_07FF	1KB	DMA
	0x4000_0C00~0x4000_0FFF	1KB	GPIO
	0x4000_1000~0x4000_13FF	1KB	NVMIF Registers
	0x4000_1400~0x4000_17FF	1KB	
	0x4000_1800~0x4000_1BFF	1KB	
	0x4000_1C00~0x4000_1FFF	1KB	
	0x4000_2000~0x4000_23FF	1KB	PMU
	0x4000_2400~0x4000_27FF	1KB	CMU
	0x4000_2800~0x4000_2BFF	1KB	RMU
	0x4001_0000~0x4001_FFFF	64KB	APB
APB	0x4001_0000~0x4001_03FF	1KB	CRC
	0x4001_0400~0x4001_07FF	1KB	
	0x4001_0800~0x4001_0BFF	1KB	SPI1
	0x4001_0C00~0x4001_0FFF	1KB	LCD
	0x4001_1000~0x4001_13FF	1KB	RTC
	0x4001_1400~0x4001_17FF	1KB	IWDT
	0x4001_1800~0x4001_1BFF	1KB	WWDT
	0x4001_1C00~0x4001_1FFF	1KB	
	0x4001_2000~0x4001_23FF	1KB	UART0
	0x4001_2400~0x4001_27FF	1KB	I2C0
	0x4001_2800~0x4001_2BFF	1KB	SVD
	0x4001_2C00~0x4001_2FFF	1KB	RAMBIST
	0x4001_3000~0x4001_33FF	1KB	TIMERS
	0x4001_3400~0x4001_37FF	1KB	LPTIM32
	0x4001_3800~0x4001_3BFF	1KB	AES
	0x4001_3C00~0x4001_3FFF	1KB	TRNG
	0x4001_4000~0x4001_43FF	1KB	
	0x4001_4800~0x4001_4BFF	1KB	SPI2
	0x4001_4C00~0x4001_4FFF	1KB	IPTIM
	0x4001_5400~0x4001_57FF	1KB	COMPx
	0x4001_5800~0x4001_5BFF	1KB	
	0x4001_5C00~0x4001_5FFF	1KB	Metro
	0x4001_6000~0x4001_63FF	1KB	BSTIM32
	0x4001_6400~0x4001_67FF	1KB	SDADC
	0x4001_6800~0x4001_6BFF	1KB	UART1
	0x4001_6C00~0x4001_6FFF	1KB	
	0x4001_7000~0x4001_73FF	1KB	
	0x4001_7400~0x4001_77FF	1KB	UART4
	0x4001_7800~0x4001_7BFF	1KB	UART5
	0x4001_7C00~0x4001_7FFF	1KB	UARTIR
	0x4001_8000~0x4001_83FF	1KB	ANTEST(BUF4TST)
	0x4001_8800~0x4001_8BFF	1KB	LPTIM16
	0x4001_8C00~0x4001_8FFF	1KB	BSTIM16
	0x4001_9C00~0x4001_9FFF	1KB	MACC
	0x4001_E000~0x4001_E3FF	1KB	
	0x4001_F000~0x4001_FFFF	4KB	

表 6-1 外设模块总线地址列表

6.3 RAM

6.3.1 系统 RAM

MG33M0xxERB 总共包含最大 16KB SRAM。SRAM 地址空间范围是 0x2000_0000~0x2000_3FFF，软件可以对 SRAM 进行字节、半字、字访问，CPU 和 DMA 都可以以最大系统频率对 SRAM 实现无等待的单周期读写。CPU 也可以从 SRAM 取指执行程序，因此在对程序效率要求高的场合，可以将部分代码导入 SRAM 中，实现最高频率下无等待的执行。

6.4 Flash

6.4.1 概述

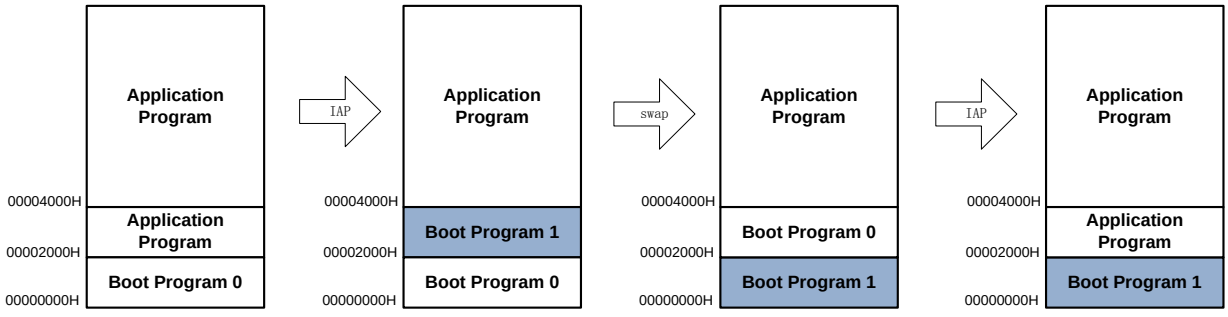
MG33M0xxERB 使用的 Flash 容量为 32K*78，即 256KB；阵列组织格式包含 page(512B)、sector(2KB)、mat(256KB)。main array 共包含 256 个扇区、1024 个页，另有 4 个信息页，Flash 支持页擦、扇区擦和全擦。

6.4.1.1 Information3 page

Flash 还包含 4 个 information 页，其中 information3 用于控制 BootSwap 功能。该页总线地址是 0x0008_0600~0x0008_07FF。

在 LDT0 中 BOOTSWAPEN=0x55 的前提下，可以通过 INFO3 中最低地址数据内容来进行 BootSwap 操作。当数据为 0x5454_ABAB 时，芯片将 Flash 最低两个 8KB 空间的逻辑地址互换（注意，ACLOCK 只按照逻辑地址处理，不考虑实际物理地址），从而实现启动代码无风险升级。

BootSwap 示意图如下：



其主要目的是，防止在系统更新启动代码时出现意外中断（停电、异常复位等），如果此时原来的启动代码已经被擦除，将导致芯片重启后无法正常运行。实现BootSwap功能后，假设启动代码占据0000~1FFF共8KB空间，系统升级时应先将新的启动代码写入2000~3FFF地址，然后使能BootSwap。此时有几种可能性：

- 芯片擦写2000~3FFF地址时掉电，由于原来的启动代码还在，不会影响重启
- 芯片成功写入boot program1，然后使能bootswap并执行软复位，芯片重启后将执行boot program1
- 芯片擦写boot program0时掉电，由于boot program1已经写入，将不影响后续运行

推荐应用按照如下步骤升级：

- 更新application program
- 如需升级boot，先将新的boot程序写入第二个8KB空间
- 配置INFO3，使能BootSwap
- 执行软复位，重启后执行新的boot程序
- 将第二个8KB空间改写为新的应用程序

逻辑地址对Flash物理地址的重映射由NVMIF模块完成，不论程序还是DEBUG都以逻辑地址进行访问。

6.4.1.2 Information2 page（Debugger only, lockable）

这个 information 扇区开放给用户使用，仅 SWD 可以擦写，软件可读。

总线地址是 0x0008_0400~0x0008_05FF，共 512B。

IF2 这个扇区的最高地址字节为扇区锁定标志，如果 SWD 将最高地址字节改写为 0x55，则芯片复位后当前扇区被禁止编程，SWD 进行扇区擦后，可以重新编程。

不论是否有锁定标志，这几个扇区都是 SWD 和软件可读的。

6.4.1.3 Information1 page（Secure Page）

IF1 用于保存 AES 密钥等安全数据，支持密钥长度为 128、192、256bit。

总线地址是 0x0008_0200~0x0008_03FF，共 512B。

此扇区的最高地址为扇区读锁定标志，如果 SWD 将最高地址字节改写为 0x55，则芯片复位后此扇区禁止读出（SWD、软件、DMA 都不能读取），但是软件和 SWD 都可以进行擦写，经过协商后的对称加密密钥可以由软件写入此扇区。通过以上方法，保护密钥被第三方读出。

AES 密钥保存必须遵循固定格式：

扇区偏移地址	数据	说明
0x00	AESKEY0	AES密钥，最多256bit，即8个word 当AES长度为128bit时，AESKEY3~0组成密钥；当AES长度为192bit时，AESKEY5~0组成密钥；当AES长度为256bit时，AESKEY7~0组成密钥
0x01	AESKEY1	
0x02	AESKEY2	
0x03	AESKEY3	
0x04	AESKEY4	
0x05	AESKEY5	
0x06	AESKEY6	
0x07	AESKEY7	
0x7F	Page Lock	Bit[31:24]最高字节为page lock

芯片复位后，CFGLOAD 自动动 IF1 读取 KEY 并写入 AES_KEYx 寄存器。

6.4.1.4 Information0 page（OTP）

IF0 是一个 OTP page，这个 page 在用户模式下只能编程一次，编程后不能擦除或改写。IF0 的总线地址是 0x0008_0000~0x0008_01FF，共 512 字节。

对 IF0 page 的读取没有任何限制。

6.4.2 Flash 编程

6.4.2.1 概述

支持以下 Flash 编程方法：

- 在系统编程（ISP）：通过 FMSH 专用编程器或者 KEIL 用户界面实施芯片编程，使用 SWD 接口
- 在应用编程（IAP）：通过 bootloader 代码实现芯片自编程，用户可定义任意串口，可用于实现程序在线升级

6.4.2.2 Flash 擦写时钟

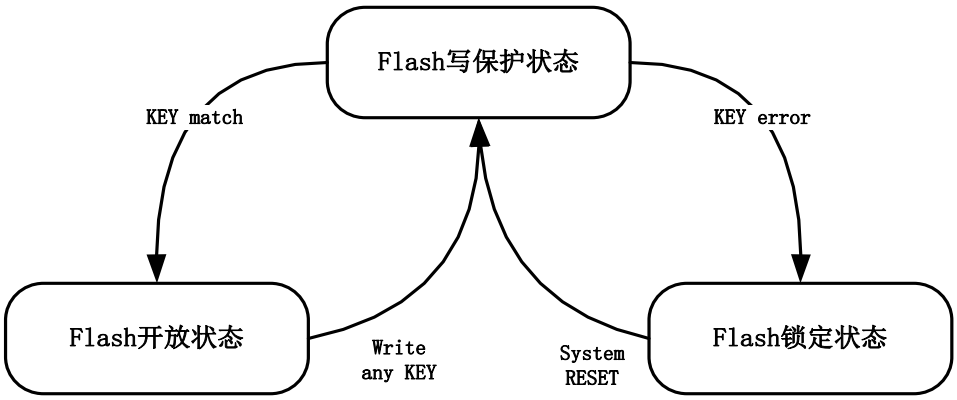
执行 Flash 擦写时使用校准后的 RCHF 时钟，但是系统时钟可以是任意时钟。NVMIF 根据当前 RCHF 实际频率设置，来产生相应的计时长度。需要支持的 RCHF 频率为 8M、16M 和 24M。

擦写时钟独立于 CPU 时钟，两者之间作为异步时钟处理。

6.4.2.3 Flash 擦写方法

支持 Flash 擦除操作，以及单次编程和连续编程。

Flash 擦写前须进行 Key 校验，写入顺序错误或写入值错误，或者在 Flash Key 验证正确之前就进行擦除或编程 Flash 操作将会进入错误状态，并产生相应中断。Flash Key 认证错误之后将禁止擦写 Flash 直到下一次芯片复位（IWDT、NRST、SOFTRST 等复位）。而在正常擦写完成后，向 KEY 寄存器写入任意值都会使状态机返回初始的写保护状态。状态转换如下图：



软件可以通过查询 FLSIF.KEYSTA 来确认当前 Key 输入状态，详情参见寄存器说明。

6.4.2.4 全擦操作（Chip Erase）

全擦操作只能由 SWD 接口启动，软件禁止进行全擦。全擦操作仅擦除 main array，硬件确保 LDT 引脚拉低，不会擦除 LDT 扇区。SWD 可以在制造商或用户模式下启动全擦，操作流程如下：

(1) 编程器通过 SWD 配置 ERTYPE 寄存器为 10

(2) 编程器通过 SWD 清除 PREQ 寄存器，置位 EREQ 寄存器

(3) 编程器通过 SWD 写入 Flash 全擦 Key：0x9696_9696 和 0x7D7D_7D7D

(4) SWD 向 Flash 任意地址写擦除请求 0x1234_ABCD

(5) NVMIF 启动对 Flash 的全擦，并暂停任何 Master 对 Flash 的访问

(6) 全擦完成后置位中断标志和全擦标志（全擦标志表示 main array 全部擦除，任何对 main array 的编程将清除此标志）

(7) 在全擦标志有效的情况下，SWD 可以任意擦写 NVR0，否则擦写 NVR0 被禁止并触发错误中断

(8) 软件确认擦除结束后向 FlashKEY 寄存器写任意值恢复写保护

6.4.2.5 扇区擦操作（Sector Erase）

SWD 和应用代码都可以执行扇区擦。操作流程如下：

(1) 配置 ERTYPE 寄存器为 00

(2) 清除 PREQ 寄存器，置位 EREQ 寄存器

(3) 写入 Flash 块擦 Key：0x9696_9696 和 0x3C3C_3C3C

(4) 向需要擦除的扇区内任意地址写擦除请求 0x1234_ABCD

(5) NVMIF 检查目标扇区是否属于被 ACLOCK 锁定的 Block，如果没有锁定则启动对目标扇区的擦除，如果被锁定则触发错误标志

(6) 扇区擦完成后置位中断标志

(7) 若要继续擦除，可置位 EREQ 寄存器，重复(4)~(6)的过程

(8) 软件确认擦除结束后向 FlashKEY 寄存器写任意值恢复写保护

6.4.2.6 页擦操作（Page Erase）

SWD 和应用代码都可以执行页擦。操作流程如下：

(1) 配置 ERTYPE 寄存器为 00/11

(2) 清除 PREQ 寄存器，置位 EREQ 寄存器

(3) 写入 Flash 页擦 Key：0x9696_9696 和 0xEAEA_EAEA

(4) 向需要擦除的页区内任意地址写擦除请求 0x1234_ABCD

(5) 编程接口检查目标页是否属于被 ACLOCK 锁定的 Block，如果没有锁定则启动对目标页区的擦除，如果被锁定则触发错误标志

(6) 页擦完成后置位中断标志

(7) 若要继续擦除，可置位 EREQ 寄存器，重复(4)~(6)的过程

(8) 软件确认擦除结束后向 FlashKEY 寄存器写任意值恢复写保护

6.4.2.7 单次编程

单次编程由软件发起，通过总线直接写 Flash，每次操作可执行 word 编程，操作流程如下：

(1) 清除 EREQ 寄存器，置位 PREQ 寄存器

(2) 清除连续编程使能寄存器

(3) 写入 Flash 编程 Key：0xA5A5_A5A5 和 0xF1F1_F1F1

(4) 向 Flash 目标地址写数据，如果目标地址被 ACLOCK 锁定，则触发错误标志，如果没有锁定，则执行编程

(5) 编程完成后置位中断标志

(6) 若要继续擦除，可置位 PREQ 寄存器，重复(4)~(5)的过程

(7) 软件确认编程结束后向 FlashKEY 寄存器写任意值恢复写保护

6.4.2.8 连续编程

连续编程指通过 DMA 的 Memory 通道一次向 Flash 写入 half-sector（256 字节）。连续编程时 DMA 从 RAM 指定地址读取数据，Flash 目标编程地址必须是 half-sector 对齐的，也就是 Flash 地址低 6 位为 0。采用这种方式时一次编程的数据长度是固定的，主要用于快速大数据量写入。

在启动连续编程期间，DMA 完全占据 Flash 总线，暂停 CPU 对 Flash 的一切访问。连续编程的操作流程如下：

(1) 清除 EREQ 寄存器，置位 PREQ 寄存器

(2) 置位连续编程使能寄存器（DMA 模式使能）

(3) 向 RAM 中写入 256 字节待编程数据

(4) 配置 DMA 存储器通道，设定传输方向、读地址和写地址

(5) 使能 DMA 存储器通道

(6) 写入 Flash 编程 Key：0xA5A5_A5A5 和 0xF1F1_F1F1

(7) 软件触发 DMA 存储器通道，DMA 连续 64 次读取 RAM 并对 Flash 编程，NVMIF 每收到 1 个 word 自动完成 1 次 wordprogram

(8) NVMIF 检查被编程扇区是否被 ACLOCK 锁定，如果锁定则触发错误中断并通知 DMA 停止编程

(9) 256 字节完全编程结束后产生中断，释放 Flash 总线

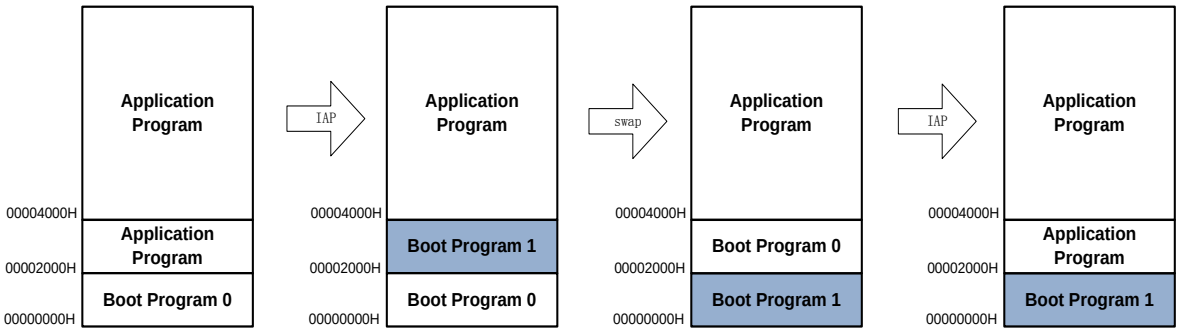
(10) 软件确认编程结束后向 FlashKEY 寄存器写任意值恢复写保护

注意：如果 CPU 在 Flash 中取指时进行 Flash 擦写，则 CPU 取指将被暂停，直到擦写操作完成。如果 CPU 跳转到 RAM 中取指运行，则 Flash 擦写不会暂停 CPU 的执行。Flash 擦写过程中，若用户希望在 RAM 中执行代码时仍然能够实时响应中断，应将中断向量表重新映射到 RAM 中。

6.4.2.9 启动区交换（BootSwap）

BootSwap 主要目的是，防止在系统更新启动代码时出现意外中断（停电、异常复位等），如果此时原来的启动代码已经被擦除，将导致芯片重启后无法正常运行。BootSwap 功能通过编程 information page3 最低地址 word 实现。

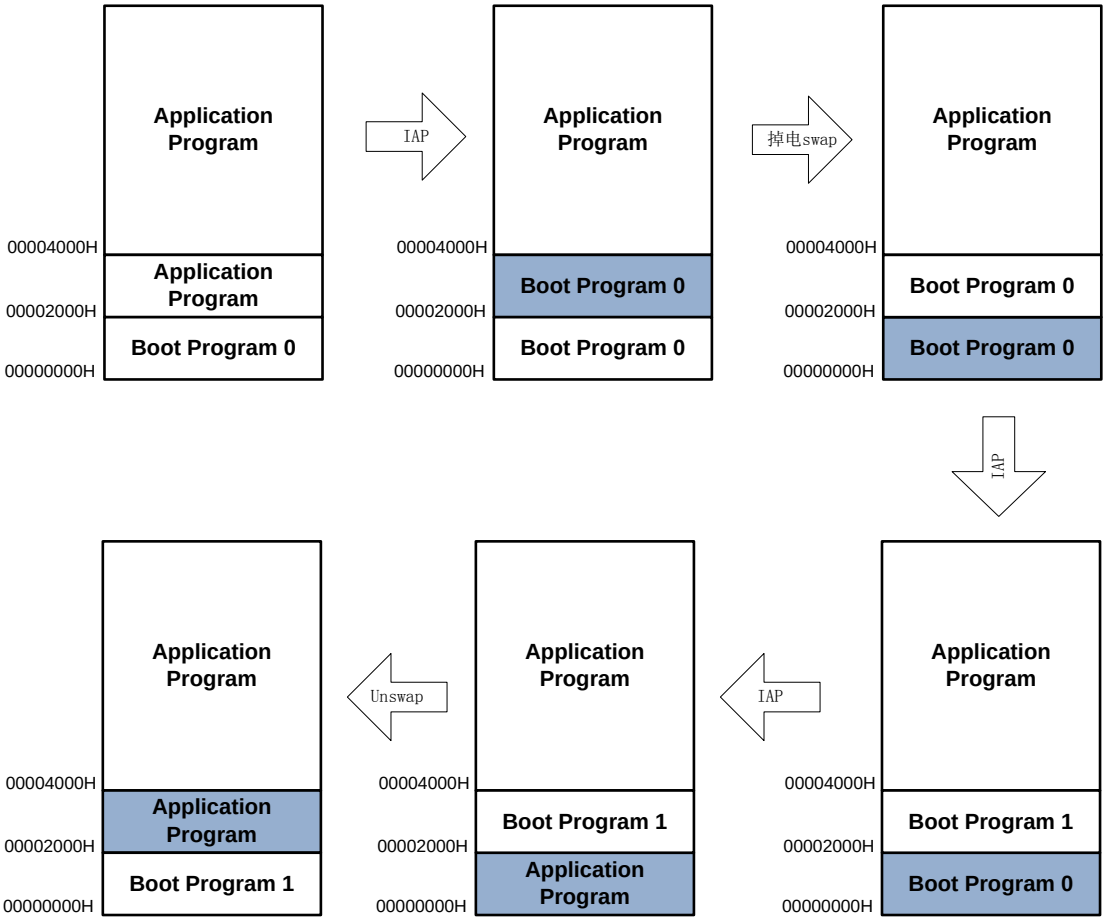
BootSwap 示意图如下：



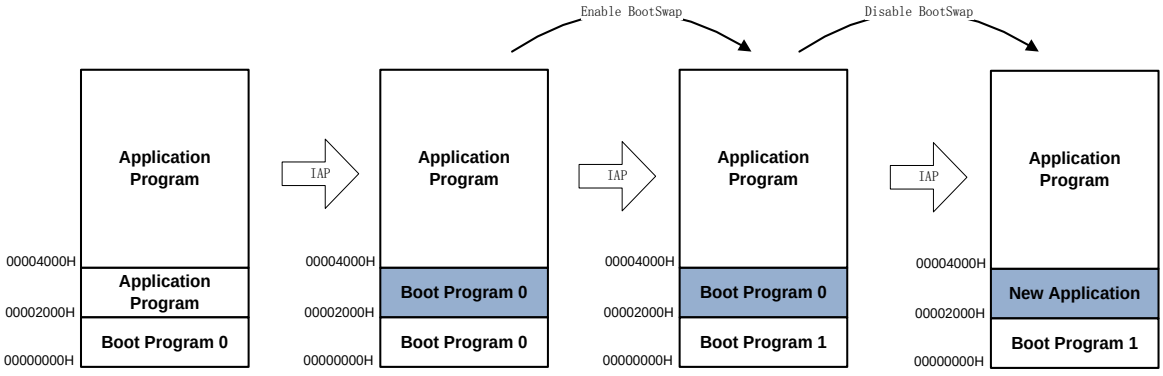
实现 BootSwap 功能后，假设启动代码占据 0000~1FFF 共 8KB 空间，系统升级时应先将新的启动代码写入 2000~3FFF 地址，然后使能 BootSwap。此时有几种可能性：

- 芯片擦写2000~3FFF地址时掉电，由于原来的启动代码还在，不会影响重启
- 芯片成功写入boot program1，然后使能bootswap并执行软复位，芯片重启后将执行boot program1
- 芯片擦写boot program0时掉电，由于boot program1已经写入，将不影响后续运行

另一种 BootSwap 应用方法如下图，为了保证可靠的更新启动代码，使用 2nd 8KB 物理空间作为原来 Boot 程序的备份，如果编程期间发生异常掉电，则触发 BootSwap：



如果启动程序更新期间没有发生异常掉电，则可以不执行软复位，无需真正 Swap，仅需在更新原来的 Boot 程序前使能 BootSwap，成功更新后撤销 BootSwap 即可：



推荐应用按照如下步骤升级：

- 更新application program
- 如需升级boot，先将新的boot程序写入第二个8KB空间
- 配置information block，使能BootSwap
- 执行软复位，重启后执行新的boot程序
- 将第二个8KB空间改写为新的应用程序

逻辑地址对 Flash 物理地址的重映射由 NVMIF 模块完成，不论程序还是 DEBUG 都以逻辑地址进行访问。

NVMIF 模块中有专门的寄存器标志（FLSIF.BTSF）来表示当前的 Boot 区是 1st 8KB 物理地址、还是 2nd 8KB 物理地址，用于给用户代码查询当前启动情况。

6.4.3 Flash 的内容保护

Flash 内容保护主要用于保护 Flash 中的用户代码、用户数据和用户配置信息被非授权方读取或篡改。

Flash 保护包含两种类型：Debug 接口读取保护（DBRDP-DeBug ReaD Protection）和应用代码权限保护（ACLOCK-Application Code Block Locking）。Flash 保护的控制通过 LDT1 中的 OPTBYTES 来控制。

6.4.3.1 Debug 接口保护（DBRDP）

DBRDP 的主要目的是防止非授权的第三方通过 debug 接口访问芯片 Flash 内容。

DBRDP 由 LDT1 扇区内的 OPTBYTES.DBRDPEN 配置字使能或者禁止（0xAA 表示禁止 DBRDP，芯片出厂时默认写为 0xAA）。

DBRDP 使能后有两个等级：基本保护等级和熔断等级

- 禁止 DBRDP：无保护

  通过 SWD 接口可以读、擦除、编程 flash。

- 基本保护等级：

  无法通过 SWD 接口读取或擦写 Flash main array。

退出这个等级的方法：通过 SWD 对 flash 进行全空间擦写（mat erase 或者伪全擦），全擦完成后，SWD 可以任意改写 OPTBYTES 禁止 DBRDP，然后复位芯片；复位完成后，芯片将处于无 debug 保护状态。

- 熔断保护：

  SWD 无法再使用，且不可恢复。进入这个保护模式后，原厂也无法对芯片进行任何失效分析。熔断保护的情况下，在 NRST 为低的时候，Debugger 也无法与 CPU 建立 connection。

6.4.3.2 应用代码保护（ACLOCK）

ACLOCK 的主要目的是防止 hacking code 读取或篡改 Flash 中的 application code。通过 ACLOCK 功能，可以设置 CPU 对 Flash 的某些区域只能进行取指操作，不能 read-as-data，也不能擦写。

ACLOCK 以 Block 为单位工作，即对 Flash 保护的颗粒度是 8KB，整个 Flash 包含 32 个 Blocks，对应每个 Block 有 2bit LOCK 信息。出厂时默认的 LOCK 字为 0xFFFF_FFFF，上电 load 的 LOCK 位全部是 11，即默认的无保护状态；当对应 LOCK 位为 01 或 10 时，此 Block 禁止 CPU 擦写和读取，只能取指；当对应的 LOCK 位为 00 时，当前 Block 禁止 CPU 擦写和读取，同时禁止 SWD 擦写和读取。芯片出厂时 LDT0 中关闭 ACLOCK 功能，用户需要通过编程器使能 ACLOCK，并且用户代码编译时要符合 ACLOCK 配置（比如不能将 literal pool 编译到被 LOCK 的 Block）。

ACLOCK 的功能：

- 无保护：所有Block允许CPU取指、读取、改写，不限制SWD访问
- 读写保护：指定Block允许CPU取指，不允许CPU和DMA读取、擦写，不限制SWD访问
- 软件和SWD保护：指定Block允许CPU取指，不允许CPU和DMA读取、擦写，不允许SWD读取、擦写

LOCK 位与 Block 访问权限的关系可以参照下表：

LOCK bit	软件读取	软件取指	SWD 读取和擦写
11	允许	允许	允许
01/10	禁止	允许	允许
00	禁止	允许	禁止

ACLOCK 信息在芯片复位时 load 到寄存器中，这些寄存器软件也可以置位，但是不能写 0（即只能提升保护等级）。

ACLOCK 不使能时，LOCK 寄存器内容无效。

注：ACLOCK 的权限控制针对 Flash 各个 Block，与 DBRDP 相互独立。对于 SWD 接口而言，DBRDP 的优先级高于 ACLOCK，即 DBRDP 被使能后，不论 ACLOCK 是否起效，SWD 都无法访问 Flash。

退出 ACLOCK 的方法：通过 SWD 对 flash 进行全空间擦写（mat erase 或伪全擦），全擦完成后，SWD 可以任意改写 OPTBYTES 禁止 ACLOCK，然后复位芯片；复位完成后，芯片将处于无 ACLOCK 状态。

6.4.3.3 用户模式 Flash 访问权限说明

Flash 空间访问权限分配：

Flash area	DBRDP	LOCK bits (per Block)[3]	Last byte in page	SWD	Application
Main array	ON	00	x	-	R/E/W/F
		01	x	-	对应 Block 只能取指
		10/11	x	-	对应 Block 只能取指
	OFF	00	x	R/E/W	R/E/W/F
		01	x		对应 Block 只能取指
		10/11	x	对应 Block 无法访问	对应 Block 只能取指
DCT LDT0	x	x	x	R	R
LDT1	ON	x	x	R[2]	R
	OFF	x	x	R/E/W	R
IF3	x	x	x	R/E/W	R/E/W
IF2,1,0	x	x	55	R/E	R
			others	R/E/W	R

注：

[1] R: Read, E: Erase, W: Write, F: Fetch

[2] 进行 flash 全擦后可以擦写 NVR5

[3] 这里假设 ACLOCKEN 有效。ACLOCKEN 无效的情况下，LOCK bits 不起作用。

6.5 寄存器

模块起始地址：0x4000_1000

offset 地址	名称	符号
FLS(模块起始地址: 0x40001000)		
0x00	Flash 读取控制寄存器 （Flash Read Control Register）	FLS_RDCR
0x08	用户配置字寄存器 （Flash Option Bytes Register）	FLS_OPTBR
0x14	Flash 擦写控制寄存器 （Flash Erase/Program Control Register）	FLS_EPCR
0x18	Flash Key 输入寄存器 （Flash Key Register）	FLS_KEY
0x1C	Flash 中断使能寄存器 （Flash Interrupt Enable Register）	FLS_IER
0x20	Flash 标志寄存器 （Flash Interrupt Status Register）	FLS_ISR
0x48	ACLOCK 寄存器 1 （Flash Application Code Lock Register1）	FLS_ACLOCK1
0x4C	ACLOCK 寄存器 2 （Flash Application Code Lock Register2）	FLS_ACLOCK2
0x54	Flash ECC 寄存器 （Flash ECC Register）	FLS_ECCR
0x58	Flash 原始数据寄存器 0 （Flash Original Reister0）	FLS_RAW0
0x5C	Flash 原始数据寄存器 1 （Flash Original Reister1）	FLS_RAW1

6.5.1 Flash 读取控制寄存器（FLS_RDCR）

名称	FLS_RDCR							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							

位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						WAIT	
位权限	U-0						R/W-00	

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
1:0	WAIT	Flash 读等待周期配置 00：0 wait cycle 01：1 wait cycle 10：2 wait cycles 11：3 wait cycles CPU 主频小于等于 24MHz 时，不需要开启 wait；主频大于 24M 小于 48Mhz 时使能 1 wait，主频大于 48Mhz 时使能 2 wait

6.5.2 用户配置字寄存器（FLS_OPTBR）

名称	FLS_OPTBR							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DBGCFGEN	-						
位权限	R-0	U-0						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					IF2LOCK	IF1LOCK	
位权限	U-0					R-0	R-0	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						BTSEN	
位权限	U-0						R-01	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		ACLOCKEN		DBRDPEN			
位权限	U-0		R-01		R-0101			

Bit	助记符	功能描述
31	DBGCFGEN	DBG 控制寄存器使能 0：MCUDBGCR 寄存器使能 1：屏蔽 MCUDBGCR 寄存器功能
30:19	--	RFU：未实现，读为 0
18	IF2LOCK	IF2 扇区锁定标志，只读 0：未锁定 1：已锁定，软件不可改写
17	IF1LOCK	IF1 扇区锁定标志，只读 0：未锁定 1：已锁定，软件不可改写
16:10	--	RFU：未实现，读为 0
9:8	BTSEN	BootSwap 功能使能

Bit	助记符	功能描述
		00/01/11：禁止 BootSwap 功能 10：允许 BootSwap
7	--	RFU：未实现，读为 0
6	--	RFU：未实现，读为 0
5:4	ACLOCKEN	应用代码权限锁定使能 00/01/11：ACLOCK 不使能 10：ACLOCK 使能
3:0	DBRDPEN	Debug Port 读取保护使能 1111：基本保护 1010：熔断保护 其他：DBRDP 不使能，无保护 *注意：一旦进入熔断保护状态，无法退出。*

6.5.3 ACLOCK 寄存器 1（FLS_ACLOCK1）

名称	FLS_ACLOCK1							
offset	0x48							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	LOCK1[31:24]							
位权限	R/W0-1111 1111							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	LOCK1[23:16]							
位权限	R/W0-1111 1111							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	LOCK1[15:8]							
位权限	R/W0-1111 1111							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LOCK1[7:0]							
位权限	R/W0-1111 1111							

Bit	助记符	功能描述
31:0	LOCK1[31:0]	ACLOCK 配置寄存器低 32bit，分别用于控制 Block15~Block0 的应用代码读写锁定。每个 Block 大小为 8KB，每个 Block 使用 2bit 进行权限控制。 11：当前 Block 允许 SWD 和软件读写 01/10：当前 Block 允许 SWD 读写，禁止软件读写，软件可以取指 00：当前 Block 禁止 SWD 读写，禁止软件读写，软件可以取指 所有 bit 软件只能写 0，不能写 1。

6.5.4 ACLOCK 寄存器 2（FLS_ACLOCK2）

名称	FLS_ACLOCK2							
offset	0x4C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	LOCK2[31:24]							
位权限	R/W0-1111 1111							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	LOCK2[23:16]							
位权限	R/W0-1111 1111							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	LOCK2[15:8]							
位权限	R/W0-1111 1111							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LOCK2[7:0]							
位权限	R/W0-1111 1111							

Bit	助记符	功能描述
31:0	LOCK2[31:0]	ACLOCK 配置寄存器高 32bit，分别用于控制 Block31~Block16 的应用代码读写锁定。每个 Block 大小为 8KB，每个 Block 使用 2bit 进行权限控制。 11：当前 Block 允许 SWD 和软件读写 01/10：当前 Block 允许 SWD 读写，禁止软件读写，软件可以取指 00：当前 Block 禁止 SWD 读写，禁止软件读写，软件可以取指 所有 bit 软件只能写 0，不能写 1。

6.5.5 Flash 擦写控制寄存器（FLS_EPCR）

名称	FLS_EPCR							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						ERTYPE	
位权限	U-0						R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						PREQ	EREQ
位权限	U-0						R/W-0	R/W-0

Bit	助记符	功能描述

Bit	助记符	功能描述
31:10	--	RFU：未实现，读为 0
9:8	ERTYPE	Flash 擦除类型配置 00/11：Page Erase 01：Sector Erase 10：Chip Erase (SWD only)
7:2	--	RFU：未实现，读为 0
1	PREQ	Program Request 软件置位，硬件完成编程后自动清零，软件无法清零
0	EREQ	Erase Request 软件置位，硬件完成擦除后自动清零，软件无法清零

注：PREQ和EREQ同时处于使能状态时，FLASH执行擦或写会将使CPU一直挂起，需要避免这种情况

6.5.6 Flash Key 输入寄存器（FLS_KEY）

名称	FLS_KEY							
offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	FLSKEY[31:24]							
位权限	W							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	FLSKEY[23:16]							
位权限	W							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	FLSKEY[15:8]							
位权限	W							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	FLSKEY[7:0]							
位权限	W							

Bit	助记符	功能描述
31:0	FLSKEY	Flash 擦写 Key 输入寄存器，软件或者 SWD 在启动擦写前必须正确地向此地址写入合法 KEY 序列。空地址，物理上无寄存器实现。

6.5.7 Flash 中断使能寄存器（FLS_IER）

名称	FLS_IER							
offset	0x1C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16

位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				OTPIE	AUTHIE	KEYIE	CKIE
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						PRDIE	ERDIE
位权限	U-0						R/W-0	R/W-0

Bit	助记符	功能描述
31:12	--	RFU：未实现，读为 0
11	OTPIE	OTP page 编程权限错误中断使能
10	AUTHIE	Flash 读写权限错误中断使能
9	KEYIE	Flash KEY 错误中断使能
8	CKIE	擦写定时时钟错误中断使能
7:2	--	RFU：未实现，读为 0
1	PRDIE	编程完成标志中断使能
0	ERDIE	擦写完成标志中断使能

6.5.8 Flash 标志寄存器（FLS_ISR）

名称	FLS_ISR							
offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-				KEYSTA			BTSF
位权限	U-0				R-000			R-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				OTPERR	AUTHERR	KEYERR	CKERR
位权限	U-0				R/W-0	R/W1C-0	R/W1C-0	R/W1C-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						PRD	ERD
位权限	U-0						R/W1C-0	R/W1C-0

Bit	助记符	功能描述
31:20	--	RFU：未实现，读为 0
19:17	KEYSTA	Flash 擦写 KEY 输入状态 000：Flash 写保护状态，未输入 KEY 001：全擦解锁状态 010：页擦解锁状态 011：编程解锁状态 100：KEY 错误锁定状态，需要复位才能解锁 101：扇区擦解锁状态

Bit	助记符	功能描述
		110~111：RFU
16	BTSF	BootSwap 标志寄存器 0：启动程序区为 Flash 物理地址 0000H~1FFFH 1：启动程序区为 Flash 物理地址 2000H~3FFFH
15:12	--	RFU：未实现，读为 0
11	OTPERR	OTP page 编程权限错误，硬件置位，软件写 1 清零 (OTP program Error Flag. Write 1 to clear) 1：尝试对已编程的 OTP 字节进行编程 0：无 OTP 编程错误
10	AUTHERR	Flash 读写权限错误，读取 LOCK 块数据或对 LOCK 块擦写时置位，软件写 1 清零。 1：Flash 访问权限错误 0：Flash 访问没有发生权限错误
9	KEYERR	Flash KEY 错误，硬件置位，芯片复位清零
8	CKERR	擦写定时时钟错误，NVMIF 擦写 Flash 时如果 RCHF 未使能，则触发 CKERR 中断，软件写 1 清零。
7:2	--	RFU：未实现，读为 0
1	PRD	Program Done，编程完成标志，硬件置位，软件写 1 清零
0	ERD	Erase Done，擦写完成标志，硬件置位，软件写 1 清零

6.5.9 Flash ECC 寄存器（FLS_ECCR）

名称	FLS_ECCR							
地址	0x00000054							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	ECCDD	ECCCD	RFU		ECCBE	RFU	ECCEIE	ECCCIE
位权限	W1C-0	W1C-0	U-00		R-0	U-0	RW-0	RW-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU				ADDR_ECC			
位权限	U-0000				R-0000			
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ADDR_ECC							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADDR_ECC							
位权限	R-00000000							

位	位名	功能描述
31	ECCDD	flash ECC 检错标志 (ECC Detection in Data flash)，硬件置位，软件写 1 清零 1：数据 flash 中检测到 2bit 错误，无法纠正 0：没有检测到 2bit 错误
30	ECCCD	flash ECC 纠错标志 (ECC Correction in Data flash)，硬件置位，软件写 1 清零 1：数据 flash 中纠正 1bit 错误

位	位名	功能描述
		0：没有错误
29:28	RFU	未实现：读为 0
27	ECCBE	ECC bit error 标志 当 ECC 检测发现数据正确但是 ECC 位错误时，此寄存器置位。此时 ECC 也会产生纠错标志，但 32bit 数据本身仍然是正确的可以使用
26	RFU	未实现：读为 0
25	ECCEIE	ECC 错误中断使能 1：允许 ECCDD 产生中断，中断类型为 NMI 中断 0：禁止错误中断产生
24	ECCCIE	ECC 纠错中断使能 1：允许 ECCCD 和 ECCCC 产生中断 0：禁止纠错中断
23:20	RFU	未实现：读为 0
19:0	ADDR_ECC	ECC 错误地址，只读

6.5.10 FLS 原始数据寄存器（FLS_RAW0）

名称	FLS_RAW0							
地址	0x00000058							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RAWDATA							
位权限	R-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RAWDATA							
位权限	R-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RAWDATA							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RAWDATA							
位权限	R-00000000							

位	位名	功能描述
31:0	RAWDATA	FLS 读出的 32bit 原始数据（未经纠错）

6.5.11 FLS 原始数据寄存器（FLS_RAW1）

名称	FLS_RAW1							
地址	0x0000005C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							

名称	FLS_RAW1							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RAWECC						
位权限	U-0	R-0000000						

位	位名	功能描述
31:7	RFU	未实现：读为 0
6:0	RAWECC	DFLS 读出的 7bit ECC 原始数据（未经纠错）

7 复位管理单元（RMU）

7.1 概述

复位电路特点：

- 支持多个复位源，如上下电复位、看门狗复位、软件复位、引脚复位等
- 上下电复位（BOR）监控主电源供电
- BOR 上电复位典型释放电压 1.8V
- BOR 下电复位产生电压软件可配置为 1.85/1.8/175/1.7V，可关闭。
- 低功耗下电复位电路（PDR），常使能
- 上下电复位信号经过去抖动和延时，抗干扰能力强

进入复位状态时，所有寄存器都恢复到初始值（除 RTC 内部寄存器）；退出复位状态时，MCU 使用内部 RC 振荡器（RCHF，默认频率 8MHz）作为系统时钟。

7.2 模块框图

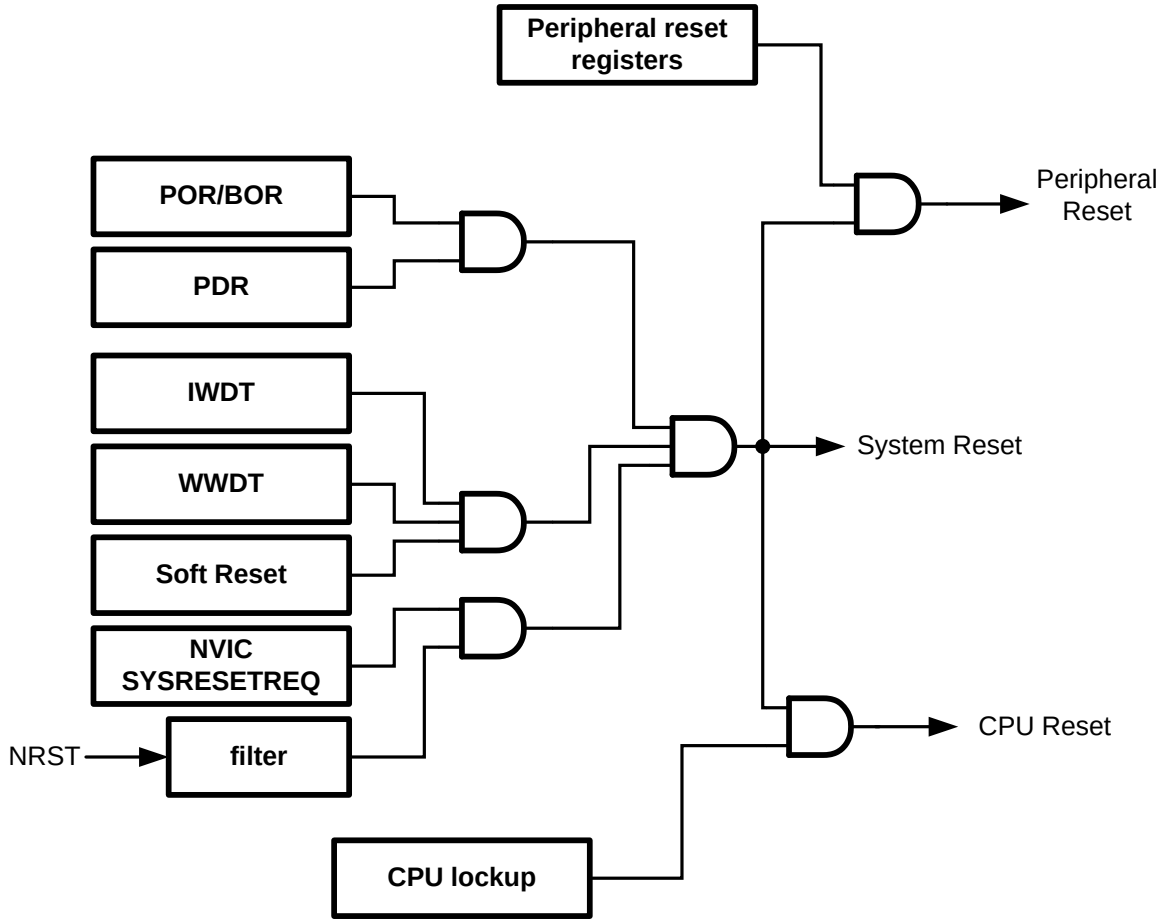


图 7-1 芯片复位源框图

7.3 上下电复位

上下电复位电路监控 VDD 电源，由 BOR 和低功耗 PDR 组成。BOR 复位阈值电压精确度高，但是工作电流较大，因此在不需要精确下电复位阈值的场合，推荐关闭 BOR，仅保留 PDR，PDR 常使能，下电复位阈值电压 1.5V。

VDD 电源上电期间上电复位信号有效，当 VDD 电压超过 VPOR 时，上电复位放开；VDD 跌落到 VPDR 时下电复位有效。为防止电源抖动，保证上电复位电路的抗干扰能力，对上电复位信号进行滤波和延时处理。

VPOR 阈值固定为 1.8V，BOR 下电复位阈值软件可设置。

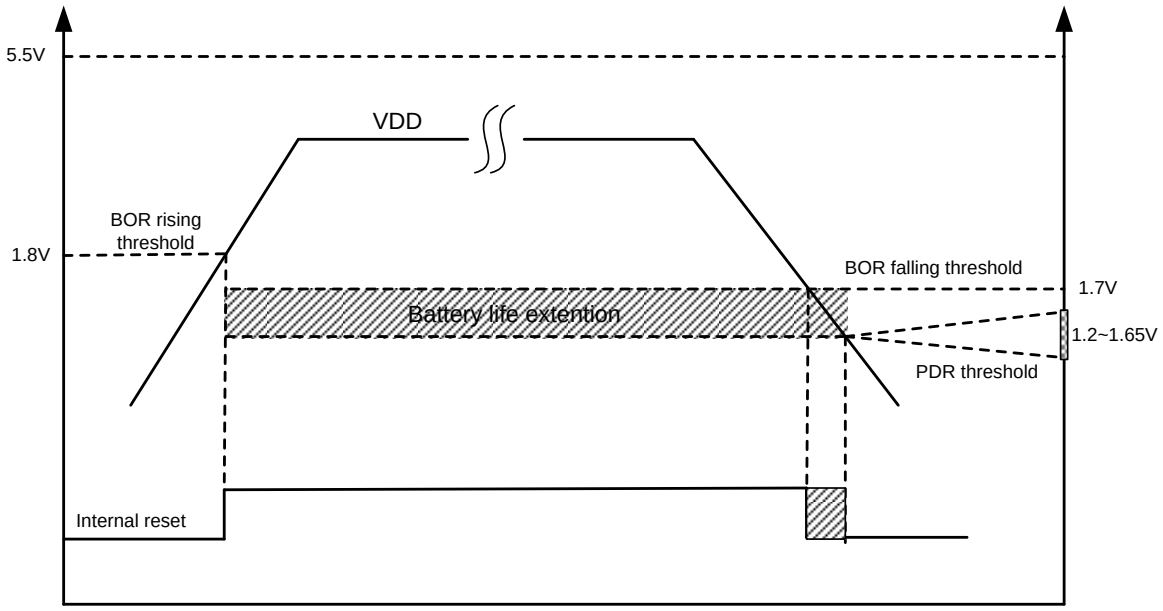


图 7-2 上下电复位示意图

7.4 独立看门狗（IWDT）

独立看门狗用于监视系统运行，如果 CPU 运行异常，无法定时清狗，则看门狗在溢出后产生全局复位信号，重启系统，以避免系统锁死。详情请参见 IWDT 章节。

7.5 窗口看门狗（WWDT）

带窗口的看门狗是一个与 CPU 同步运行的看门狗，目的是实时监控 CPU 运行状态，在 CPU 运行异常的情况下复位全芯片（不包含 VRTC 电源域），避免不可预计的后果。详情请参见 WWDT 章节。

7.6 软件复位

软复位由 CPU 写寄存器发起，操作方式为向 SOFTRST 寄存器写 0x5C5C_AABB。

7.7 NRST 引脚复位

NRST 是芯片专用复位引脚，NRST 保持低电平超过 8ms 后，芯片将进入系统复位，但是并不会复位 DEBUG 逻辑。如果芯片处于低功耗模式，NRST 有效也会使芯片复位退出低功耗模式。

7.8 寄存器

模块起始地址：0x4000_2800

offset 地址	名称	符号
0x00000004	BOR 配置寄存器	RMU_BORCFG
0x00000008	复位配置寄存器	RMU_RSTCFG
0x0000000C	软件复位寄存器	RMU_SOFTRST
0x00000010	复位标志寄存器	RMU_RSTFLAG
0x00000014	外设复位使能寄存器	RMU_PERHRSTEN
0x00000018	AHB 外设复位寄存器	RMU_AHBRST
0x0000001C	APB 外设复位寄存器 1	RMU_APBRST1
0x00000020	APB 外设复位寄存器 2	RMU_APBRST2
0x00000024	EMU 软复位寄存器	RMU_EMUSOFTRST
0x00000028	EMU 软复位寄存器	RMU_EMUDSPRST

7.8.1 BOR 控制寄存器（RMU_BORCFG）

名称	RMU_BORCFG							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					BOR_PDRCFG		OFF_BOR
位权限	U-0					RW-01		R/W-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2:1	**BOR_PDRCFG**	下电复位电压配置 00：1.8V 01：1.7V（默认） 10：1.75V 11：1.85V
0	**OFF_BOR**	BOR 使能控制寄存器 0：使能 BOR 1：关闭 BOR

7.8.2 复位配置寄存器（RMU_RSTCFG）

名称	RMU_RSTCFG							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				EMUDSPRST_EN	EMURST_EN	LKUPRST_EN	-
位权限	U-0				R/W-0	R/W-0	R/W-0	U-0

位号	助记符	功能描述
31:4	-	RFU：未实现，读为 0
3	EMUDSPRST_EN	EMU DSP 复位使能 1：使能 EMU 软复位 0：屏蔽 EMU 软复位
2	EMURST_EN	EMU 计量单元软件复位使能 1：允许 EMU 软件复位 0：禁止 EMU 软件复位
1	LKUPRST_EN	LOCKUP 复位使能 1：使能 SC000 LOCKUP 复位 0：屏蔽 SC000 LOCKUP 复位
0	-	RFU：未实现，读为 0

7.8.3 软件复位寄存器（RMU_SOFTRST）

名称	RMU_SOFTRST							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	SOFTRST[31:24]							
位权限	W							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	SOFTRST[23:16]							
位权限	W							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SOFTRST[15:8]							
位权限	W							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	SOFTRST[7:0]
位权限	W

位号	助记符	功能描述
31:0	**SOFTRST**	软件写 0x5C5C_AABB 触发全局复位

7.8.4 复位标志寄存器（RMU_RSTFLAG）

名称	**RMU_RSTFLAG**							
offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				NRSTN_FLAG	NRSTR_FLAG	PORN_FLAG	PDRN_FLAG
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		SOFTN_FLAG	IWDTN_FLAG	-	WWDTN_FLAG	LKUPN_FLAG	NVICN_FLAG
位权限	U-0		R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:12	**-**	RFU：未实现，读为 0
11	**NRSTN_FLAG**	NRST 引脚复位标志，高有效，写 1 清零
10	**NRSTR_FLAG**	NRST 引脚上升沿复位标志，高有效，写 1 清零
9	**PORN_FLAG**	上电复位标志，高有效，写 1 清零
8	**PDRN_FLAG**	下电复位标志，高有效，写 1 清零
7:6	**-**	RFU：未实现，读为 0
5	**SOFTN_FLAG**	软件复位标志，高有效，写 1 清零
4	**IWDTN_FLAG**	IWDT 复位标志，高有效，写 1 清零
3	**-**	RFU：未实现，读为 0
2	**WWDTN_FLAG**	WWDT 复位标志，高有效，写 1 清零
1	**LKUPN_FLAG**	LOOKUP 复位标志，高有效，写 1 清零
0	**NVICN_FLAG**	NVIC 复位标志，高有效，写 1 清零

7.8.5 外设复位使能寄存器（RMU_PERHRSTEN）

名称	**RMU_PERHRSTEN**							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PERHRSTEN[31:24]							

位权限	W							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PERHRSTEN[23:16]							
位权限	W							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PERHRSTEN[15:8]							
位权限	W							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PERHRSTEN[7:0]							
位权限	W							

位号	助记符	功能描述
31:0	PERHRSTEN	外设模块复位使能，32bit 虚寄存器，只写 软件对此地址写 0x1357_9BDF，使能外设复位功能，此后可以通过外设模块复位寄存器复位各个模块 软件对此地址写任意其他数据，将关闭外设复位功能

7.8.6 AHB 外设复位寄存器（RMU_AHBRST）

名称	RMU_AHBRST							
offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					-	-	DMARST
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2:1	DUMMY	保留
0	DMARST	DMA 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位

7.8.7 APB 外设复位寄存器 1（RMU_APBRST1）

名称	RMU_APBRST1

offset	0x1C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	UART5RST	UART4RST	-	-	-			
位权限	R/W-0	R/W-0	R/W-0	R/W-0	U-0			
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	TIMARST	-						LCDRST
位权限	R/W-0	U-0						R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	-	-	-	-	SPI2RST	-	
位权限	U-0	R/W-0	U-0	U-0	U-0	R/W-0	U-0	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	-	-				BST16RST	LPT32RST
位权限	U-0	R/W-0	U-0				R/W-0	R/W-0

位号	助记符	功能描述
31	UART5RST	UART5 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
30	UART4RST	UART4 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
29:28	DUMMY	保留
27:24	-	RFU：未实现，读为 0
23	TIMARST	Timer array 复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
22:17	-	RFU：未实现，读为 0
16	LCDRST	LCD 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
15	-	RFU：未实现，读为 0
14	DUMMY	保留
13	-	RFU：未实现，读为 0
12	-	RFU：未实现，读为 0
11	-	RFU：未实现，读为 0
10	SPI2RST	SPI2 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
9:7	-	RFU：未实现，读为 0
6	DUMMY	保留
5:2	-	RFU：未实现，读为 0
1	BST16RST	BSTIM16 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
0	LPT32RST	LPTIM32 模块复位，软件写 1 复位，写 0 撤销复位

位号	助记符	功能描述
		0：不复位 1：复位

7.8.8 APB 外设复位寄存器 2（RMU_APBRST2）

名称	RMU_APBRST2							
offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	UART1RST	UART0RST	UARTIRRST	BST32RST	-			
位权限	R/W-0	R/W-0	R/W-0	R/W-0	U-0			
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			LPT16RST	MACCRST	AESRST	CRCRST	RNGRST
位权限	U-0			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						SPI1RST	-
位权限	U-0						R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-			I2C0RST	-		SVDRST	COMPRST
位权限	U-0			R/W-0	U-0		R/W-0	R/W-0

位号	助记符	功能描述
31	UART1RST	UART1 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
30	UART0RST	UART0 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
29	UARTIRRST	UART 红外模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
28	BST32RST	BSTIM32 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
27:24	-	RFU：未实现，读为 0
23:21	--	RFU：未实现，读为 0
20	LPT16RST	LPTIM16 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
19	MACCRST	MACC 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
18	AESRST	AES 模块复位，软件写 1 复位，写 0 撤销复位

位号	助记符	功能描述
		0：不复位 1：复位
17	CRCRST	CRC 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
16	RNGRST	RNG 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
15:10	-	RFU：未实现，读为 0
9	SPI1RST	SPI1 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
8	DUMMY	保留
7:5	-	RFU：未实现，读为 0
4	I2C0RST	I2C0 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
3:2	-	RFU：未实现，读为 0
1	SVDRST	SVD 模块复位，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位
0	COMPRST	比较器模块复位 ，软件写 1 复位，写 0 撤销复位 0：不复位 1：复位

7.8.9 计量单元复位寄存器（RMU_EMUSOFTRST）

名称	RMU_EMUSOFTRST							
offset	0x24							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EMUSOFTRST							
位权限	W							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EMUSOFTRST							
位权限	W							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EMUSOFTRST							
位权限	W							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EMUSOFTRST							
位权限	W							

Bit	助记符	功能描述
31:0	EMUSOFTRST	在 EMURST_EN 为 1 的情况下，软件写 0x5C5C_1234 触发计量单元复位；写入除 0x5C5C_1234 之外的任意值撤销复位。

Bit	助记符	功能描述
		若 EMURST_EN 为 0，写任意值都不能触发计量复位。

7.8.10 EMU 软复位寄存器（RMU_EMUDSPRST）

名称	RMU_EMUDSPRST							
地址	0x00000028							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EMUDSPRST							
位权限	RW-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EMUDSPRST							
位权限	RW-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EMUDSPRST							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EMUDSPRST							
位权限	RW-00000000							

位	位名	功能描述
31:0	EMUDSPRST	在 EMUDSPRST_EN 为 1 的情况下，软件写 0xC5C5_2143 触发计量单元复位；写入除 0xC5C5_2143 之外的任意值撤销复位。读取时，仅 bit0 有效。 注：有效时仅复位 DSP 处理电路，总线寄存器、模拟部分不会复位；

8 独立看门狗（IWDT）

8.1 概述

独立看门狗用于监视系统运行，如果 CPU 运行异常，无法定时清狗，则看门狗在溢出后产生全局复位信号，重启系统，以避免系统锁死。独立看门狗在芯片上电后自动启动，且无法关闭，直到芯片发生复位；

为了便于调试，在以下情况下 IWDT 会停止运行：

- 当芯片处于调试模式时，软件可以通过配置 MCUDBGCR 寄存器在调试过程中清零 IWDT
- 当 TEST_N 为低电平时，IWDT 自动停止运行

IWDT 核心是一个 20bit 向上计数器，复位后从 0 开始递增，计数到目标值后触发 IWDT 复位。IWDT 复位是一个全局复位，效果等同于上下电复位。

IWDT 使用 LSCLK 工作，结合停振检测电路，确保在 XTLF 低频晶振停振时也不会停止运行。

IWDT 带有除 128 预分频器。

溢出周期可配置为 125ms、500ms、2s、8s、4096s，其中 4096s 档位仅在休眠模式下可以使用。芯片一旦从休眠模式唤醒则自动切换回 4 个正常周期之一，并且唤醒完成后硬件会自动清狗，重新开始计数。

8.2 结构框图

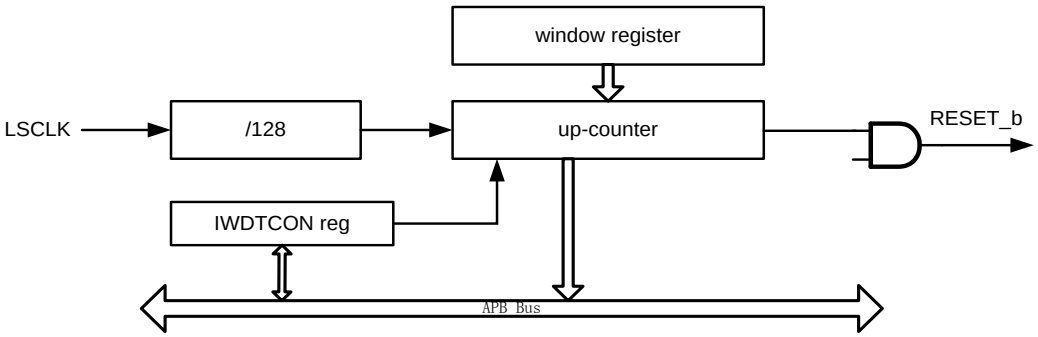


图 8-1 IWDT 结构框图

8.3 IWDT 功能描述

CPU 正常运行时，看门狗应使用较短的溢出周期，而在 SLEEP/DEEPSLEEP 等低功耗模式下，为了使芯片尽可能长时间的停留在低功耗模式下，则看门狗应使用较长的溢出周期。

为了兼容两者的不同应用需求，软件可以实时修改 IWDT 的溢出周期配置。为避免不当操作引发不可预计的后果，软件在更新溢出周期配置时应遵循以下操作步骤：

- 确保看门狗正在运行
- 首先进行一次清狗操作
- 随后改写 IWDTCFG 寄存器，选择合适的溢出周期
- 读 IWDTCFG，确保写入正确
- 溢出周期更新完毕，CPU 正常运行

IWDT 使用 LSCLK 工作，内部预分频 128，分频后的计数器溢出长度可配置为 1~4096（共 8 个可用档位），溢出时间长度计算公式如下：

tWWDT = TLSCLK * 128 * OVP

LSCLK 频率	OVP	溢出长度周期	溢出时间（ms）
32768Hz	000	32	125
	001	128	500
	010	512	2000
	011	2048	8000
	1xx	1048576	4096000

表 8-1 IWDT 溢出周期表

8.4 寄存器

offset 地址	名称	符号
IWDT(模块起始地址: 0x40011400)		
0x00000000	IWDT 清除寄存器 （IWDT Service Register）	IWDT_SERV
0x00000004	IWDT 配置寄存器 （IWDT Config Register）	IWDT_CR
0x00000008	IWDT 计数值寄存器 （IWDT Counter Register）	IWDT_CNT

8.4.1 IWDT 清除寄存器（IWDT_SERV）

名称	IWDT_SERV							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	SERV[31:24]							
位权限	W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	SERV[23:16]							
位权限	W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SERV[15:8]							
位权限	W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SERV[7:0]							
位权限	W-0000 0000							

位号	助记符	功能描述
31:0	**SERV**	IWDT 上电自动启动，软件向此地址写入 0x1234_5A5A 时清狗 (IWDT Service Register,write only)

8.4.2 IWDT 配置寄存器（IWDT_CR）

名称	IWDT_CR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					OVP		
位权限	U-0					R/W-000		

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2:0	OVP	配置 IWDT 看门狗溢出时间 (Overflow Period) 000：125ms 001：500ms 010：2s 011：8s 1xx：4096s

8.4.3 IWDT 计数值寄存器（IWDT_CNT）

名称	IWDT_CNT							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-				CNT[19:16]			
位权限	U-0				R-0000			
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:20	-	RFU：未实现，读为 0
19:0	CNT	IWDT 当前计数值，软件只读 (IWDT Counter Value,read only) 由于计数器工作时钟与 APB 总线为异步关系，软件读取计数值时应连续读取 2 次以上，为相同值时才认为是稳定结果

9 窗口看门狗（WWDT）

9.1 功能描述

带窗口的看门狗是一个与 CPU 同步运行的看门狗，目的是实时监控 CPU 运行状态，在 CPU 运行异常的情况下执行全局复位，避免不可预计的后果。低功耗休眠模式下 WWDT 停止运行。

为了保证同步性和实时性，WWDT 使用 CPU 时钟工作，内部有一个预分频电路，以产生同步计数使能信号。

在以下情况时 WWDT 产生 CPU 复位：

- 计数器溢出
- 对 WWDT 清零寄存器写 0xAC 以外的值（可用于触发 CPU 软复位）
- 在窗口关闭期内对 WWDT 清零寄存器写 0xAC
- 当芯片处于调试模式时，软件可以通过配置 MCUDBGCR 寄存器在调试过程中暂停 WWDT

当计数器达到溢出时间的 75%时，会触发一个预警中断。

9.2 结构框图

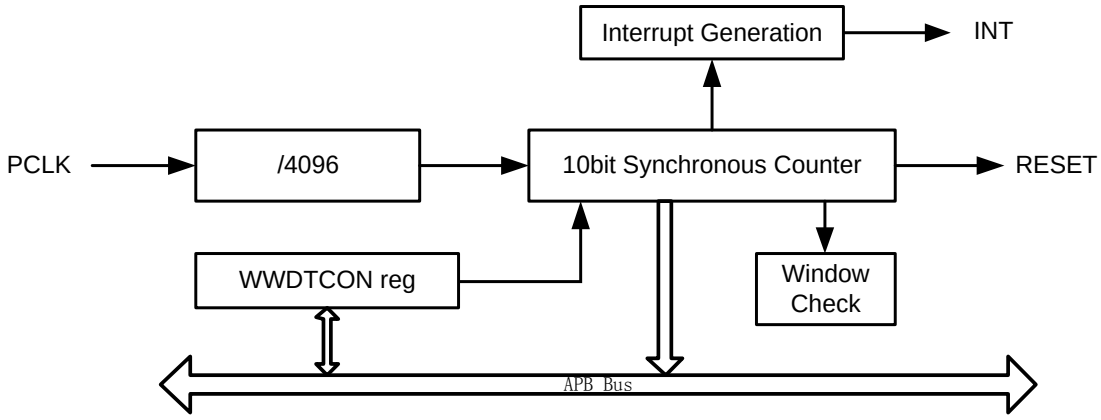


图 9-1WWDT 结构框图

9.3 WWDT 工作方式

WWDT 在芯片复位后默认关闭，软件需对 WWDTCON 寄存器写入 0x5A 来启动 WWDT。WWDT 启动后，如果软件在 open window 内对 WWDTCON 写 0xAC，将清零计数器。WWDT 一旦使能后不能关闭，直到下一次复位，WWDT 复位发生后将会关闭 WWDT。

WWDT 使用 PCLK 工作，内部预分频 4096，分频后的计数器溢出长度可配置为 1~1024（共 8 个可用档位），溢出时间长度计算公式如下：

tWWDT = TAPBCLK * 4096 * NCFG

下表为计算示例：

APBCLK 频率	溢出长度配置	溢出时间（ms）
48MHz	1	0.085
	4	0.341
	16	1.365
	64	5.461
	128	10.922
	256	21.845
	512	43.69
	1024	87.38
32MHz	1	0.128
	4	0.512
	16	2.048
	64	8.192
	128	16.384
	256	32.768
	512	64.536
	1024	131.072
16MHz	1	0.256
	4	1.024
	16	4.096
	64	16.384
	128	32.768
	256	65.536
	512	129.072
	1024	262.144
8MHz	1	0.512
	4	2.048
	16	8.192
	64	32.768
	128	65.536
	256	131.072
	512	258.144
	1024	524.288

表 9-1 WWDT 溢出周期表

WWDT 只允许在 open window 内进行清除，否则将直接触发复位。使能窗口为计数器的后半周期，软件在清零看门狗之前应注意查询计数值。

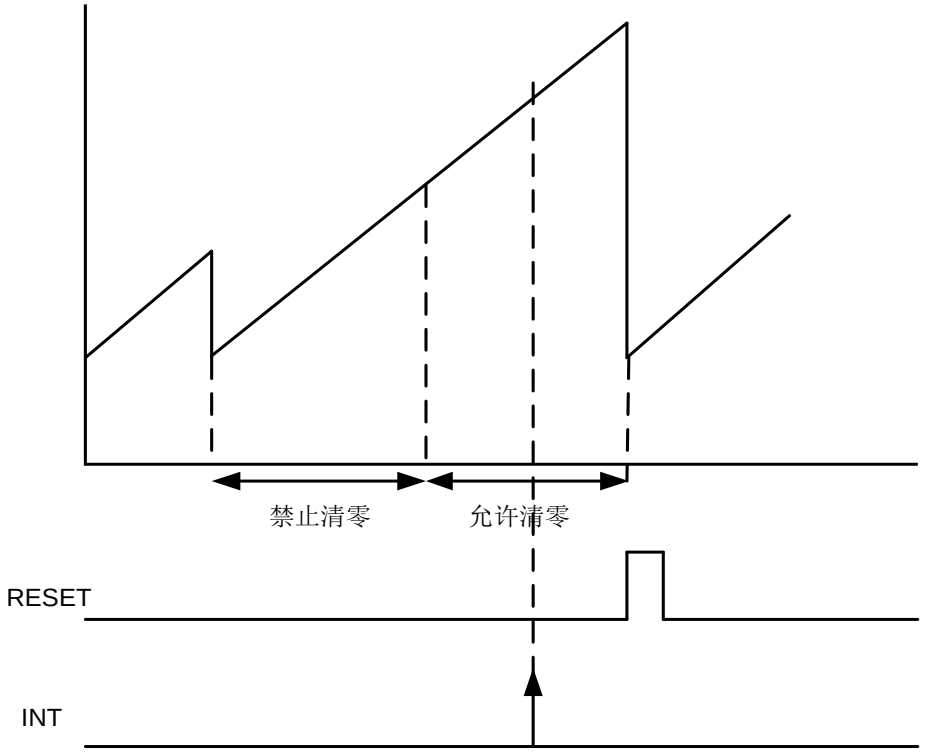


图 9-2WWDT 窗口示意图

9.4 寄存器

offset 地址	名称	符号
WWDT(模块起始地址：0x40011800)		
0x00000000	WWDT 控制寄存器 （WWDT Control Register）	WWDT_CR
0x00000004	WWDT 配置寄存器 （WWDT Config Register）	WWDT_CFGR
0x00000008	WWDT 计数值寄存器 （WWDT Counter Register）	WWDT_CNT
0x0000000C	WWDT 中断使能寄存器 （WWDT Interrupt Enable Register）	WWDT_IER
0x00000010	WWDT 中断标志寄存器 （WWDT Interrupt Status Register）	WWDT_ISR
0x00000014	WWDT 预分频寄存器 （WWDT Prescaler Register）	WWDT_PSC

9.4.1 WWDT 控制寄存器（WWDT_CR）

名称	WWDT_CR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CON							
位权限	W-0000 0000							

位号	助记符	功能描述
31:8	-	RFU：未实现，读为 0
7:0	CON	当 CPU 向此地址写入 0x5A 时启动 WWDT 定时器 (WWDT Control,write only) 在启动 WWDT 后，当 CPU 向此地址写入 0xAC 时清零计数器

9.4.2 WWDT 配置寄存器（WWDT_CFGR）

名称	WWDT_CFGR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					CFG		
位权限	U-0					R/W-011		

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2:0	CFG	配置 WWDT 看门狗溢出时间，复位值 011，由于上电后系统时钟默认为 8Mhz，所以默认溢出周期大约 32ms (WWDT Config) 000：T_{PCLK} * 4096 * 1 001：T_{PCLK} * 4096 * 4 010：T_{PCLK} * 4096 * 16 011：T_{PCLK} * 4096 * 64 100：T_{PCLK} * 4096 * 128 101：T_{PCLK} * 4096 * 256 110：T_{PCLK} * 4096 * 512 111：T_{PCLK} * 4096 * 1024

9.4.3 WWDT 计数寄存器（WWDT_CNT）

名称	WWDT_CNT							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						CNT[9:8]	
位权限	U-0						R-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:10	-	RFU：未实现，读为 0
9:0	CNT	WWDT 计数寄存器值，软件可通过查询此寄存器了解 WWDT 计时进度 (WWDT Counter value,read only)

9.4.4 WWDT 中断使能寄存器（WWDT_IER）

名称	WWDT_IER							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							IE
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	IE	WWDT 中断使能 (WWDT Interrupt Enable) 0：中断使能禁止 1：中断使能打开

9.4.5 WWDT 中断标志寄存器（WWDT_ISR）

名称	WWDT_ISR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							NOVF

位权限	U-0	R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	NOVF	WWDT 75%计时中断标志，写 1 清零 (Near Overflow Flag,write 1 to clear) 0：无中断产生 1：中断标志置位 如果 IE=1，则此寄存器置位将触发中断

9.4.6 WWDT 预分频寄存器（WWDT_PSC）

名称	WWDT_PSC							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				DIV_CNT[11:8]			
位权限	U-0				R-0000			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DIV_CNT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:12	-	RFU：未实现，读为 0
11:0	DIV_CNT	WWDT 的 4096 预分频计数器当前计数值，只读 (WWDT prescaler Divider Counte,read only)

10 时钟管理单元（CMU）

10.1 概述

芯片内包含32.768KHz低频晶体振荡电路(XTLF)、4~24MHz高频晶体振荡器、最高32MHz高频RC振荡器(RCHF)、2MHz低功耗内部环振(RCMF)、和2个锁相环(PLL)。芯片内部的时钟产生模块整合这些时钟源，产生各个模块工作所需要的时钟。

特点：

- 系统主时钟可选多个时钟源
- 时钟可在系统运行中实时切换
- 低频晶体振荡器配备停振检测电路
- 部分外设模块独立工作时钟（与 CPU 和总线时钟解耦）
- CPU 和总线最高频率 49.152MHz

10.2 时钟架构

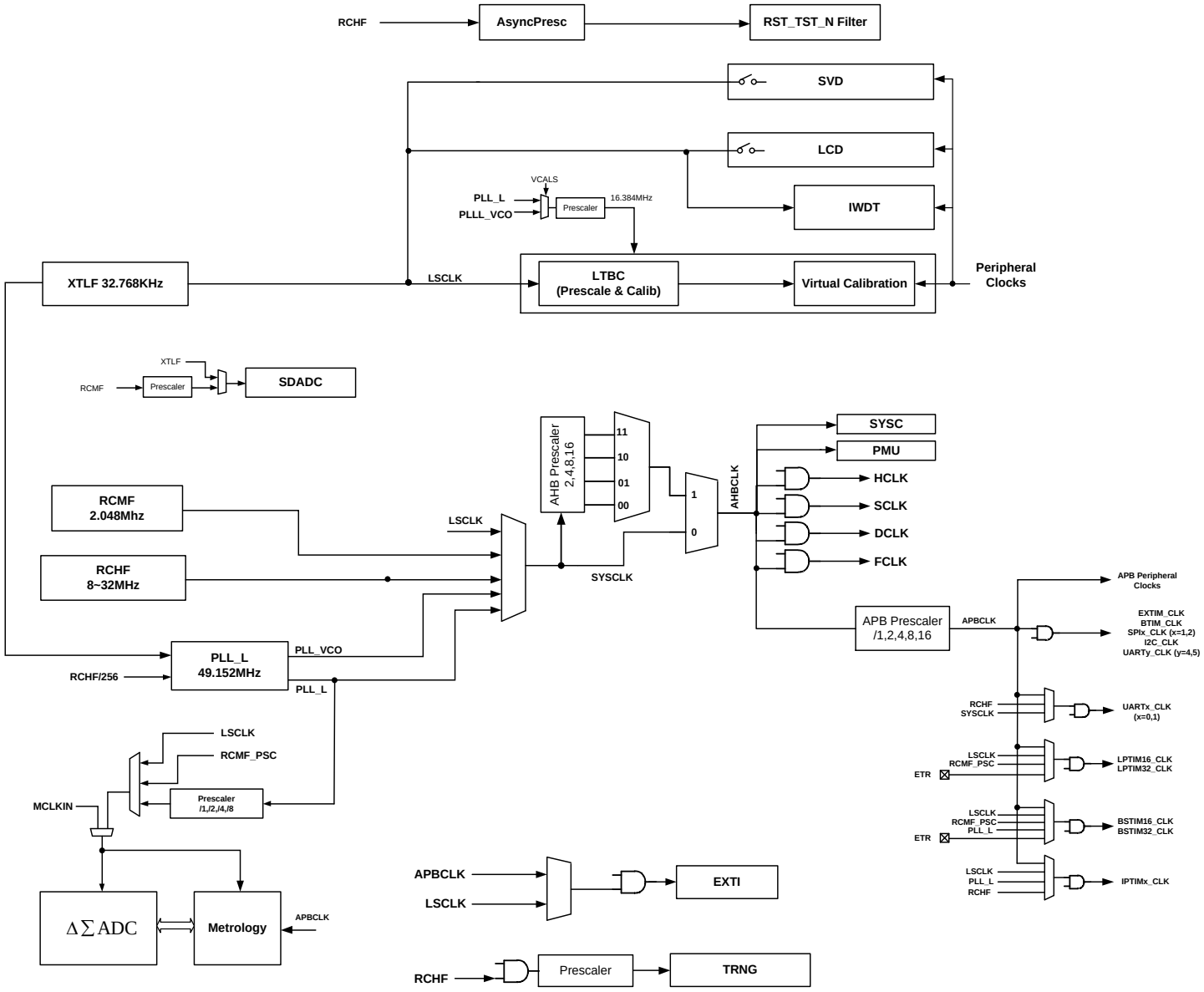


图 10-1 芯片时钟框图

系统主时钟(SYSCLK)可由RCHF、LSCLK、RCMF、PLL_L、PLL_VCO及它们的分频时钟产生。上电默认使用8MHz RCHF的不分频时钟作为系统主时钟，各外设模块的时钟可以分别独立控制。芯片工作时可以只打开需要工作的模块时钟，其他模块的时钟可关闭，以节省功耗。APB总线时钟APBCLK可以是AHBCLK的分频或同频时钟，用于驱动APB总线上的低速外设。

10.2.1 SYSCLK 时钟源选择

SYSCLK是系统主时钟，从SYSCLK可以得到AHBCLK和APBCLK等总线时钟以及CPU运行所需的时钟。

SYSCLK选择任何一个时钟源时，硬件都要检查对应时钟源是否开启，如果时钟源没有被使能，则软件切换操作无效，SYSCLKSEL寄存器不会被改写，时钟切换也不会发生。

目标时钟	切换条件
RCHF	RCHF 使能
PLL_L	PLLL 使能，并且 XTLF 必须使能且不停或者 RCHF 使能
PLL_VCO	PLLL 使能，并且 XTLF 必须使能且不停振或者 RCHF 使能
RCMF	RCMF 使能
LSCLK	XTLF 或 RCMF 使能

表 10-1 系统时钟切换条件

10.2.2 系统时钟安全

当系统时钟选择不同的时钟源时，时钟安全策略保证当异常情况发生时，系统不会停止工作。

SYSCLK 时钟源	异常处理
PLLL	XTLF 停振时 SYSCLK 自动切换到 RCHF 8Mhz

表 10-2 系统时钟安全性

注意：当异常停振发生时，SYSCLK总是自动切换到RCHF 8Mhz。

10.2.3 主要时钟说明

时钟	源头	说明
LSCLK	XTLF, RCMF	32KHz 低频系统时钟，晶体停振时可以切换到 RCMF/64=32K 主要用于 RTC、IWDT、SVD、LCD
SYSCLK	RCHF, PLLL, PLLH, LSCLK,	32K~49.152MHz，经过分频后得到 AHBCLK
HCLK(AHBCLK)	SYSCLK	AHB 总线时钟，用于驱动 CPU、RAM、Flash 和高速外设
SCLK	SYSCLK	CPU 内核系统时钟
DCLK	SYSCLK	CPU 内核 Debug 时钟（当仿真器连接时这个时钟必须活动）
FCLK	SYSCLK	Free-Running 时钟，提供给 CPU 内核 WIC 模块，以及 APB 桥
APBCLK	AHBCLK	APB 总线时钟，用于驱动低速外设

表 10-3 主要系统时钟说明

10.2.4 外设模块的总线时钟和工作时钟

部分外设模块的总线时钟和工作时钟互相独立。

其中总线时钟用于AHB或APB总线访问，在软件访问外设的功能寄存器时，必须先通过外设总线时钟控制寄存器来使能对应的总线时钟。

而外设的工作时钟为外设实际工作使用的时钟，这个时钟可能不同于APBCLK或AHBCLK，外设模块工作前，需要通过外设工作时钟寄存器来选择所需的时钟源，并打开时钟门控。

而对于工作时钟和总线时钟统一的外设模块，则仅需使能总线时钟就可以正常工作了。

模块	总线时钟	工作时钟
独立工作时钟外设		
UARTx (x=0,1)	APBCLK	APBCLK
		RCHF
		SYSCLK
		-
		RCHF
		-
I2C	APBCLK	APBCLK
		RCHF
		SYSCLK
LPTIM16	APBCLK	APBCLK
		LSCLK
		RCMF_PSC
		PLL_L
		LPTETR
LPTIM32	APBCLK	APBCLK
		LSCLK
		RCMF_PSC
		PLL_L
BSTIM16	APBCLK	APBCLK
		LSCLK
		RCMF_PSC
		SYSCLK
BSTIM32	APBCLK	APBCLK
		LSCLK
		RCMF_PSC
		SYSCLK
ADC	APBCLK	RCMF
		XTLF
		-
		-
NVMIF (Flash erase/program)	AHBCLK	RCHF
EXTI (PADCFG)	AHBCLK	AHBCLK
		LSCLK
TRNG	APBCLK	RCHF
IWDT	APBCLK	LSCLK

模块	总线时钟	工作时钟
LCD	APBCLK	LSCLK
RTC	APBCLK	LSCLK
非独立工作时钟外设		
PMU	AHBCLK	
DMA	AHBCLK	
EXTIM/BTIM	APBCLK	
UARTy (y=4,5)	APBCLK	
SPI1/2	APBCLK	
AES	APBCLK	
CRC	APBCLK	
WWDT	APBCLK	
COMPx	APBCLK	

表 10-4 总线时钟和外设工作时钟

10.2.5 休眠模式下的外设时钟

Sleep/DeepSleep模式下，SYSCLK被关闭，因此在休眠模式下AHBCLK和APBCLK都不工作，所有基于AHBCLK或APBCLK的外设都停止工作。但是，使用独立与总线时钟工作的外设仍可以继续工作，比如UART0/1、LPUART0、I2C、LPTIM32、BSTIM32、LPTIM16、BSTIM16。

为了让上述外设在休眠模式下继续工作，软件需要在休眠前确保上述外设使用SYSCLK和总线时钟以外的时钟工作。

10.2.6 LSCLK 切换逻辑

LSCLK的源头是XTLF或RCMF的64分频，支持XTLF停振自动切换。当停振检测电路发现XTLF异常停振，将自动使能RCMF并将LSCLK切换为RCMF的64分频。

10.3 高频 RC 振荡器(RCHF)

10.3.1 概述

高频RC振荡器典型振荡频率为8/16/24/32MHz，可用作系统主时钟，MCU在此频率下工作，可达到性能与功耗的平衡。为满足不同应用对MCU执行速度的需求，高频RC振荡器的输出频率可调，最高能达到32MHz。RCHF输出频率可以进行调校，出厂前调校到目标频率的+/-1%以内，8MHz和16MHz输出全温区（-40~+85°C）频率变化小于+/-2%。

10.3.2 控制逻辑

RCHF在ACTIVE模式下由软件控制。低功耗模式下默认自动关闭。

功耗模式	频率	控制说明
Active	8~32Mhz	软件控制，上电默认 8Mhz
LPRUN	-	自动关闭
Sleep/DeepSleep	-	自动关闭
Sleep/DeepSleep 唤醒	8M~24Mhz	软件配置唤醒后的 default 频率

注意：NRST引脚输入滤波使用RCHF。当NRST拉低后，RCHF由硬件强制开启，滤波结束后，如果NRST无效，则RCHF控制回到NRST拉低前的状态。

10.3.3 软件使用说明

芯片上电后默认使用RCHF 8MHz时钟工作，硬件电路会自动从Flash读取8MHz校准值，保证8MHz频率误差小于+/-0.5%。

如果软件需要使用其他频率，则按照以下步骤操作：

- 改写RCHF_CR.FSEL
- 从Flash LDT0扇区读取频率调校值（分别对应8/16/24/32MHz）
- 将频率调校值写入RCHF_TR寄存器，即可得到目标频率误差小于+/-1%的时钟

Flash中的RCHF校准参数数据格式如下：

AHB地址	bit[31:16]	bit[15:0]	说明
0x1FFF_FB34	{9'b0000_0000_0, ~RCHF32M_TRIM}	{9'b1111_1111_1, RCHF32M_TRIM}	RCHF 32Mhz调校值（软件装载）
0x1FFF_FB38	{9'b0000_0000_0, ~RCHF24M_TRIM}	{9'b1111_1111_1, RCHF24M_TRIM}	RCHF 24Mhz调校值（软件装载）
0x1FFF_FB3C	{9'b0000_0000_0, ~RCHF16M_TRIM}	{9'b1111_1111_1, RCHF16M_TRIM}	RCHF 16Mhz调校值（软件装载）
0x1FFF_FB40	{9'b0000_0000_0, ~RCHF8M_TRIM}	{9'b1111_1111_1, RCHF8M_TRIM}	RCHF 8Mhz调校值（上电后自动装载）

表 10-5 RCHF 校准数据

RCHF校准值为7bit数据，上述flash地址中的高16bit和低16bit分别保存校准值和反码校验字。如果正反码校验失败，校准值应被丢弃。

10.4 低频晶体振荡电路(XTLF)

10.4.1 概述

低频晶体振荡电路通过外接32768Hz晶体提供稳定的振荡源，功耗极低，主要用来给实时时钟(RTC)模块提供输入时钟。XTLF的振荡强度可调，用户可根据需要选择振荡强度，达到振荡能力与功耗的平衡。XTLF的反馈电阻集成在芯片内部，用户需要在振荡引脚上外加负载电容。

芯片内部集成了一个停振检测电路（LFDET），用来检测XTLF是否停振。一旦检测到XTLF停振，将产生XTLF停振中断，通知CPU及时处理。

XTLF默认上电后就开始运行，软件不可关闭。

10.4.2 工作方式

XTLF上电后默认开启，默认使用中等强度，以缩短起振时间，相应的振荡功耗也较大。典型的起振时间小于1s。当振荡器充分起振后，软件可以通过配置寄存器降低振荡功耗。

10.5 锁相环(PLL_L)

10.5.1 概述

锁相环输入参考时钟是XTLF或者RCHF，输出频率可以配置为4.096MHz。

PLLL输出可以用作系统时钟、计量工作时钟、RTC虚拟调校时钟。

软件使用PLLL作为系统时钟前，必须确保XTLF振荡正常。当系统时钟使用PLLL时，如果发生XTLF停振事件，硬件自动将系统时钟切换为RCHF。

10.5.2 软件应用指南

出于可靠性考虑，软件需注意以下几点：

- 软件选择PLLL或者PLL_VCO输入时必须保证XTLF振荡正常或者RCHF使能
- PLLL或PLL_VCO输出选为SYSCLK时禁止关闭PLLL
- 软件应等待PLLL锁定后再将SYSCLK配置为PLLL输出

使系统以PLLL输出作为主频运行：

- 配置PLLL_CR寄存器，选择输出时钟频率
- 将AHB时钟选择为PLLL输出

10.6 低功耗模式下的时钟源

在低功耗模式下，部分时钟源被硬件强制关闭，而另外一部分时钟源则仍可以保持工作。具体参见下表：

时钟源	LPRUN/Sleep/DeepSleep	说明
RCHF	X	硬件强制关闭
PLLL	X	
RCMF	O/X	软件开启或关闭
XTLF	O	

表 10-6 低功耗下的时钟源

10.7 休眠唤醒的时钟处理

当芯片从Sleep/DeepSleep模式下唤醒时，硬件自动打开RCHF并恢复到休眠前的频率输出；同时将SYSCLKSEL寄存器复位成00，将系统时钟选为RCHF，而AHBPRES寄存器不会被复位，保持休眠前的状态；因此芯片唤醒后默认将使用RCHF或者其分频时钟工作。

10.8 寄存器

模块起始地址：0x4000_2400

offset 地址	名称	符号
0x00	系统时钟控制寄存器（System Clock Control Register）	CMU_SYSCLKCR
0x04	RCHF 控制寄存器（RCHF Control Register）	CMU_RCHFCR
0x08	RCHF 调校寄存器（RCHF Trim Register）	CMU_RCHFTR
0x0C	PLLL 控制寄存器（PLLL Control Register）	CMU_PLLLCR
0x10	XTLF 控制寄存器（XTLF_CR）	XTLF_CR
0x14	RCMF 控制寄存器（RCMF_CR）	RCMF_CR
0x18	时钟控制中断使能寄存器（CMU Interrupt Enable Register）	CMU_IER
0x1C	时钟控制中断标志寄存器（CMU Interrupt Status Register）	CMU_ISR
0x20	外设总线时钟控制寄存器 1（Peripheral bus Clock Control Register1）	CMU_PCLKCR1
0x24	外设总线时钟控制寄存器 2（Peripheral bus Clock Control Register2）	CMU_PCLKCR2
0x28	外设总线时钟控制寄存器 3（Peripheral bus Clock Control Register3）	CMU_PCLKCR3
0x2C	外设总线时钟控制寄存器 4（Peripheral bus Clock Control Register4）	CMU_PCLKCR4
0x30	外设工作时钟控制寄存器 1（Peripheral Operation Clock Control Register1）	CMU_OPCCR1
0x34	外设工作时钟控制寄存器 2（Peripheral Operation Clock Control Register2）	CMU_OPCCR2
0x38	计量模块工作时钟控制寄存器（EMU Clock Control Register）	CMU_EMUCCR
0x40	SDADC 工作时钟控制寄存器	CMU_ADCC_CR
0x44	RTC 虚拟调校时钟控制寄存器	CMU_VCC_CR

10.8.1 系统时钟控制寄存器（CMU_SYSCLKCR）

名称	CMU_SYSCLKCR							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-						SLP_EN EXTI	-
位权限	U-0						R/W-1	U-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					APBPRES		
位权限	U-0					R/W-000		
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					AHBPRES		
位权限	U-0					R/W-011		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	STCLKSEL		-			SYSCLKSEL		
位权限	R/W-00		U-0			R/W-000		

位号	助记符	功能描述
31:26	-	RFU：未实现，读为 0
25	SLP_ENEXTI	Sleep/DeepSleep 模式下 EXTI 采样设置 1：Sleep/DeepSleep 模式下使能外部引脚中断采样（采样时钟为 LSCLK） 0：Sleep/DeepSleep 模式下禁止外部引脚中断采样（将无法产生 EXTI 中断）
24:19	-	RFU：未实现，读为 0
18:16	APBPRES	APB1 总线时钟分频选择 0xx：不分频 100：2 分频 101：4 分频 110：8 分频 111：16 分频
15:11	-	RFU：未实现，读为 0
10:8	AHBPRES	AHB 时钟分频选择 0xx：不分频 100：2 分频 101：4 分频 110：8 分频 111：16 分频
7:6	STCLKSEL	CPU 内核 systick 工作时钟选择 00：SCLK 01：LSCLK 10：RFU 11：SYSCLK
5:3	-	RFU：未实现，读为 0
2:0	SYSCLKSEL	系统时钟源选择 000：RCHF

位号	助记符	功能描述
		001：RCHF 010：PLLL_VCO 011：LSCLK 100：RCMF 101: PLL_L 110: PLL_L 111：RCHF

10.8.2 RCHF 控制寄存器（CMU_RCHFCR）

名称	CMU_RCHFCR							
Offset	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-				FSEL			
位权限	U-0				R/W-0000			
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-1

位号	助记符	功能描述
31:20	-	RFU：未实现，读为 0
19:16	FSEL	RCHF 频率选择寄存器 (RCHF frequecny Select) 0000：8MHz 0001：16MHz 0010：24MHz 0011：32MHz 其他：RFU
15:1	-	RFU：未实现，读为 0
0	EN	RCHF 使能寄存器 (RCHF Enable) 1：使能 RCHF 0：关闭 RCHF

10.8.3 RCHF 调校寄存器（CMU_RCHFTR）

名称	**CMU_RCHFTR**							
offest	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24

位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIM							
位权限	R/W-1000 0000							

位号	助记符	功能描述
31:8	-	RFU：未实现，读为 0
7:0	TRIM	RCHF 频率调校寄存器，8’h00 表示频率最低，8’hFF 表示频率最高，调校范围为中心频率+/-30%，调校步长为中心频率 0.25%上电后芯片自动从 LDT0 读取 8MHz 调校值并写入此寄存器软件使用其他频率时，可以自行从 LDT0 指定地址读取调校信息并写入此寄存器，从而确保输出频率准确。 (RCHF Trim)

10.8.4 PLLL 控制寄存器（CMU_PLLLCR）

名称	CMU_PLLLCR							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PLLRCFG			PLLRTRIM		-	DB[9:8]	
位权限	R/W-100			R/W-01		U-0	R/W-01	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DB[7:0]							
位权限	R/W-11110011							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LOCKED	-				PLLINSEL		EN
位权限	R-0	U-0				R/W-00		R/W-0

位号	助记符	功能描述
31:29	PLLRCFG	V2I 电流档位配置

位号	助记符	功能描述
28:27	PLLRTRIM	V2I 电阻 trim 配置
25:16	DB	PLLL 倍频比 输入为 32768Hz，输出为 4.096MHz，则 DB=0001111100
15:8	-	RFU：未实现，读为 0
7	LOCKED	PLLL 锁定标志 1：PLLL 已锁定 0：PLLL 未锁定
6:3	-	RFU：未实现，读为 0
2:1	PLLINSEL	PLL 输入选择寄存器 00/11：XTLF 01/10：RCHF/256
0	EN	PLLL 使能寄存器 1：使能 PLLL 0：关闭 PLLL 【注】当 SYSCLK 选择 PLLL 作为时钟源时，无法关闭 PLLL

10.8.5 XTLF 控制寄存器（XTLF_CR）

名称	XTLF_CR							
offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				XTLFIPW			
位权限	U-0				R/W-1000			

Bit	助记符	功能描述
31:4	--	RFU：未实现，读为 0
3:0	XTLFIPW	XTLF 工作电流选择，电流越大表示振荡强度越高，上电复位后使用 1000 档位起振，起振后可以选用电流较小的档位以降低功耗，

Bit	助记符	功能描述
		实际应根据适配晶体的实测负阻特性选择合适的电流大小 0000 : 850nA 0001 : 800nA 0010 : 750nA 0011 : 700nA 0100 : 650nA 0101 : 600nA 0110 : 550nA 0111 : 500nA 1000 : 450nA (default) 1001 : 400nA 1010 : 350nA 1011 : 300nA 1100 : 250nA 1101 : 200nA 1110 : 150nA 1111 : 100nA

10.8.6 RCMF 控制寄存器（RCMF_CR）

名称	RCMF_CR							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-						PSC	
位权限	U-0						RW-00	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	TRIM							
位权限	RW-10000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

Bit	助记符	功能描述
31:18	--	未实现，读为 0
17:16	PSC	RCMF 分频寄存器
15:8	TRIM	RCMF 频率调校寄存器
7:1	--	未实现，读为 0
0	EN	RCMF 使能寄存器 0：关闭 RCMF 1：使能 RCMF

10.8.7 时钟控制中断使能寄存器（CMU_IER）

名称	CMU_IER							
offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					LFDET_IE	SYSCSE_IE	-
位权限	U-0					R/W-0	R/W-0	U-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2	LFDET_IE	XTLF 停振检测中断使能，1 有效
1	SYSCSE_IE	SYSCLK 选择错误中断使能，1 有效
0	-	RFU：未实现，读为 0

10.8.8 时钟控制中断标志寄存器（CMU_ISR）

名称	CMU_ISR							
offset	0x1C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					LFDETO	-	-
位权限	U-0					R-x	U-0	U-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					LFDET_IF	SYSCSE_IF	-
位权限	U-0					R/W-0	R/W-0	U-0

位号	助记符	功能描述

位号	助记符	功能描述
31:11	-	RFU：未实现，读为 0
10	LFDETO	低频晶体停振检测输出 1：未停振 0：停振
8	-	RFU：未实现，读为 0
7:3	-	RFU：未实现，读为 0
2	LFDET_IF	低频停振检测中断标志，硬件置位，软件写 1 清零 只有 LFDETO 不为 0 的情况下软件才能清除此寄存器
1	SYSCSE_IF	SYSCLK 时钟选择错误中断标志寄存器；当被选中的时钟源没有使能时，此中断标志置位，软件写 1 清零。
0	-	RFU：未实现，读为 0

10.8.9 外设总线时钟控制寄存器 1（CMU_PCLKCR1）

名称	CMU_PCLKCR1							
offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						COMP_PCE	SVD_PCE
位权限	U-0						R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PAD_PCE	ANAC_PCE	IWDT_PCE	SCU_PCE	PMU_PCE	RTC_PCE	LPT16_PCE	LPT32_PCE
位权限	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
30:10	-	RFU：未实现，读为 0
9	COMP_PCE	COMP 总线时钟使能，高使能
8	SVD_PCE	SVD 总线时钟使能，高使能
7	PAD_PCE	PADCFG 总线时钟使能，高使能
6	ANAC_PCE	ANAC 总线时钟使能，高使能 此寄存器用于控制 SVD、比较器的总线时钟
5	IWDT_PCE	IWDT 总线时钟使能，高使能
4	SCU_PCE	SCU 总线时钟使能，高使能
3	PMU_PCE	PMU 总线时钟使能，高使能
2	RTC_PCE	RTC 总线时钟使能，高使能

位号	助记符	功能描述
1	LPT16_PCE	LPTIM16 总线时钟使能，高使能
0	LPT32_PCE	LPTIM32 总线时钟使能，高使能

10.8.10 外设总线时钟控制寄存器 2（CMU_PCLKCR2）

名称	CMU_PCLKCR2							
offset	0x24							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-						PAE_PCE	-
位权限	U-0						R/W-0	U-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						MACC_EN	-
位权限	U-0						R/W-0	U-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WWDT_PCE	RAMBIST_PCE	NVM_PCE	DMA_PCE	LCD_PCE	AES_PCE	TRNG_PCE	CRC_PCE
位权限	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0

位号	助记符	功能描述
31:9	-	RFU：未实现，读为 0
17	ADC_PCE	ADC 总线时钟使能，高使能
16:10	-	RFU：未实现，读为 0
9	MACC_PCE	MACC 总线时钟使能，高使能
8	-	RFU：未实现，读为 0
7	WWDT_PCE	WWDT 总线时钟使能，高使能
6	RAMBIST_PCE	RAMBIST 总线时钟使能，高使能
5	NVM_PCE	NVMIF（Flash 擦写控制器）总线时钟使能，高使能
4	DMA_PCE	DMA 总线时钟使能，高使能
3	LCD_PCE	LCD 总线时钟使能，高使能
2	AES_PCE	AES 总线时钟使能，高使能
1	TRNG_PCE	RNG 总线时钟使能，高使能
0	CRC_PCE	CRC 总线时钟使能，高使能

10.8.11 外设总线时钟控制寄存器 3（CMU_PCLKCR3）

名称	CMU_PCLKCR3
Offset	0x28

位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							I2C_PCE
位权限	U-0							R/W-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					-	-	-
位权限	U-0					U-0	U-0	U-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	UCIR_PCE	UART5_PCE	UART4_PCE	-		UART1_PCE	UART0_PCE
位权限	U-0	R/W-0	R/W-0	R/W-0	U-0		R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					SPI2_PCE	SPI1_PCE	-
位权限	U-0					R/W-0	R/W-0	U-0

位号	助记符	功能描述
31:25	-	RFU：未实现，读为 0
24	I2C_PCE	I2C 总线时钟使能，高有效(I2C APB bus clock enable)
23:15	-	RFU：未实现，读为 0
14	UCIR_PCE	UART 红外调制工作时钟使能，高有效(UART infra-red APB bus clock enable)
13	UART5_PCE	UART5 总线时钟使能，高有效(UART5 APB bus clock enable)
12	UART4_PCE	UART4 总线时钟使能，高有效(UART4 APB bus clock enable)
11:10	-	RFU：未实现，读为 0
9	UART1_PCE	UART1 总线时钟使能，高有效(UART1 APB bus clock enable)
8	UART0_PCE	UART0 总线时钟使能，高有效(UART0 APB bus clock enable)
7:3	-	RFU：未实现，读为 0
2	SPI2_PCE	SPI2 总线时钟使能，高有效(SPI2 APB bus clock enable)
1	SPI1_PCE	SPI1 总线时钟使能，高有效(SPI1 APB bus clock enable)
0	-	RFU：未实现，读为 0

10.8.12 外设总线时钟控制寄存器 4（CMU_PCLKCR4）

名称	CMU_PCLKCR4							
offset	0x2C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							BSTIM16_PCE
位权限	U-0							R/W-0

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	IPT_PCE	ET4CKEN	ET3CKEN	ET2CKEN	ET1CKEN	BT2CKEN	BT1CKEN	BSTIM32_PCE
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
8	BSTIM16_PCE	基本定时器 BSTIM16 总线时钟使能，高使能
7	IPT_PCE	IPTimer 时钟使能，高使能
6	ET4CKEN	Etimer4 时钟使能，高使能
5	ET3CKEN	Etimer3 时钟使能，高使能
4	ET2CKEN	Etimer2 时钟使能，高使能
3	ET1CKEN	Etimer1 时钟使能，高使能
2	BT2CKEN	BaseTimer2 时钟使能，高使能
1	BT1CKEN	BaseTimer1 时钟使能，高使能
0	BSTIM32_PCE	基本定时器 BSTIM32 总线时钟使能，高使能

10.8.13 外设独立工作时钟控制寄存器 1（CMU_OPCCR1）

名称	CMU_OPCCR1							
offset	0x30							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EXTICKE	EXTICKS	-					
位权限	R/W-0	R/W-0	U-0					
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			I2C0CKE	-		I2C0CKS	
位权限	U-0			R/W-0	U-0		R/W-00	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						UART1CKE	UART0CKE
位权限	U-0						R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	-			UART1CKS		UART0CKS	
位权限	U-0	U-0			R/W-00		R/W-00	

位号	助记符	功能描述
31	EXTICKE	EXTI 工作时钟使能，高有效
30	EXTICKSEL	EXTI 中断采样时钟选择 1：外部引脚中断使用 LSCLK 采样 0：外部引脚中断使用 HCLK 采样 *建议在关闭所有 EXTI 中断的情况下设置，设置完成后再使能 EXTI 中断
29:21	-	RFU：未实现，读为 0

位号	助记符	功能描述
20	I2CCKE	I2C 工作时钟使能
19:18	-	RFU：未实现，读为 0
17:16	I2CCKS	I2C 主机工作时钟选择 00：APBCLK 01：RCHF 10：SYSCLK 11：APBCLK
15:10	-	RFU：未实现，读为 0
9	UART1CKE	UART1 工作时钟使能，高有效
8	UART0CKE	UART0 工作时钟使能，高有效
7:4	-	RFU：未实现，读为 0
3:2	UART1CKS	UART1 工作时钟选择 00：APBCLK 01：RCHF 10：SYSCLK 11：RFU
1:0	UART0CKS	UART0 工作时钟选择 00：APBCLK 01：RCHF 10：SYSCLK 11：RFU

10.8.14 外设独立工作时钟控制寄存器 2（CMU_OPCCR2）

名称	CMU_OPCCR2							
offset	0x34							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-	RNGPRSC			IPTCKE		IPTCKS	
位权限	U-0	R/W-000			R/W-0		R/W-00	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-	NVMCKE	RNGCKE	-				
位权限	U-0	R/W-0	R/W-0	U-0				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	LPT16CKE	LPT16CKS		LPT32CKE	-		LPT32CKS	
位权限	R/W-0	R/W-00		R/W-0	U-0		R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BST16CKE	BST16CKS		BST32CKE	-		BST32CKS	
位权限	R/W-0	R/W-00		R/W-0	U-0		R/W-00	

位号	助记符	功能描述

位号	助记符	功能描述
31	-	RFU：未实现，读为 0
30:28	RNGPRSC	随机数发生器工作时钟分频 000：不分频 001：2 分频 010：4 分频 011：8 分频 100：16 分频 101：32 分频 110, 111：RFU
27	IPTCKE	IPTIM 工作时钟使能，高有效；4 个 IPTIM 同时控制
26	-	RFU：未实现，读为 0
25:24	IPTCKS	IPTIM 工作时钟选择；4 个 IPTIM 同时控制 00：PLL_L 01：LSCLK 10：RCHF 11：APBCLK
22	NVMCKE	Flash 擦写时钟使能，高有效
21	RNGCKE	随机数发生器工作时钟使能，高有效
20:16	-	RFU：未实现，读为 0
15	LPT16CKE	LPTIM16 工作时钟使能，高有效
14:13	LPT16CKS	LPTIM16 工作时钟选择 00：APBCLK 01：LSCLK 10：RCMF_PSC 11：PLL_L
12	LPT32CKE	LPTIM 工作时钟使能，高有效
11:10	-	RFU：未实现，读为 0
9:8	LPT32CKS	LPTIM 工作时钟选择 00：APBCLK 01：LSCLK 10：RCMF_PSC 11：PLL_L
7	BST16CKE	BSTIM16 工作时钟使能，高有效
6:5	BST16CKS	BSTIM16 工作时钟源选择 00：APBCLK 01：LSCLK 10：RCMF_PSC 11：SYSCLK
4	BST32CKE	BSTIM32 工作时钟使能，高有效
3:2	-	RFU：未实现，读为 0
1:0	BST32CKS	BSTIM32 工作时钟源选择 00：APBCLK 01：LSCLK 10：RCMF_PSC 11：SYSCLK

10.8.15 计量模块工作时钟控制寄存器（CMU_EMUCCR）

名称	CMU_EMUCCR							
offset	0x38							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	HFPRSC				REF_CKS		EMU_CKS	
位权限	R/W-0000				R/W-00		R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		REF_CKE	EMU_CKE	-			EMU_PCE
位权限	U-0		R/W-0	R/W-0	U-0			R/W-0

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:12	HFPRSC	高频时钟预分频，用于对 PLL_L 和外部输入时钟进行分频，得到 4.096MHz 计量时钟 0000：不分频 0001：2 分频 0010：4 分频 0011：6 分频 0100：8 分频 0101：12 分频 0110：16 分频 Others：RFU
11:10	REF_CKS	REF 和 PN 模块工作时钟选择 00：PLL_L 01：LSCLK 10：RCMF 11：PLL_L
9:8	EMU_CKS	计量模块数字部分和 SDM 工作时钟选择 00：PLL_L/2 01：LSCLK 10：RCMF/2 11：PLL_L/2
7	-	RFU：未实现，读为 0
6	-	RFU：未实现，读为 0
5	REF_CKE	REF 和 PN 模块工作时钟使能，高有效
4	EMU_CKE	EMU 工作时钟使能，高有效
3:1	-	RFU：未实现，读为 0

位号	助记符	功能描述
0	EMU_PCE	计量模块寄存器总线时钟使能，高有效 访问计量模块寄存器前必须置位此寄存器

10.8.16 ADC 时钟控制寄存器（ADC_CCR）

名称	ADC_CCR							
offset	0x40							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				CKS			CKE
位权限	U-0				R/W-010			R/W-0

Bit	助记符	功能描述
31:4	--	RFU：未实现，读为 0
3:1	CKS	ADC 工作时钟选择寄存器 000：RCMF 001：RCMF/2 010：RCMF/4 011：RCMF/8 100：RCMF/16 101：RCMF/32 110：RCMF/64 111：XTLF
0	CKE	ADC 工作时钟使能 0：关闭 ADC 工作时钟 1：使能 ADC 工作时钟

10.8.17 RTC 虚拟调校时钟控制寄存器（CMU_VCC_CR）

名称	CMU_VCC_CR							
offset	0x44							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16

位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	VCALS	-					PRS	
位权限	R/W-0	U-0					R/W-00	

Bit	助记符	功能描述
31:8	--	RFU：未实现，读为 0
7	VCALS	RTC 虚拟调校时钟选择 0：PLL_L 1：PLLL_VCO
6:2	--	RFU：未实现，读为 0
1:0	PRS	RTC 虚拟调校时钟预分频，用于对 VCALS 输出时钟进行分频 00：不分频 01：2 分频 10：3 分频 11：4 分频 目标是得到 16.384M 的 VCAL 时钟 假设 VCALS=0，PLLL=16.384M，则 PRS=00 假设 VCALS=1，PLL_VCO=49.152M，则 PRS=10

11 电源电压监测（SVD）

11.1 概述

电源检测电路主要用来监测外部主电源的供电情况，及时检测到外部主电源欠压或恢复的情况，并给出中断信号。电源检测电路可关断或周期使能以节省功耗。

特点：

- 检测 VDD、SVS 引脚电压，电压低于或高于设定的阈值时产生中断
- 低压检测范围 1.8V~4.8V，15 级可编程阈值档位，档位间隔 0.214V
- VRTC 电源检测，4 级可编程阈值档位
- 电压检测迟滞窗口 0.1V
- 可关断或间歇式工作
- 支持 1 个外部通道直接输入与内部基准电压源比较
- 外部通道支持 100mV 窗口
- SVS 支持外部输入电压高于电源

11.2 结构框图

SVD 包含 VDD 检测电路。

下图是 VDD 检测电路的模块框图。

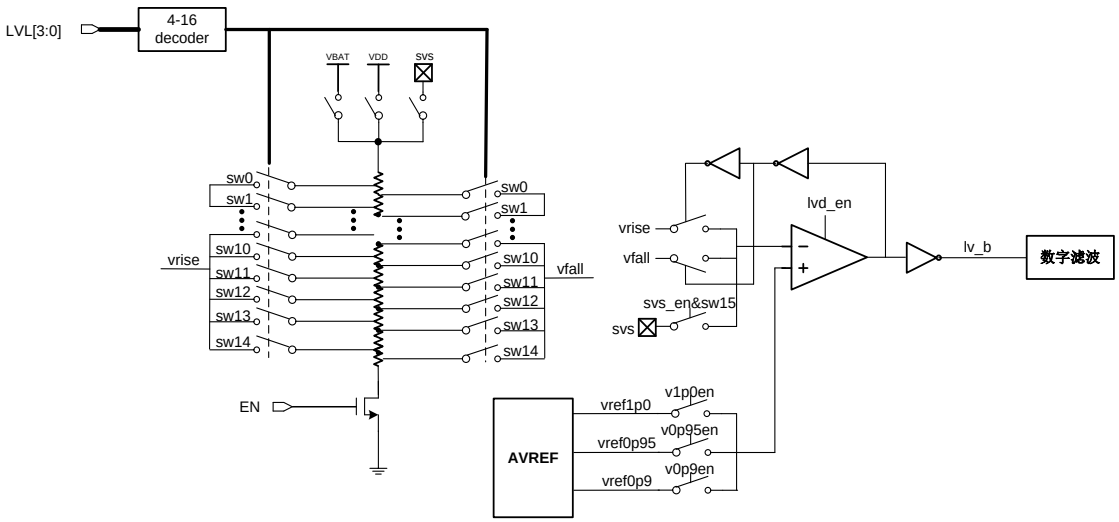


图 11-1VDD 检测电路框图

VDD检测共有15个内部阈值通道和1个外部通道，内部通道用于芯片电源检测，外部通道用于外部输入信号与内部基准电压比较。

11.3 引脚定义

SVD模块可以直接检测芯片主电源（VDD），也可以通过SVS引脚（PF6）检测外部电压信号。检测SVS输入时，需要将PF6的FCR寄存器配置为11（analog function）。

11.4 功能描述

电源检测电路可以用来检测主电源电压及外部电压。电源电压通过分压电阻产生15级检测电平，检测范围1.8V~4.8V，每级相差0.214V；另外还支持1路外部输入检测电平，共16级检测电平。通过16选1 MUX送入比较器，与内部参考电压相比较，根据低压报警阈值设置，若待检测电平低于参考电压，引起输出电压跳变，会产生欠压中断，通知MCU及时处理该事件；而当VDD恢复至阈值以上（有大约0.1V迟滞窗口），则会产生欠压恢复中断。

电源检测电路可由软件配置使能或禁止工作。为节省功耗，使能时又可分为常使能和间歇工作两种模式。间歇工作时，可通过设置节DSEF寄存器设置开启时间间隔。

常使能条件下SVD从欠压到过压有0.1V回滞窗口，而间歇使能情况下没有回滞窗口；对于内部通道，可以通过软件配合，即欠压中断后人为设置一个较高的过压阈值，来解决窗口问题。而对于SVS通道，则需要特殊设计，由数字电路锁存上一次间歇窗口的判决结果，作为本次间歇窗口中的阈值选择依据，从而实现SVS的下降阈值和上升阈值选择。相应的，BG需要输出1.0V、0.95V、0.9V三个基准电压。

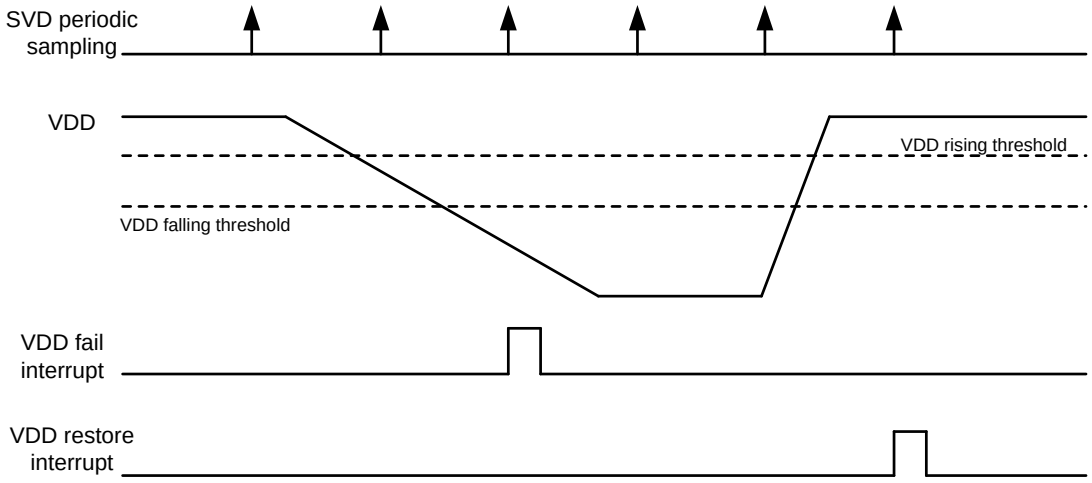


图 11-2 电源检测电路间歇工作模式

间歇工作时，当软件使能SVD的间隙使能后，SVD并不一定会立刻工作，而是要等待下一个开启窗口到来。而常使能情况下，软件开启SVD后经过一到两个LSCLK时钟同步周期后，SVD就会开始工作。SVD开启后到输出稳定建立大约需要100us时间，软件读取SVD输出时需要注意。

如果芯片进入休眠模式后关闭了所有时钟，又希望使用SVD，则需要在休眠前将SVD设置为常使能，并且关闭数字滤波功能。

阈值窗口：

- 在常使能/内部通道模式下，检测阈值有窗口，下降阈值和上升阈值窗口为0.1V，不使能到使能时检测下降阈值。
- 在间歇使能/内部通道模式下，在每次间歇使能启动时（即不使能到使能时）检测下降阈值，因此没有阈值窗口，需要软件配合，即在前次间歇使能检测到欠压时，软件将阈值档位调高一档；在前次间歇使能检测到非欠压时，软件将阈值档位恢复。
- 在常使能/外部通道模式下，输入的基准电压为三档位输入，检测阈值没有窗口，需要软件配合，即在检测到欠压时，软件将阈值档位调高一档；在检测到非欠压时，软件将档位恢复。
- 在间歇使能/外部通道模式下，输入的基准电压为三档位输入，检测阈值没有窗口，需要软件配合，即在前次间歇使能检测到欠压时，软件将阈值档位调高一档；在前次间歇使能检测到非欠压时，软件将档位恢复。

11.4.1 间歇使能模式

在休眠模式下可以通过间歇使能来降低SVD的平均功耗。在DeepSleep模式下，AVREF默认关闭，此时间歇启动SVD的同时还要启动AVREF，数字电路需要先等待AVREF建立，才能采样SVD输出。AVREF使能后硬件自动等待不少于100us SVD建立时间，硬件才锁存SVD输出信号。SVD开启窗口中，SVD加Avref总功耗小于3uA。如果开启间隔是62.5ms，则平均电流大约为70nA；如果开启间隔是1s，则平均电流小于5nA。

11.4.2 外部电源检测

SVD除了可以检测芯片电源，也可以对外部电压信号进行掉电或上电检测。
外部电源检测通过SVS引脚（PF6）实现，SVS的输入可以采用外部电阻分压或内部电阻分压后，再输入到比较器进行检测。当外部待检测电压高于芯片电源时，推荐使用外部电阻分压的方式，得到低于芯片电源的SVS输入；当外部待检测电压低于或等于芯片电源时，则可以直接输入到SVS管脚，通过内部电阻分压进行检测。使用SVS前需要将PF6引脚设置为模拟功能。

下图为外部电阻分压的外部电源检测：

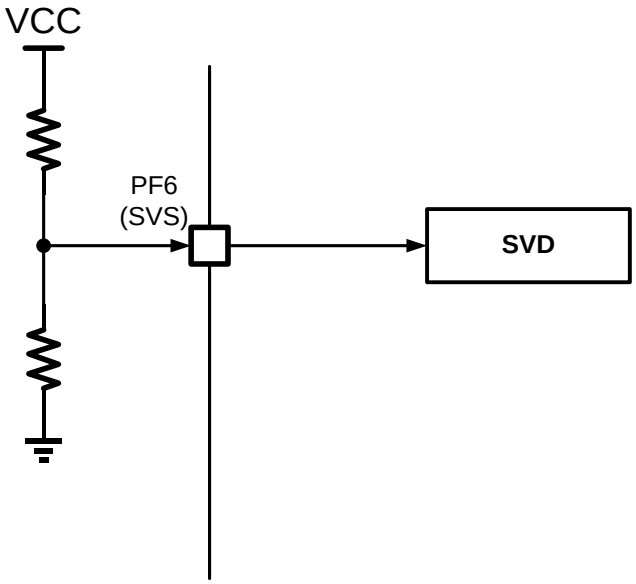


图 11-3 外部电阻分压用于外部电源检测

下图为内部电阻分压的外部电源检测：

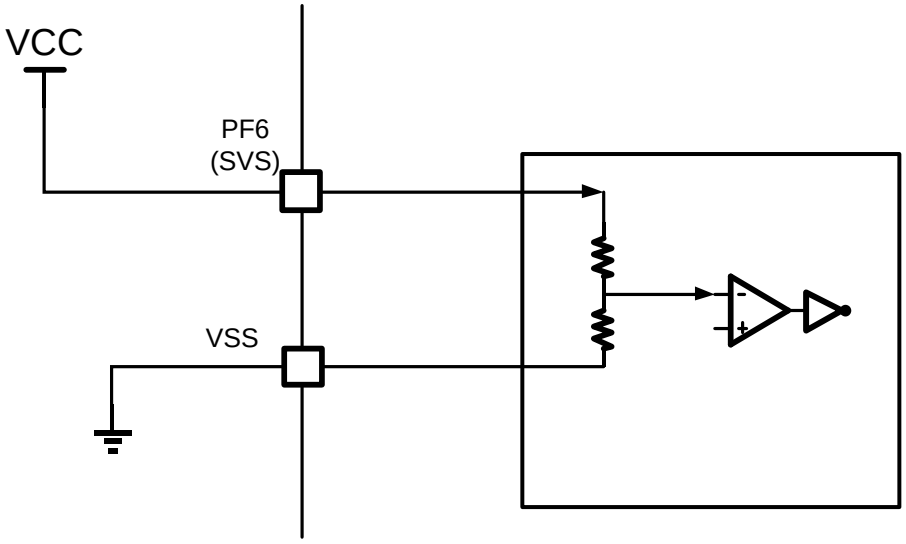


图 11-4 内部电阻分压用于外部电源检测

寄存器配置方法如下表：

SVSEN	SVDLVL	说明
0	X	外部电源检测通道关闭，仅检测内部电源电压
1	1111	外部电压输入不做内部分压，直接输入到比较器与内部基准电压比较
	0000~1110	外部电压输入先经过内部电阻分压，然后再输入到比较器与内部基准电压比较 分压后的档位参见后续章节描述

注意，使用SVS监视外部电压时，必须将PF6配置为模拟功能。

11.4.3 VDD 检测

检测VDD时，需要通过SVSEL寄存器选择检测对象，配置SVDLVL检测阈值，然后置位SVD_CR.EN寄存器来使能VDD检测功能。

通过SVSEN和SVDLVL寄存器可以选择电压检测对象和检测阈值。

内部电源检测：SVSEN = 0，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 100，比较基准1.0V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.800	1.900
0001	2.014	2.114
0010	2.229	2.329
0011	2.443	2.543
0100	2.657	2.757
0101	2.871	2.971
0110	3.086	3.186
0111	3.300	3.400
1000	3.514	3.614
1001	3.729	3.829
1010	3.943	4.043
1011	4.157	4.257
1100	4.371	4.471
1101	4.586	4.686
1110	4.800	4.900
1111	N/A	N/A

内部电源检测：SVSEN = 0，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 010，比较基准0.95V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.650	1.742
0001	1.846	1.938
0010	2.043	2.135
0011	2.239	2.331
0100	2.436	2.527

0101	2.632	2.723
0110	2.829	2.921
0111	3.025	3.117
1000	3.221	3.313
1001	3.418	3.510
1010	3.614	3.706
1011	3.811	3.902
1100	4.007	4.098
1101	4.204	4.296
1110	4.400	4.492
1111	N/A	N/A

内部电源检测：SVSEN = 0，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 001，比较基准0.9V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.500	1.583
0001	1.678	1.762
0010	1.858	1.941
0011	2.036	2.119
0100	2.214	2.298
0101	2.393	2.476
0110	2.572	2.655
0111	2.750	2.833
1000	2.928	3.012
1001	3.108	3.191
1010	3.286	3.369
1011	3.464	3.548
1100	3.643	3.726
1101	3.822	3.905
1110	4.000	4.083
1111	N/A	N/A

外部电压检测：SVSEN =1，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 100，比较基准1.0V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.800	1.900
0001	2.014	2.114
0010	2.229	2.329
0011	2.443	2.543
0100	2.657	2.757
0101	2.871	2.971
0110	3.086	3.186
0111	3.300	3.400
1000	3.514	3.614
1001	3.729	3.829
1010	3.943	4.043

1011	4.157	4.257
1100	4.371	4.471
1101	4.586	4.686
1110	4.800	4.900
1111	1.2	1.2

外部电压检测：SVSEN =1，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 010，比较基准 0.95V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.650	1.742
0001	1.846	1.938
0010	2.043	2.135
0011	2.239	2.331
0100	2.436	2.527
0101	2.632	2.723
0110	2.829	2.921
0111	3.025	3.117
1000	3.221	3.313
1001	3.418	3.510
1010	3.614	3.706
1011	3.811	3.902
1100	4.007	4.098
1101	4.204	4.296
1110	4.400	4.492
1111	1.1	1.1

外部电压检测：SVSEN =1，{VREF1P0EN, VREF0P95EN, VREF0P9EN} = 001，比较基准0.9V

SVDLVL	上升阈值（V）	下降阈值（V）
0000	1.500	1.583
0001	1.678	1.762
0010	1.858	1.941
0011	2.036	2.119
0100	2.214	2.298
0101	2.393	2.476
0110	2.572	2.655
0111	2.750	2.833
1000	2.928	3.012
1001	3.108	3.191
1010	3.286	3.369
1011	3.464	3.548
1100	3.643	3.726
1101	3.822	3.905
1110	4.000	4.083
1111	1.0	1.0

11.5 寄存器

模块基地址：0x4001_2800

offset 地址	名称	符号
0x00	SVD 配置寄存器 （SVD Config Register）	SVD_CFGR
0x04	SVD 控制寄存器 （SVD Control Register）	SVD_CR
0x08	SVD 中断使能寄存器 （SVD Interrupt Enable Register）	SVD_IER
0x0C	SVD 状态和标志寄存器 （SVD Interrupt Status Register）	SVD_ISR
0x10	SVD 参考电压选择寄存器 （SVD reference Voltage Select Register）	SVD_VSR

11.5.1 SVD 配置寄存器（SVD_CFGR）

名称	SVD_CFGR							
offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LVL				DFEN	MOD	ITVL	
位权限	R/W-0000				R/W-1	R/W-0	R/W-00	

位号	助记符	功能描述
31:8	-	RFU：未实现，读为 0
7:4	LVL	SVD 报警阈值设置，档位定义参见 11.4.3VDD 检测 (SVD voltage level)
3	DFEN	数字滤波使能（SVDMODE=1 时必须置 1）(digital filter enable) 1：启动 SVD 输出的数字滤波 0：关闭 SVD 输出的数字滤波
2	MOD	SVD 工作模式选择，配置模式后还要置位 SVDEN 才会启动 SVD (SVD working mode) 1：间歇使能模式

位号	助记符	功能描述
		0：常使能模式 注意：间歇使能模式下必须开启数字滤波
1:0	ITVL	SVD Interval，SVD 间歇使能间隔 (SVD periodic interval) 00：62.5ms 01：256ms 10：1s 11：4s

11.5.2 SVD 控制寄存器（SVD_CR）

名称	SVD_CR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							TE
位权限	U-0							R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					VBATDET_EN	SVSEN	EN
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:9	-	RFU：未实现，读为 0
8	TE	SVD 测试使能，避免写 1 (SVD test enable)
7:3	-	RFU：未实现，读为 0
2	VBATDET_EN	Dummy
1	SVSEN	SVS 通道检测使能 1：使能 SVS 通道检测 0：禁止 SVS 通道检测 当 SVSEN=1 时，根据 LVL 寄存器设置 SVS 输入后是否经过内部电阻分压；如果 LVL=1111，则 SVS 输入不做分压，如果 LVL 不等于 1111，则 SVS 输入经过内部电阻分压
0	EN	SVD 使能 (SVD enable) 1：启动 SVD 0：关闭 SVD

11.5.3 SVD 中断使能寄存器（SVD_IER）

名称	SVD_IER							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						PFIE	PRIE
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:2	-	RFU：未实现，读为 0
1	PFIE	电源跌落中断使能寄存器(Power Fall interrupt enable) 1：允许电源跌落中断 0：禁止中断
0	PRIE	电源恢复中断使能寄存器(Power Rise interrupt enable) 1：允许电源恢复中断 0：禁止中断

11.5.4 SVD 状态和标志寄存器（SVD_ISR）

名称	SVD_ISR							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							SVDO
位权限	U-0							R-x
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SVDR	-					PFF	PRF
位权限	R-x	U-0					R/W-0	R/W-0

位号	助记符	功能描述
31:9	-	RFU：未实现，读为 0

位号	助记符	功能描述
8	SVDO	SVD 电源检测输出 (SVD output) 1：电源电压高于 SVD 当前阈值 0：电源电压低于 SVD 当前阈值
7	SVDR	SVD 输出锁存信号，数字电路锁存的 SVD 状态 (SVD registered output)
6:2	-	RFU：未实现，读为 0
1	PFF	电源跌落中断标志寄存器，电源电压跌落到 SVD 阈值之下时置位，软件写 1 清零 (Power fall flag,write 1 to clear)
0	PRF	电源恢复中断标志寄存器，电源电压上升到 SVD 阈值之上时置位，软件写 1 清零 (Power rise flag，write1to clear)

11.5.5 SVD 参考电压选择寄存器（SVD_VSR）

名称	SVD_VSR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit0	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					V1P0EN	V0P95EN	V0P9EN
位权限	U-0					R/W-1	R/W-0	R/W-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2	V1P0EN	1.0V 基准输入使能信号 (1.0V reference enable) 1：使能 1.0V 基准输入 0：关闭 1.0V 基准输入
1	V0P95EN	0.95V 基准输入使能信号 (0.95V reference enable) 1：使能 0.95V 基准输入 0：关闭 0.95V 基准输入
0	V0P9EN	0.9V 基准输入使能信号 (0.9V reference enable) 1：使能 0.9V 基准输入 0：关闭 0.9V 基准输入

12 AES 硬件运算单元（AES）

12.1 功能描述

AES单元主要功能如下：

- 支持解密密钥扩展
- 支持128bit/192bit/256bit的密钥长度
- 支持ECB，CBC，CTR，GCM
- 支持DMA进行自动数据传输
- 支持GF（2^128）域下的乘法，支持GMAC

12.2 工作模式

AES有4种工作模式，通过配置MODE[1:0]寄存器设置。

模式1：用存储在AES_KEYRx寄存器中的密钥加密。

模式2：密钥扩展，把初始存储在AES_KEYRx寄存器的加密密钥覆盖成在密钥扩展完成后存储在内部寄存器的密钥计算结果。

模式3：用存储在AES_KEYRx寄存器中的解密密钥（预计算的）解密。

模式4：用存储在AES_KEYRx寄存器中的加密密钥进行密钥扩展和解密。（在CTR模式下不使用）

首先通过配置MODE[1:0]寄存器确定工作模式，MODE寄存器必须在AES使能前（EN=0时）才能够配置。KEY寄存器也应该在AES使能前配置。之后配置数据流处理模式寄存器CHMOD[1:0]，在CBC/CTR/GCM模式下还需要配置IV寄存器。

接着可以使能EN，在模式1/模式3/模式4下，AES模块等待软件往AES_DINR寄存器写入输入数据，写4次写完128bit后AES开始计算。在模式2时，使能EN后就马上进行密钥扩展运算了。

计算完成后标志CCF会置起，如果CCFIE=1，会产生一个中断信号。软件再从AES_DOUTR寄存器中读4次共128bit的结果。

AES还支持DMA模式。通过配置DMAOUTEN=1和DMAINEN=1，AES可以配合DMA连续的处理数据，无需CPU的介入。

错误标志RDERR和WRERR会在一次错误的读写操作时置起，如果ERRIE使能，还会产生相应的错误中断。AES在产生错误后还会继续正常工作。

通过重置EN寄存器能够在任何时候复位AES模块。

12.3 AES 数据流处理模式

AES有4种数据流处理模式：ECB，CBC，CTR，GCM。

12.3.1 ECB 模式

默认的工作模式，该模式下无需使用IV寄存器，每个block单独进行加解密计算。加解密流程如图12-1和图12-2所示。

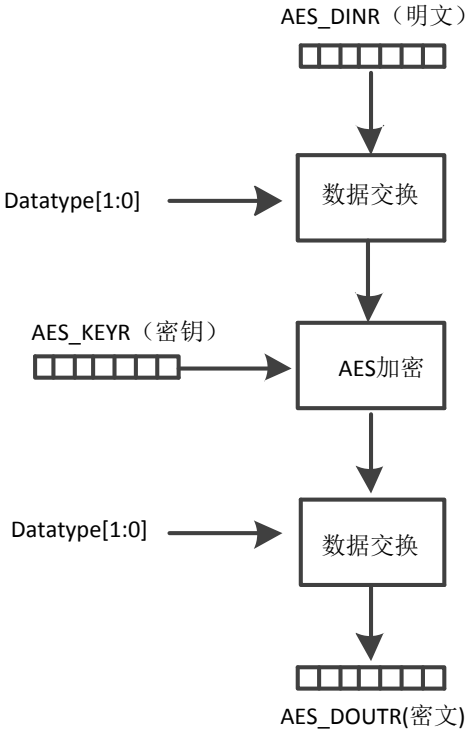


图 12-1 ECB 模式加密流程

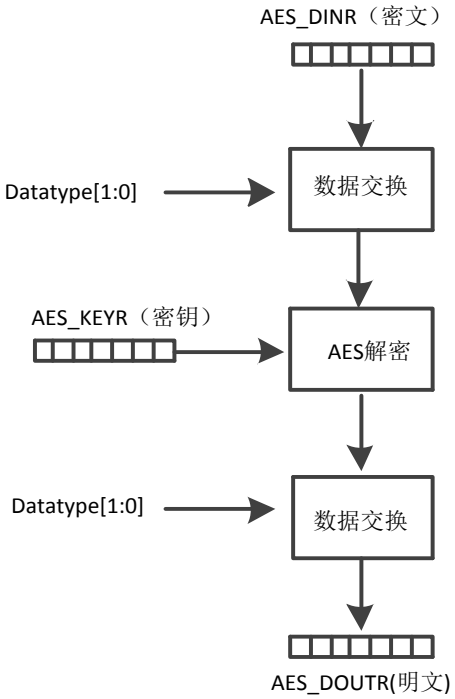


图 12-2 ECB 模式解密流程

12.3.2 CBC 模式

每个block的明文数据与前一block的加密结果异或后作为加密的数据输入。第一个block需要一个初始的IVRx寄存器值。加密时异或操作在加密前而解密时异或操作在加密后。工作流程如图12-3和图12-4所示。

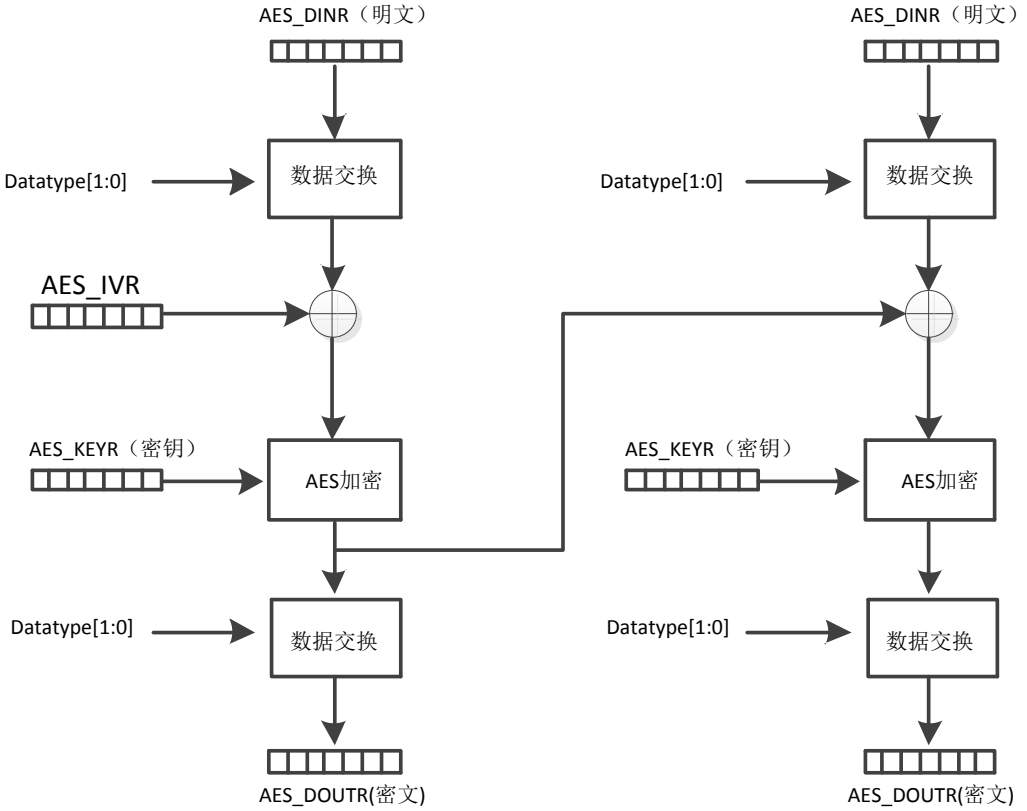


图 12-3 CBC 加密过程

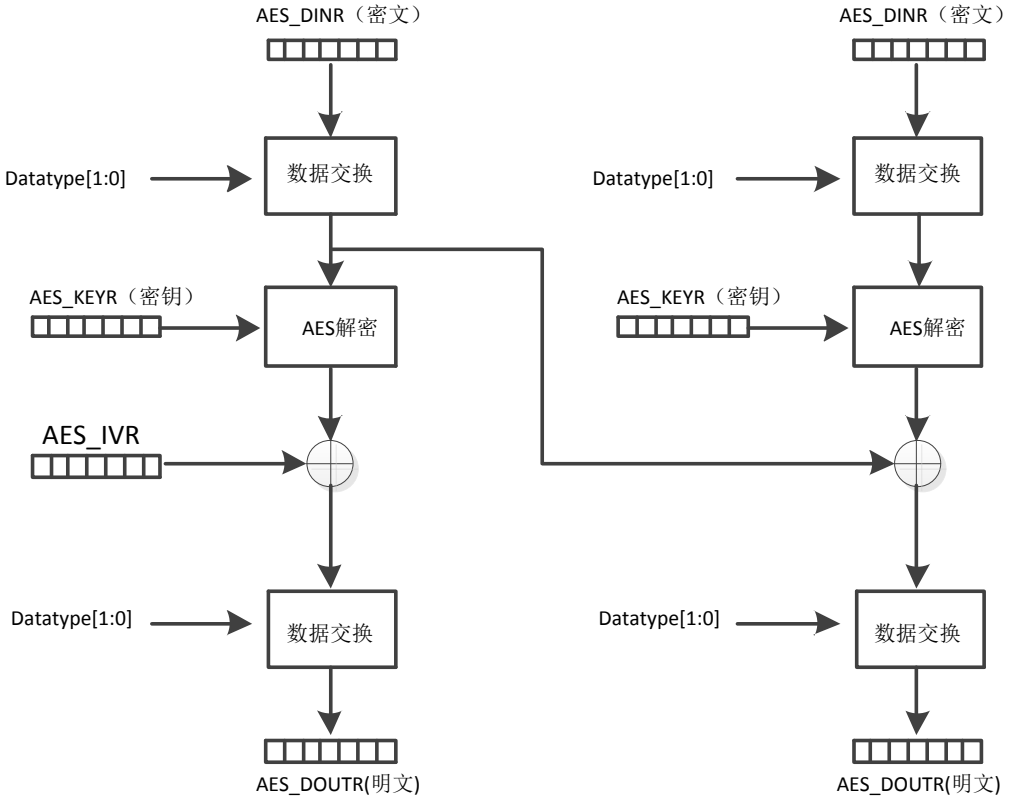


图 12-4 CBC 解密过程

注：在AES工作时读取AES_IVR寄存器的值为0x00000000

12.3.3 暂停模式

如果一个更高优先级的数据需要处理，当前的数据运算是可以暂停的。暂停的数据处理在加解密运算模式下都能够恢复。仅在CPU参与的模式下可用，DMA模式下不可用。

正确的工作流程为：数据在一个block的结果被读完后暂停。
通过对EN bit写0暂停AES。软件读AES_IVRx寄存器中的值并存储，在恢复运算时该值需要被写入AES_IVRx寄存器。
流程如图12-5所示

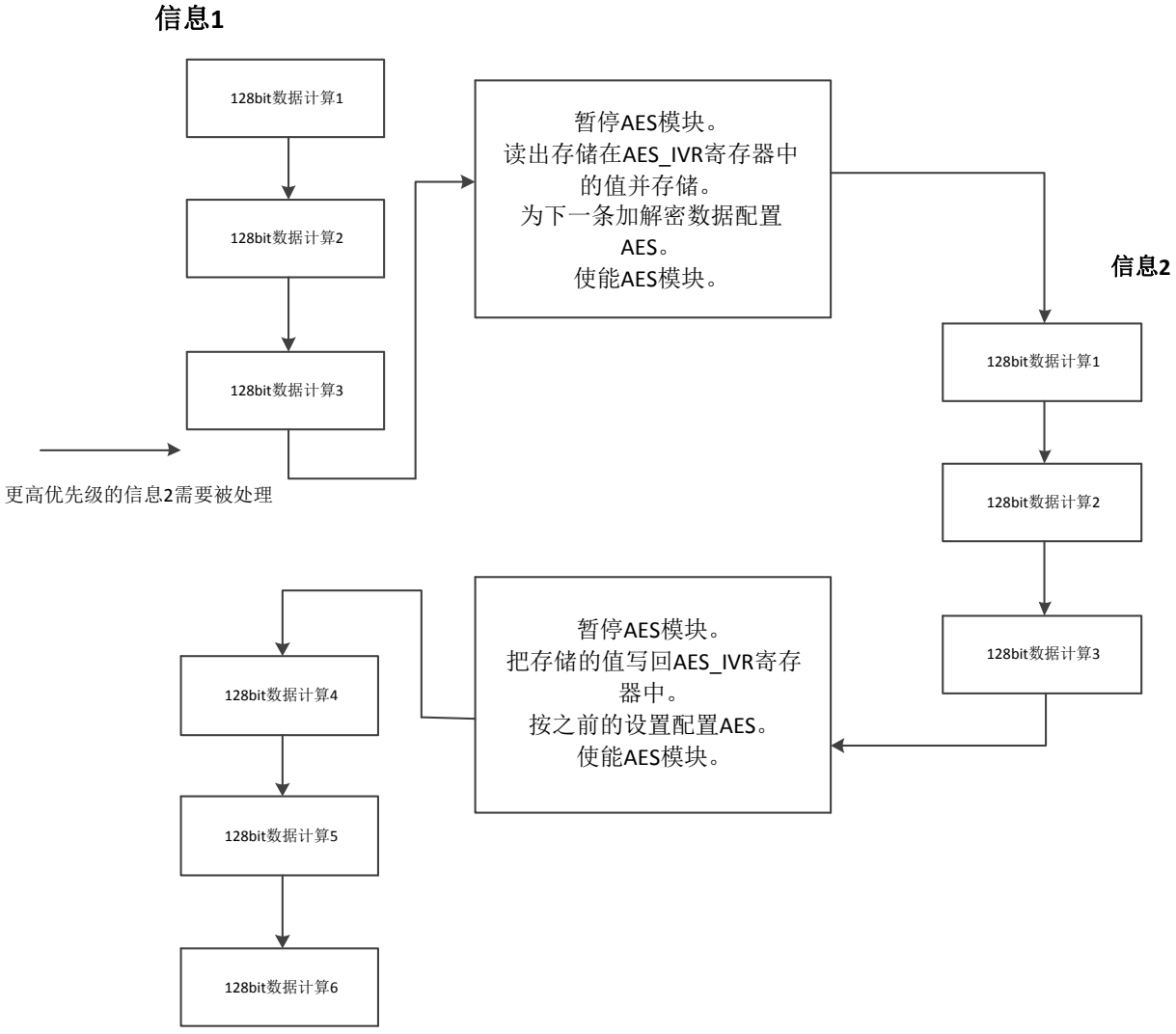


图 12-5 暂停模式流程

12.3.4 CTR 模式

该模式下，一个32bit的计数器和一个随机数被用作加解密模块的输入。结果与明文数据进行异或。流程如图12-6和图12-7所示。

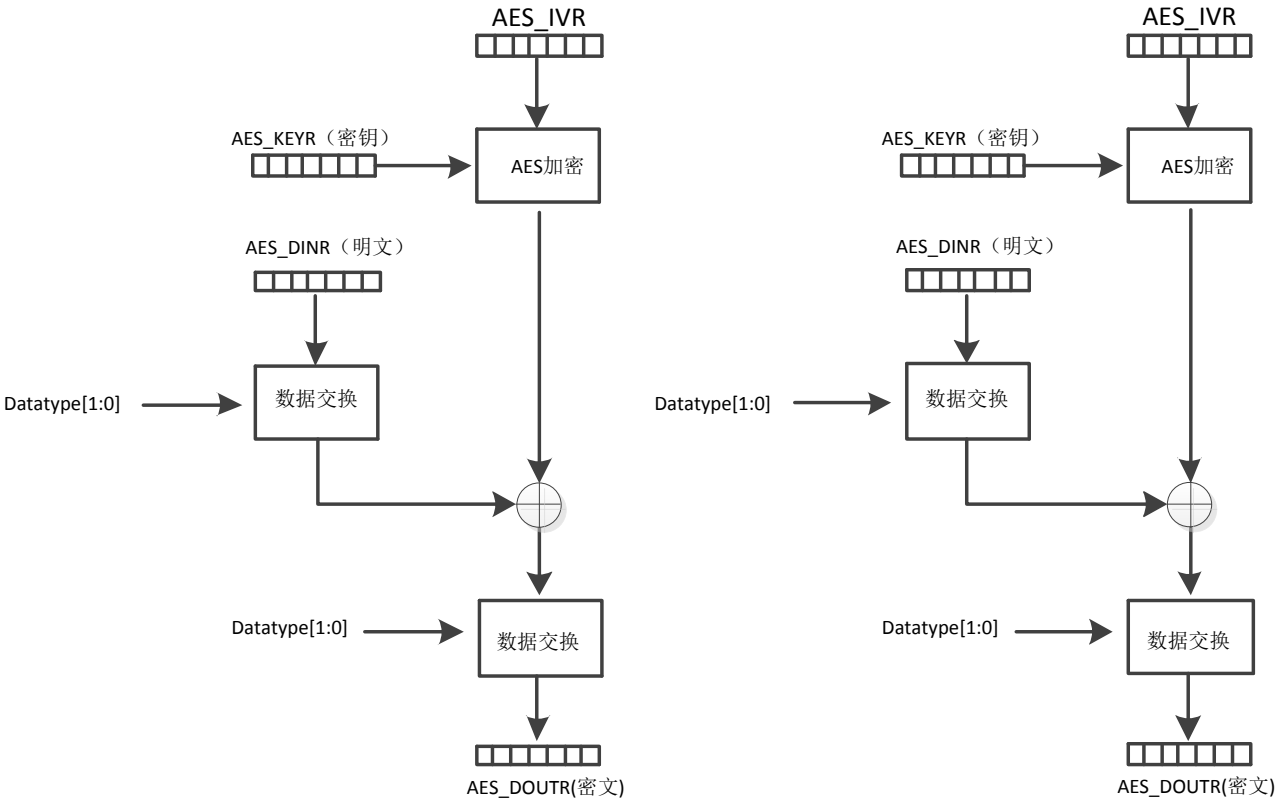


图 12-6 CTR 加密流程

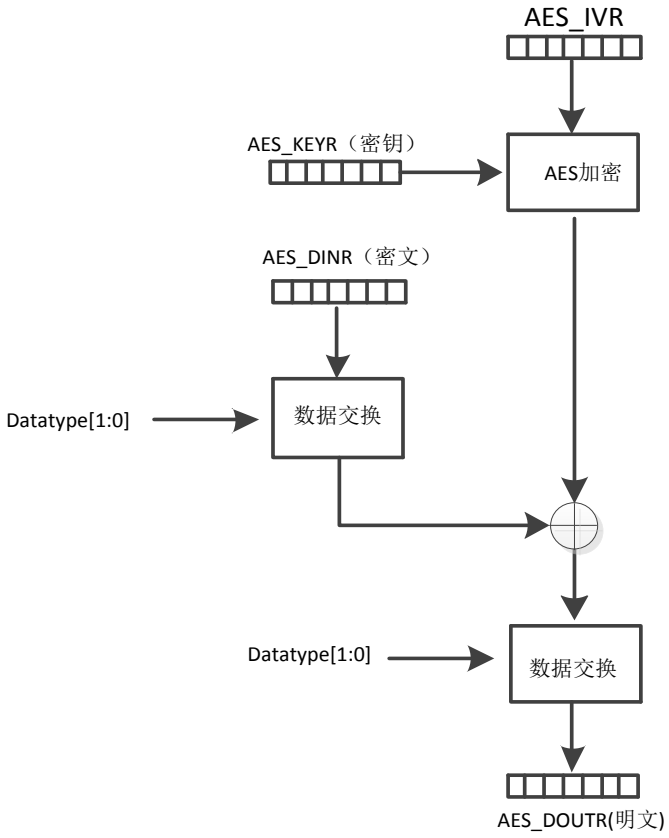


图 12-7 CTR 解密流程

随机数（nonce）和32位计数器存储在IV寄存器中，如图12-8所示



图 12-8 32 位计数器和随机数的存储方式

CTR模式下密钥扩展和解密模式没有意义。

12.3.5 CTR 模式下的暂停模式

与CBC下暂停模式类似。参考CBC下暂停模式。

12.3.6 GCM 模式

具体可以参考文档The Galois/Counter Mode of Operation (GCM)

GCM的加密按照以下公式定义：

$$
\begin{aligned}
H &= E(K, 0^{128}) \\
Y_0 &= \begin{cases} IV \| 0^{31}1 & \text{if } \mathrm{len}(IV) = 96 \\ \mathrm{GHASH}(H, \{\}, IV) & \text{otherwise.} \end{cases} \\
Y_i &= \mathrm{incr}(Y_{i-1}) \text{ for } i = 1, \ldots, n \\
C_i &= P_i \oplus E(K, Y_i) \text{ for } i = 1, \ldots, n-1 \\
C_n^* &= P_n^* \oplus \mathrm{MSB}_u(E(K, Y_n)) \\
T &= \mathrm{MSB}_t(\mathrm{GHASH}(H, A, C) \oplus E(K, Y_0))
\end{aligned}
$$

其中GHASH函数的定义为 $\mathrm{GHASH}(H, A, C) = X_{m+n+1}$，其中X的定义为

$$
X_i = \begin{cases}
0 & \text{for } i = 0 \\
(X_{i-1} \oplus A_i) \cdot H & \text{for } i = 1, \ldots, m-1 \\
(X_{m-1} \oplus (A_m^* \| 0^{128-v})) \cdot H & \text{for } i = m \\
(X_{i-1} \oplus C_i) \cdot H & \text{for } i = m+1, \ldots, m+n-1 \\
(X_{m+n-1} \oplus (C_m^* \| 0^{128-u})) \cdot H & \text{for } i = m+n \\
(X_{m+n} \oplus (\mathrm{len}(A) \| \mathrm{len}(C))) \cdot H & \text{for } i = m+n+1.
\end{cases}
$$

GCM模式的加解密流程如图12-9，图12-10所示。

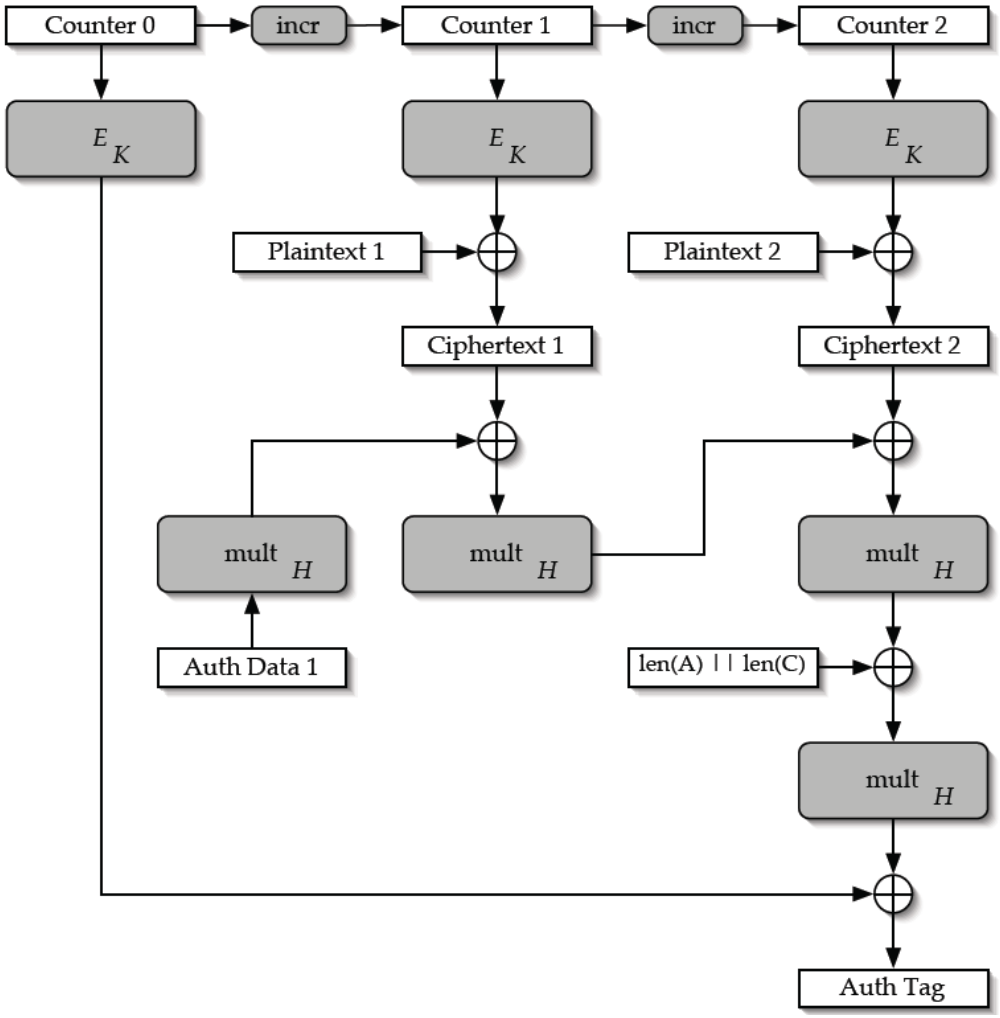


图 12-9 GCM 加密流程

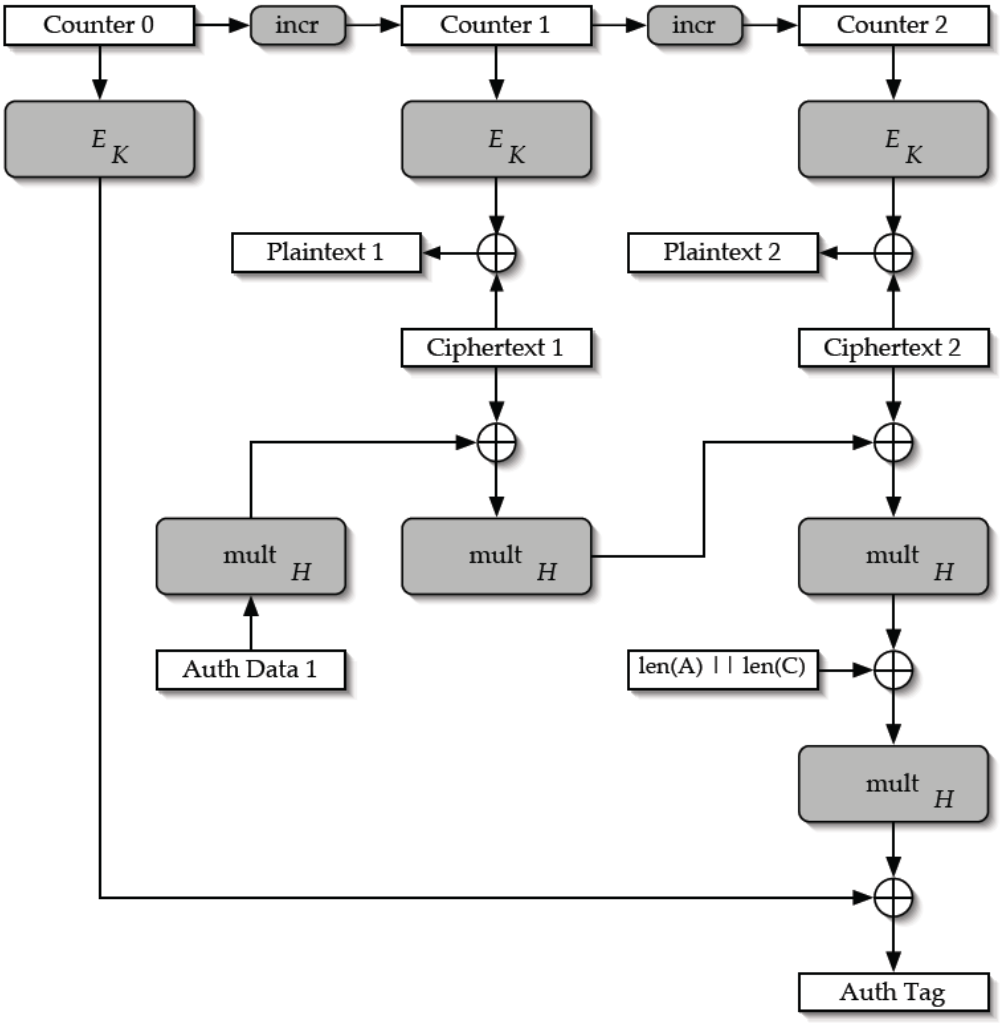


图 12-10 GCM 解密流程

图中Ek表示AES加密模块。multH模块是一个GF（2^128）域上的乘法。Incr表示计数器加一。GCM模式由软件配合实现，硬件提供一个AES模块和multH模块供软件调度。GCM模式加解密的过程与CTR模式相同。认证过程通过软件调度multH模块实现。

12.3.7 MultH 模块

GF（2^128）上的乘法使用如下算法实现。

Algorithm 1 Multiplication in $GF(2^{128})$. Computes the value of $Z = X \cdot Y$, where X, Y and $Z \in GF(2^{128})$.

$Z \leftarrow 0, V \leftarrow X$
for $i = 0$ to 127 **do**
  if $Y_i = 1$ **then**
    $Z \leftarrow Z \oplus V$
  end if
  if $V_{127} = 0$ **then**
    $V \leftarrow \text{rightshift}(V)$
  else
    $V \leftarrow \text{rightshift}(V) \oplus R$
  end if
end for
return Z

MultH模块的输入输出寄存器复用AES的寄存器。模块框图如图12-11所示。

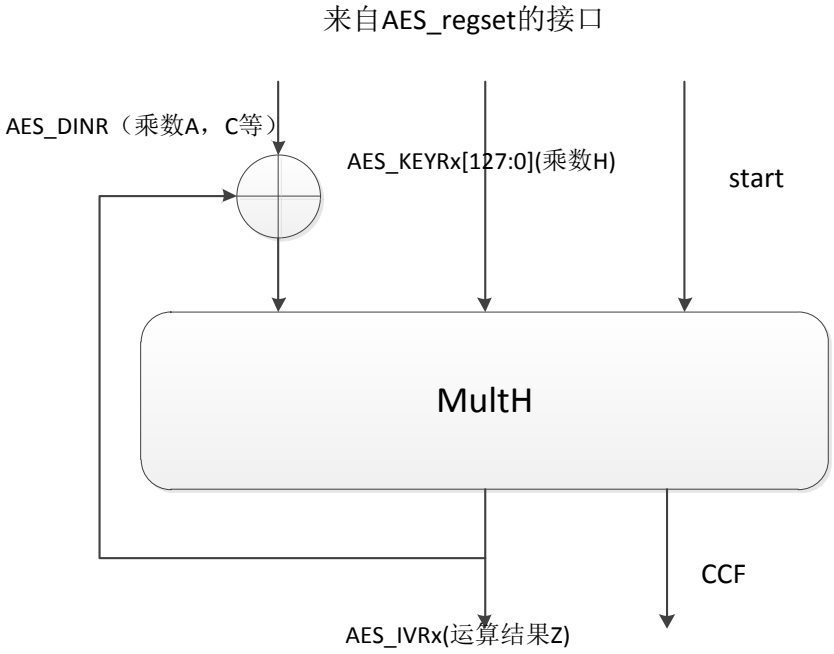


图 12-11 multH 模块框图

multH模块的输入寄存器复用AES的输入寄存器AES_DINR和AES_KEYx的低128bit。输出寄存器复用AES_IVR寄存器。使用时配置CHMOD[1:0]寄存器为MultH模式，接着配置好AES_KEYx和AES_IVR寄存器输入和输出各128bit，使能EN，向AES_DINR输入数据，等待CCF置起即计算完成。

注意：因为复用了寄存器，调用multH会冲掉AES的寄存器。所以使用完multH模块进行计算后如要再进行AES计算，需要重新写相关寄存器。

12.3.8 推荐的 GCM 流程

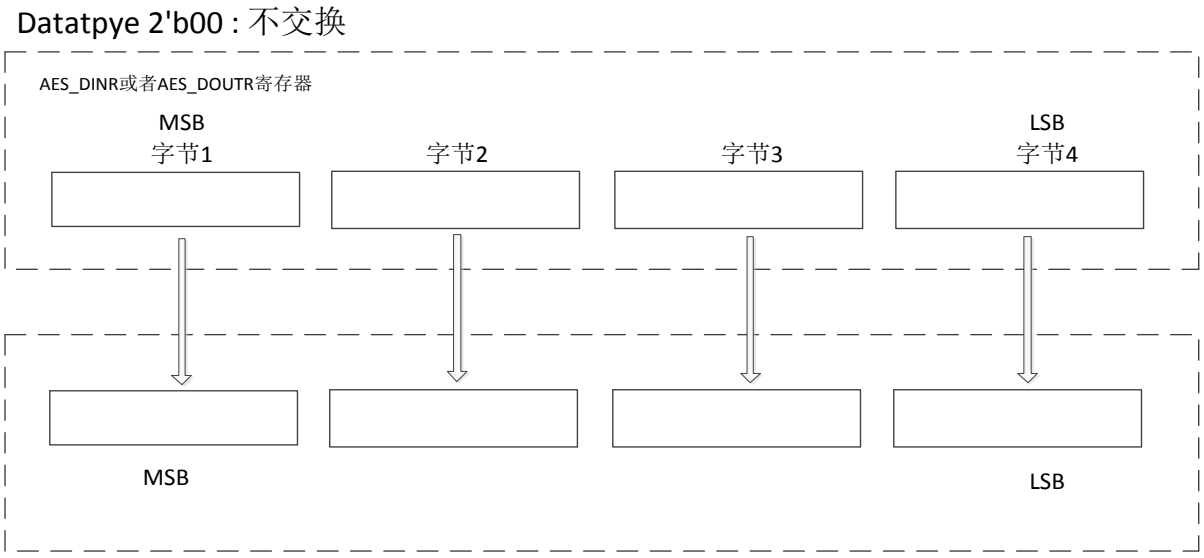
GCM模式的实现需要软硬件配合，本文档提供一种推荐的使用方法。

GCM模式的加解密过程和CTR模式相同。认证过程时仅使用MultH模块而不用AES加解密。

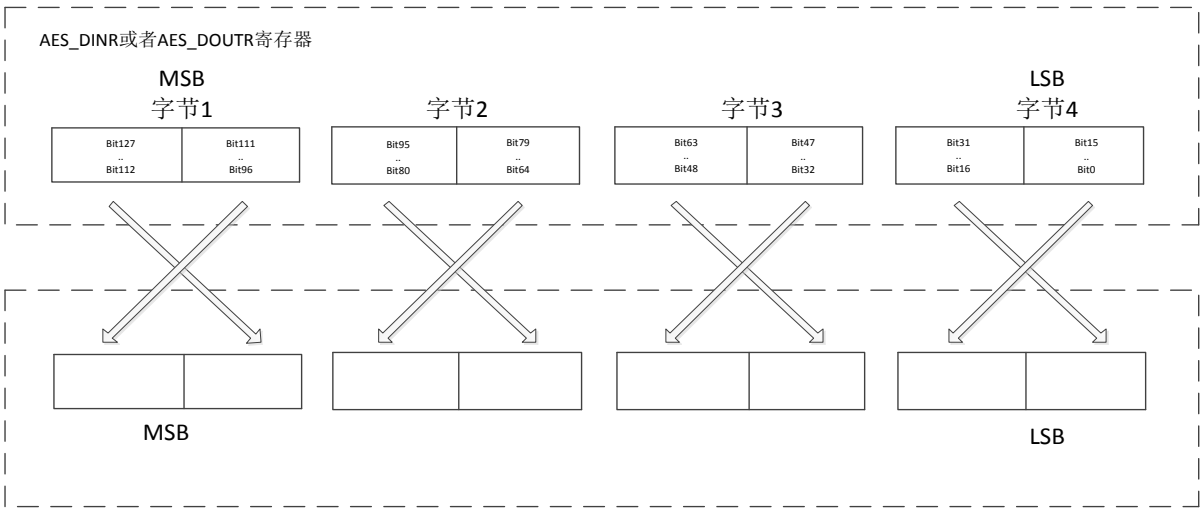
- 调用一次AES模块计算H。并存储。
- 调用一次AES模块计算E（K，Y0），并存储。
- 使用CTR模式开始连续数据的AES加解密操作。IV寄存器初值为Y1
- 使用multH模块连续计算GHASH结果
- 最终GHASH的结果异或上E（K，Y0）即可计算得到tag的值。

12.4 数据类型

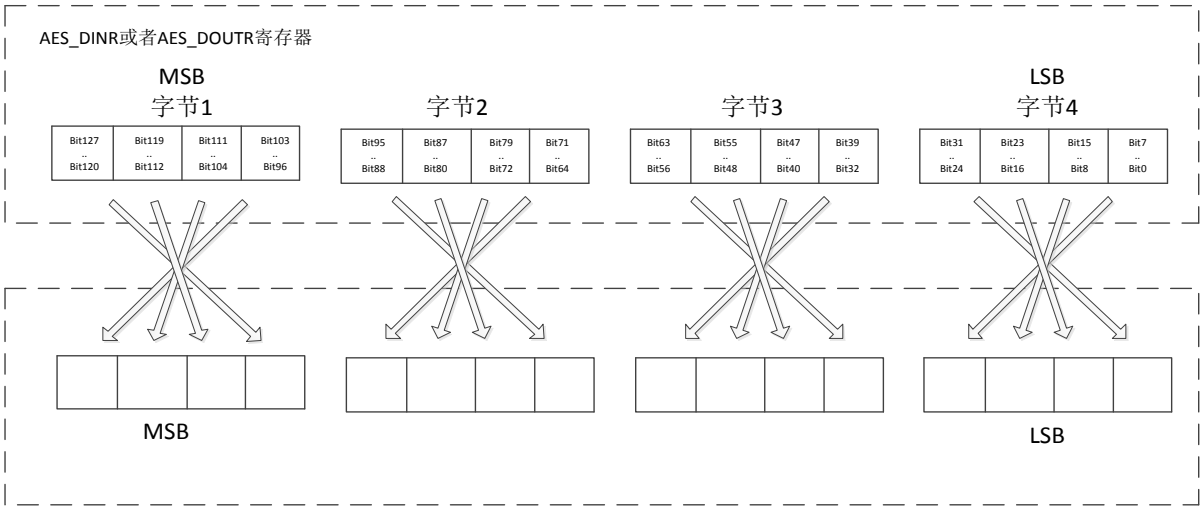
AES一次读写32bit数据，每32bit可以根据DATATYPE[1:0]寄存器的设置按照不同的方式交换数据的顺序。如图12-12所示。



Datatpye 2'b01 : 半字交换



Datatpye 2'b10 : 字节交换



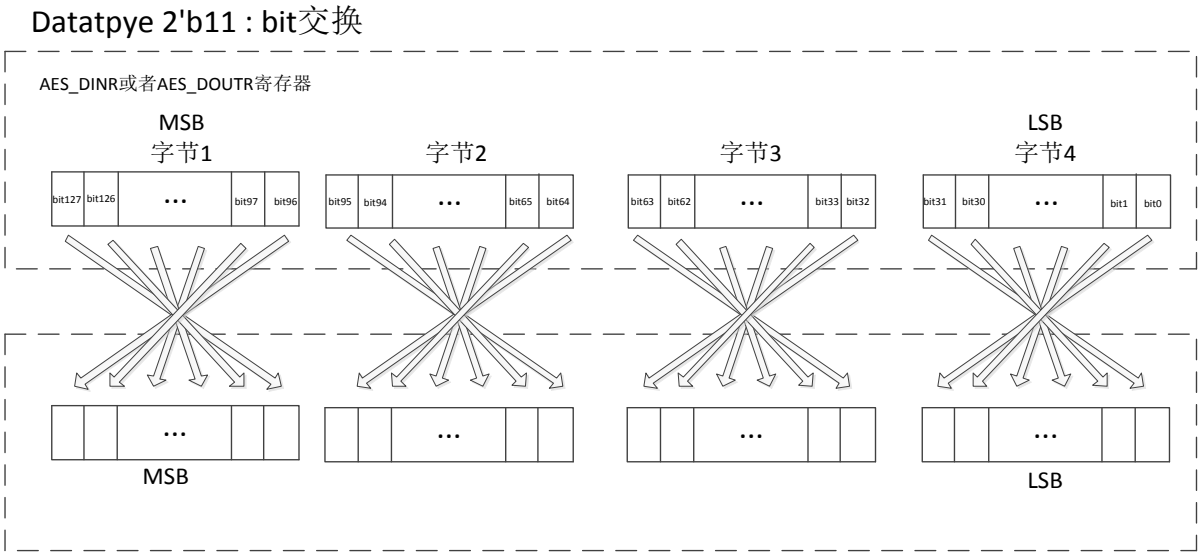


图 12-12 根据数据类型存储数据的示意图

12.5 工作流程

12.5.1 模式 1：加密

- 复位EN 重置AES模块
- 设置模式寄存器mode[1:0]=00，设置流数据处理模式寄存器CHMOD[1:0]
- 写AES_KEYRx寄存器，CTR和CBC模式下写AES_IVRx寄存器
- 写EN=1，使能AES
- 写AES_DINR 寄存器4次
- 等待CCF标志置起
- 从AES_DOUTR分4次读出加密结果
- 对于同一个key，重复步骤5,6,7对接下来的128bit block进行加密

步骤5-7如图所示。

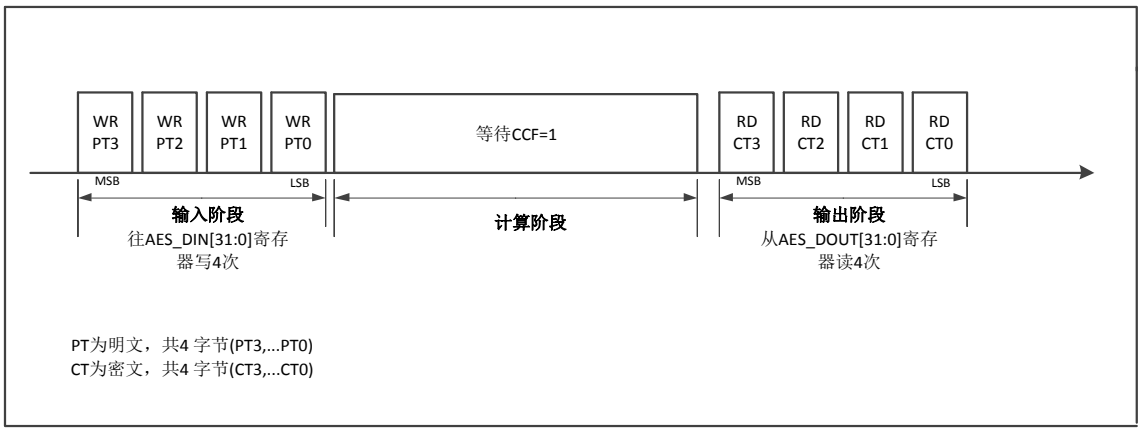


图 12-13 模式 1：加密流程

12.5.2 模式 2：密钥扩展

- 复位EN 重置AES模块
- 设置模式寄存器mode[1:0]=01，CHMOD[1:0]寄存器的值不关心。
- 写AES_KEYRx寄存器。
- 写EN=1，使能AES
- 等待CCF标志置起
- 清除CCF标志，扩展完的key自动写回AES_KEYRx寄存器。如果需要的话可以读取AES_KEYRx寄存器获取结果。想要重新计算扩展密钥，重复步骤3,4,5,6。

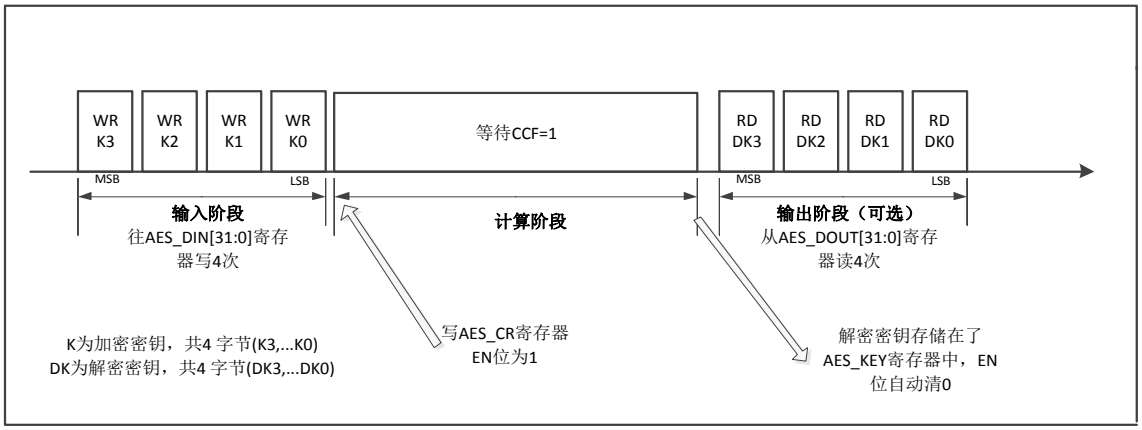


图 12-14 模式 2 示意图

12.5.3 模式 3：解密

- 复位EN 重置AES模块
- 设置模式寄存器mode[1:0]=10，设置流数据处理模式寄存器CHMOD[1:0]
- 写AES_KEYRx寄存器（如果已经通过模式2计算得到了扩展密钥则可跳过这个步骤），CTR和CBC模式下写AES_IVRx寄存器。
- 写EN=1，使能AES
- 写AES_DINR 寄存器4次
- 等待CCF标志置起
- 从AES_DOUTR分4次读出解密结果
- 对于同一个key，重复步骤5,6,7对接下来的128bit block进行解密

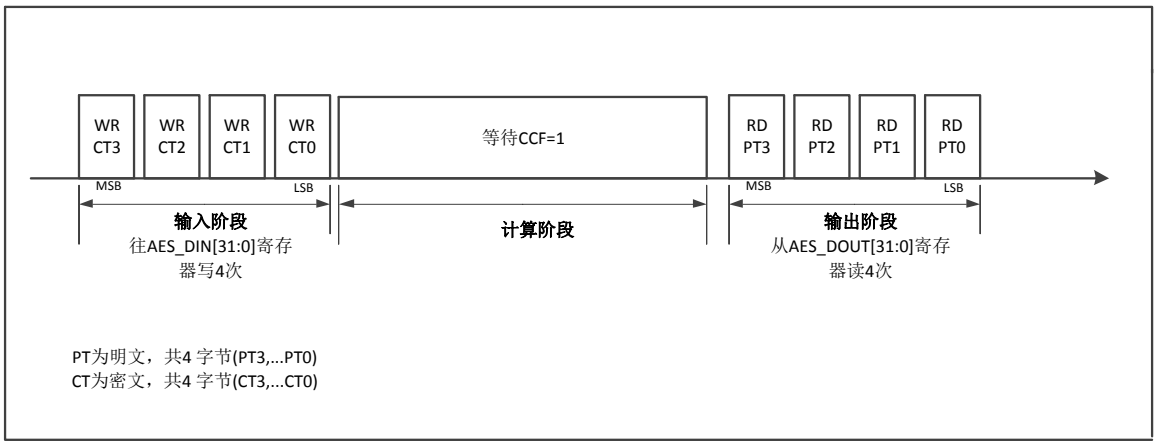


图 12-15 模式 3 示意图

12.5.4 模式 4：密钥扩展+解密

- 复位EN 重置AES模块
- 设置模式寄存器mode[1:0]=11，设置流数据处理模式寄存器CHMOD[1:0]。该模式在CTR模式下被禁止使用。如果设置mode[1:0]=11，CHMOD[1:0]=10，将强制进入CTR解密模式。
- 写AES_KEYRx寄存器，CBC模式下写AES_IVRx寄存器。
- 写EN=1，使能AES
- 写AES_DINR 寄存器4次
- 等待CCF标志置起
- 从AES_DOUTR分4次读出解密结果
- 对于同一个key，重复步骤5,6,7对接下来的128bit block进行解密

注意：该模式下AES_KEYRx寄存器内存储的一直是加密密钥，扩展密钥每次都会在内部被重新计算而不会被存储到AES_KEYRx寄存器中。

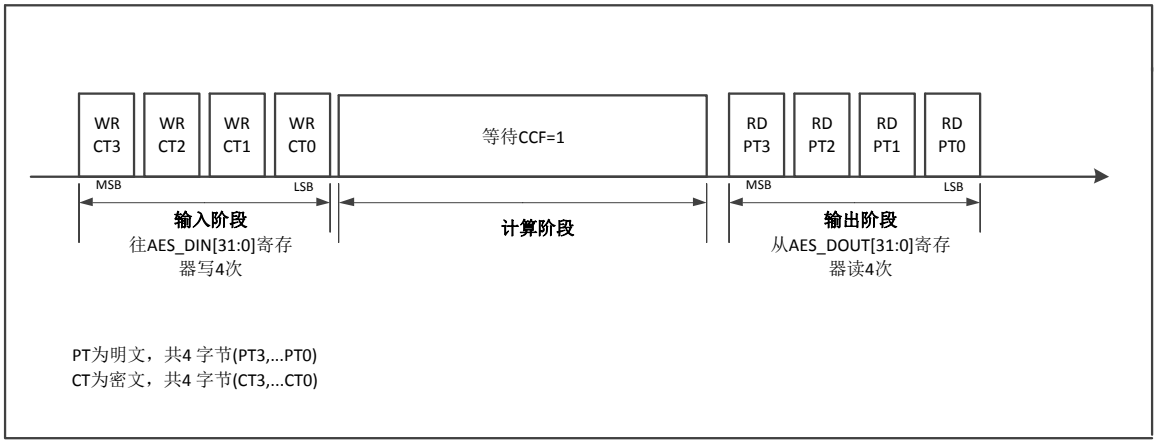


图 12-16 模式 4 示意图

12.5.5 使用 MultH 模块

- 复位EN 重置AES模块。
- 设置流数据处理模式寄存器CHMOD[1:0]=11。该模式下mode[1:0]寄存器的值不能够是01配置在模式2：密钥扩展下。同时配置mode[1:0]=01和CHMOD[1:0]=11会由于mode寄存器优先值更高而进行密钥扩展操作。
- 写AES_KEYRx寄存器，高128bit为上一次计算输出值，若为第一轮计算，则初始值为0x00000000。低128bit为H的值。
- 写EN=1，使能multH模块。
- 写AES_DINR 寄存器4次。MultH模块会把上一次的计算结果异或上AES_DINR寄存器输入的值做为multH模块的一个乘数。所以把上一轮的计算结果赋为0x00000000，即实现了直接把AES_DINR寄存器输入的值做为multH模块的一个乘数的功能。
- 等待CCF标志置起
- 从AES_IVR寄存器中读出计算结果。
- 对于同一个H，重复步骤5,6进行连续计算。即可实现了一个GMAC的功能。

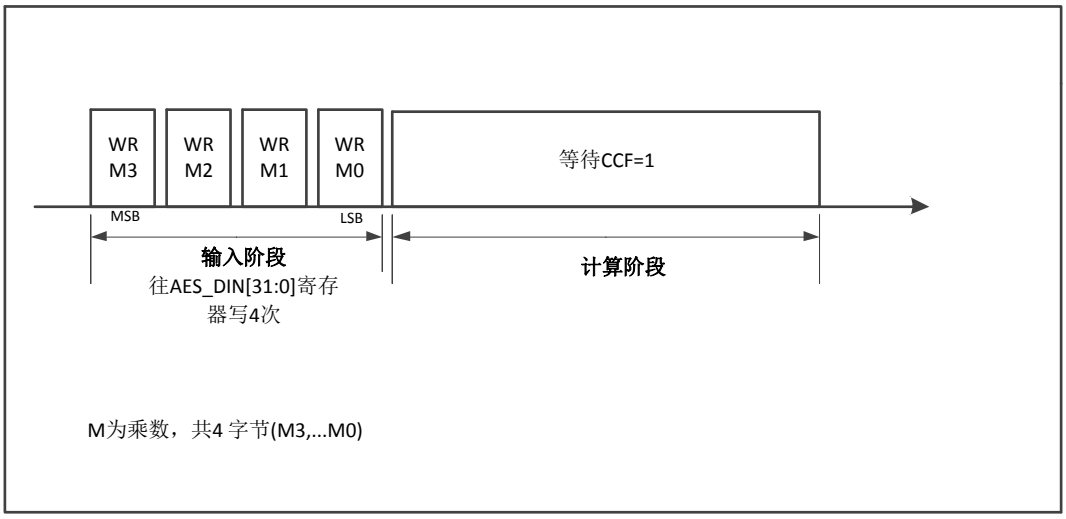


图 12-17 multH 模块使用流程示意图

12.6 DMA 接口

- 一个输入的请求通道：当DMAINEN为1时，每当AES在需要输入数据写入AES_DINR寄存器的时候发起一个DMA的请求。
- 一个输入的请求通道：当DMAOUTEN为1时，每当AES在需要从AES_DOUTR寄存器输出数据的时候发起一个DMA的请求。

每个阶段产生4次请求，在AES模块被关闭前对DMA的请求会一直产生。AES计算完128比特后就自动取新数据进行下次计算。

注意：DMA模式下DMAOUTEN=1时，CCF标志可能为高。

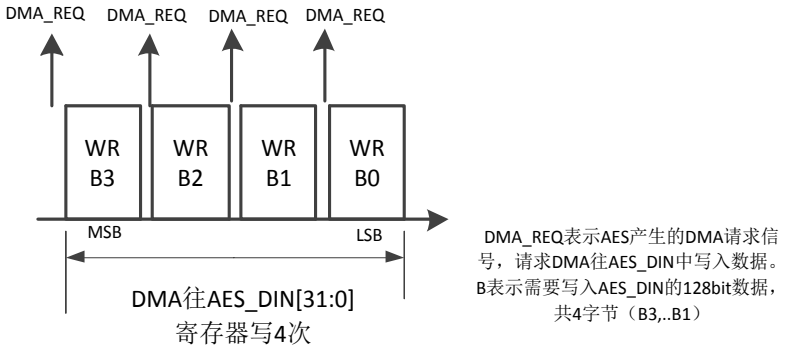


图 12-18 输入时 DMA 请求和数据传输示意图

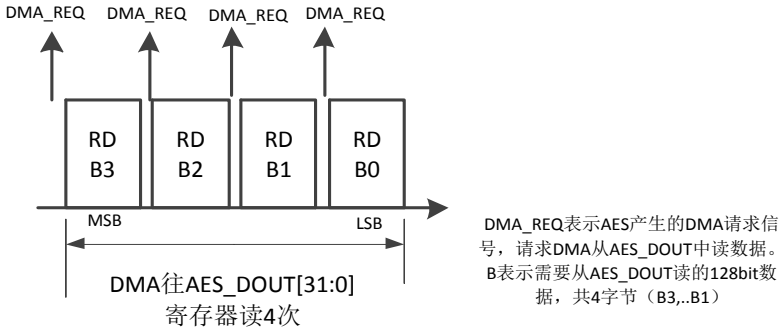


图 12-19 输出时 DMA 请求和数据传输示意图

12.6.1 MultH 模块与 DMA 间接口

MultH计算也可以通过DMA计算。当DMAINEN为1及CHMOD[1:0]=11时，每当AES在需要输入数据写入AES_DINR寄存器的时候发起一个DMA的请求。该模式下配置DMAOUTEN=1无效AES不会产生DMA请求。

12.7 错误标志

在计算和输入阶段发生一个读操作，置起RDERR。
在计算和输出阶段发生一个写操作，置起WRERR。
产生错误后AES模块不会被硬件自动停止，会像正常一样继续运算。

12.8 寄存器

offset 地址	名称	符号
AES(模块起始地址:0x40013800)		
0x00000000	AES 控制寄存器 （AES Control Register）	AES_CR
0x00000004	AES 中断使能寄存器 （AES Interrupt Enable Register）	AES_IER
0x00000008	AES 中断标志寄存器 （AES Interrupt Status Register）	AES_ISR
0x0000000C	AES 数据输入寄存器 （AES Data Input Register）	AES_DIR
0x00000010	AES 数据输出寄存器 （AES Data Output Register）	AES_DOR
0x00000014	AES 秘钥寄存器 0 （AES Key Register 0）	AES_KEY0
0x00000018	AES 秘钥寄存器 1 （AES Key Register 1）	AES_KEY1
0x0000001C	AES 秘钥寄存器 2 （AES Key Register 2）	AES_KEY2
0x00000020	AES 秘钥寄存器 3 （AES Key Register 3）	AES_KEY3
0x00000024	AES 秘钥寄存器 4 （AES Key Register 4）	AES_KEY4
0x00000028	AES 秘钥寄存器 5 （AES Key Register 5）	AES_KEY5
0x0000002C	AES 秘钥寄存器 6 （AES Key Register 6）	AES_KEY6
0x00000030	AES 秘钥寄存器 7 （AES Key Register 7）	AES_KEY7
0x00000034	AES 初始向量寄存器 0 （AES Initial Vector Register 0）	AES_IVR0
0x00000038	AES 初始向量寄存器 1 （AES Initial Vector Register 1）	AES_IVR1
0x0000003C	AES 初始向量寄存器 2 （AES Initial Vector Register 2）	AES_IVR2
0x00000040	AES 初始向量寄存器 3 （AES Initial Vector Register 3）	AES_IVR3

12.8.1 AES 控制寄存器（AES_CR）

名称	AES_CR							
offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	KEYLEN		DMAOEN	DMAIEN	IVRSWAP		-
位权限	U-0	R/W-00		R/W-0	R/W-0	R/W-00		U-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	CHMOD		MODE		DATATYP		EN
位权限	U-0	R/W-00		R/W-00		R/W-00		R/W-0

位号	助记符	功能描述
31:15	-	RFU：未实现，读为 0
14:13	KEYLEN	AES 加密密钥长度，AESEN=1 时不可修改。(Key Length) 00：128bit 01：192bit 10：256bit 11：保留
12	DMAOEN	DMA 数据自动读出使能(DMA output enable) 0：不开启 1：开启 该位置位后在模式 1，模式 3 和模式 4 下 AES 模块会自动产生 AES->RAM 的传输请求。模式 2 下不会产生。
11	DMAIEN	开启 DMA 数据自动写入使能(DMA input enable) 0：不开启 1：开启 该位设置为 1 后在模式 1，模式 3 和模式 4 以及 MultH 模式下 AES 模块会自动产生 RAM->AES 的传输请求。模式 2 下不会产生。
10:9	IVRSWAP	IVR 寄存器读出交换功能 (IVR register read-out swapping) 此寄存器仅针对 IVR 寄存器读取，读出的数据在放到系统总线上之前先经过顺序交换处理 00：32bit 数据不交换 01：16bit 数据半字交换 10：8bit 数据字节交换 11：1bit 数据比特交换
8:7	--	RFU：未实现，读为 0
6:5	CHMOD	AES 数据流处理模式，AESEN=1 时不可修改。(Cipher Mode) 00：ECB 01：CBC 10：CTR 11：使用 MultH 模块
4:3	MODE	AES 工作模式，AESEN=1 时不可修改。(operation MODE) 00：模式 1：加密 01：模式 2：密钥扩展 10：模式 3：解密

位号	助记符	功能描述
		11：模式 4：密钥扩展+解密 CTR 模式下配置成模式 4 将自动进入 CTR 的解密模式。即在 CHMOD=2'b10 时配置 MODE=2'b11，AES 将按照 MODE=2'b10 的情形执行。
2:1	DATATYP	选择数据类型，AESEN=1 时不可修改。具体交换规则可参考 AES 数据类型章节。(Data type) 00：32bit 数据不交换 01：16bit 数据半字交换 10：8bit 数据字节交换 11：1bit 数据比特交换
0	EN	AES 使能 (AES enable) 0：不使能 1：使能 在任何时候清除 AESEN 位都能够复位 AES 模块 在模式 2 下该位会在一次计算完成后硬件自动清 0

12.8.2 AES 中断使能寄存器（AES_IER）

名称	AES_IER							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					WRERR_IE	RDERR_IE	CCF_IE
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2	WRERR_IE	写错误中断使能，1 有效。(Write Error interrupt enable)
1	RDERR_IE	读错误中断使能，1 有效。(Read Error interrupt enable)
0	CCF_IE	AES 计算完成中断使能，1 有效。(Cipher Complete Interrupt enable)

12.8.3 AES 中断标志寄存器（AES_ISR）

名称	AES_ISR							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					WRERR	RDERR	CCF
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2	WRERR	写错误标志：在计算或输出阶段发生写操作时置位，软件写 1 清零 (Write Error Flag,write 1 to clear)
1	RDERR	读错误标志：在计算或输入阶段发生读操作时置位，软件写 1 清零 (Read Error Flag,write 1 to clear)
0	CCF	AES 计算完成标志，软件写 1 清零 (Cipher Complete Flag,write 1 to clear) 1：计算完成 0：计算没有完成

12.8.4 AES 数据输入寄存器（AES_DIR）

名称	AES_DIR							
offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DIN[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DIN[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DIN[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DIN[7:0]							

位权限	R/W-0000 0000

位号	助记符	功能描述
31:0	DIN	数据输入寄存器，当 AES 需要输入加解密数据时，应该往该寄存器连续写 4 次。(AES Data Input) 模式 1（加密）：把明文从 MSB 到 LSB 分 4 次写入。 模式 2（密钥扩展）：无需使用数据输入寄存器 模式 3 和模式 4（解密）：把密文从 MSB 到 LSB 分 4 次写入。 MultH 模式：把乘数 A 或 C 从 MSB 到 LSB 分 4 次写入。

12.8.5 AES 数据输出寄存器（AES_DOR）

名称	AES_DOR							
offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DOUT[31:24]							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DOUT[23:16]							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DOUT[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DOUT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	DOUT	数据输出寄存器，当 AES 计算完成后，可以分四次读出加解密的结果。(AES Data Output,read only) 模式 1（加密）：把密文从 MSB 到 LSB 分 4 次读出。 模式 2（密钥扩展）：无需使用数据输输出寄存器 模式 3 和模式 4（解密）：把明文从 MSB 到 LSB 分 4 次输出。 MultH 模式：运算结果存储在 IVR 寄存器中，无需读取 AES_DOUTR 寄存器。

12.8.6 AES 秘钥寄存器 x（AES_KEYx）

名称	AES_KEYx(x=0,1,2,3,4,5,6,7)							
Offset	0x00000014 + x*0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	KEYx[31:24]							
位权限	W-0000 0000							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	KEYx[23:16]							
位权限	W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	KEYx[15:8]							
位权限	W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	KEYx[7:0]							
位权限	W-0000 0000							

位号	助记符	功能描述
31:0	KEYx	AES 运算秘钥，最长 256bit，AESKEY0 存放秘钥最低 32bit，AESLKEY7 存放秘钥最高 32bit。(AES Key) 上电后芯片自动从 secure page 装载 AES 密钥到此寄存器

12.8.7 AES 初始向量寄存器 x（AES_IVRx）

名称	AES_IVRx(x=0,1,2,3)							
Offset	0x00000034 + x*0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	IVRx[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	IVRx[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	IVRx[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	IVRx[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	IVRx	AES 运算 128bit 初始向量，在 MultH 模式下保存运算结果。 (AES Initial Vector Registers)

12.8.8 AES MultH 参数寄存器（AES_Hx）

名称	AES_Hx(x=0,1,2,3)							
地址	0x44 + x*0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	Hx[31:24]							

位权限	R/W-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	Hx[23:16]							
位权限	R/W-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	Hx[15:8]							
位权限	R/W-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Hx[7:0]							
位权限	R/W-00000000							

Bit	助记符	功能描述
31:0	Hx	MultH 运算 128bit 输入 H 参数 (H Parameter) H0 保存 H[31:0]，H3 保存 H[127:96]

13 随机数发生器（TRNG）

13.1 概述

MG33M0xxERB使用2个Galois真随机噪声源作为真随机数种子，配合简单在线检测（32位全0全1检测）、LFSR后处理、伪随机LFSR共同组成芯片的随机数发生器。

TRNG的启动测试和完整的在线测试功能需要固件实现。

Galois噪声源的采样和LFSR建议使用4MHz时钟。两次取32bit随机数之间的间隔不得小于32个时钟周期。

真随机数发生器通过了FIPS PUB140-2测试，成功率99.9%。

13.2 功能描述

13.2.1 随机数产生

下图为真随机数发生器结构框图。

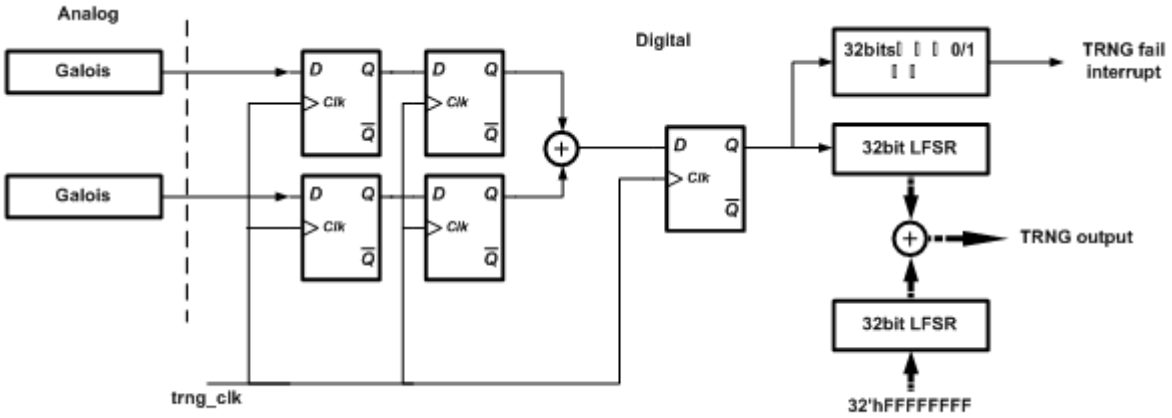


图 13-1 真随机数模块框图

真随机噪声源为2个Galois环振，Galois环振输出在数字电路内部异或并使用系统时钟采样，然后进行LFSR后处理。LFSR后处理之前经过随机数在线检测，如果发现连续32bit全0或全1的情况，则产生TRNG失效报警中断。同时为了避免小概率的真随机数性能不良情况，另外使用一组LFSR以32’hFFFFFFFF为初始值，与后处理LFSR同步运算，并以两组LFSR按位异或后的结果作为最终的32bit随机数输出。

13.2.2 工作时钟

随机数发生器的工作时钟采用RCHF的分频时钟，独立于APBCLK。为了保证随机数质量，一般建议应用使用4M时钟作为随机数工作时钟，并根据4M目标频率配置CMU模块中随机数工作时钟分频寄存器（OPCCON2.RNGPRSC）。工作时钟示意图如下：

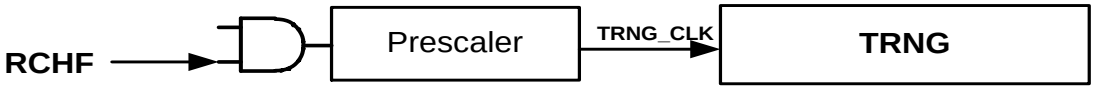


图 13-2 真随机数模块工作时钟

13.2.3 随机数读取

当随机数模块被使能后，真随机噪声源和LFSR后处理模块同时开始工作。软件通过读取RNGOUT寄存器，每次读出32bit随机数。由于LFSR循环移位周期是32cycle，为保证随机数质量，应用应保证两次读取RNGOUT之间的间隔大于32个TRNG_CLK周期。

举例来说，假设TRNG_CLK为4MHz，则两次读取RNGOUT的间隔不应小于8us。

13.2.4 CRC 运算

用作随机数后处理的LFSR也可用于进行CRC计算。

在进行CRC运算时，两组32bit LFSR分别作为输入数据寄存器和CRC运算寄存器，一次可以运算32bit数据的CRC结果。CRC运算前CPU需查询当前LFSR是否被占用，如LFSR空闲，方可以使用CRC功能。

CPU一旦启动CRC运算，LFSR自动置为复位值，随后进行32bit运算，运算结束后清除CRC启动寄存器，不产生中断；软件启动CRC后应连续查询启动寄存器状态，直到运算结束后再读取结果。

CRC多项式：

CRC32=X32+X26+X23+X22+X16+X12+X11+X10+X8+X7+X5+X4+X2+X1+X0

软件操作流程：

- 查询LFSR_BUSY，确认LFSR不在运行中
- 将待运算数据写入CRCDATA0~3
- 置位CRC_EN
- 查询并等待CRC_EN被清零
- 从LFSROUT0~3读出运算结果

13.3 寄存器

模块基地址：0x4001_3C00

offset 地址	名称	符号
0x00	随机数控制寄存器 （Random Number Generator Control Register）	RNG_CR
0x04	随机数/CRC 结果输出寄存器 （Random Number Generator Data Output Register）	RNG_DOR
0x10	RNG 标志寄存器 （Random Number Generator Status Register）	RNG_SR
0x14	CRC 控制寄存器 （CRC Control Register）	RNG_CRC_CR
0x18	CRC 输入数据寄存器 （CRC Data input Register）	RNG_CRC_DIR
0x1C	CRC 标志寄存器 （CRC Status Register）	RNG_CRC_SR

13.3.1 随机数控制寄存器（RNG_CR）

名称	RNG_CR							
offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	EN	RNG 使能寄存器，软件写 1 启动 (RNG enable) 1：启动 RNG 0：关闭 RNG

13.3.2 随机数/CRC 结果输出寄存器（RNG_DOR）

名称	RNG_DOR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RNGOUT[31:24]							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RNGOUT[23:16]							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RNGOUT[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RNGOUT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	RNGOUT	随机数生成结果或 CRC 运算结果寄存器 (RNG output,read only)

13.3.3 RNG 标志寄存器（RNG_SR）

名称	RNG_SR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						LFSREN	RNF
位权限	U-0						R-0	R/W-0

位号	助记符	功能描述
31:2	-	RFU：未实现，读为 0
1	LFSREN	LFSR 状态标志，只读 (LFSR Flag,read only) 1：LFSR 在运行中，不可进行 CRC 验证 0：LFSR 不在运行中，可进行 CRC 验证 注：本寄存器不会引起模块中断，仅供查询
0	RNF	随机数生成失败标志 (Random Number Fail Flag)

位号	助记符	功能描述
		1：随机数未能通过质量检测 0：随机数通过质量检测

13.3.4 CRC 控制寄存器（RNG_CRC_CR）

名称	RNG_CRC_CR							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							CRCEN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	CRCEN	CRC 使能控制寄存器，软件写 1 启动 CRC，运算完成后硬件自动清零 (CRC enable) 1：CRC 使能 0：CRC 关闭

13.3.5 CRC 输入数据寄存器（RNG_CRC_DIR）

名称	RNG_CRC_DIR							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CRCIN[31:24]							
位权限	R/W-11111111							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CRCIN[23:16]							
位权限	R/W-11111111							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CRCIN[15:8]							
位权限	R/W-1111 1111							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CRCIN[7:0]							
位权限	R/W-11111111							

位号	助记符	功能描述
31:0	CRCIN	CRC 运算数据输入寄存器 (CRC data input)

13.3.6 CRC 标志寄存器（RNG_CRC_SR）

名称	RNG_CRC_SR							
Offset	0x0000001C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							CRCDONE
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	CRCDONE	CRC 计算完成标志，软件写 0 清零 (CRC calculation done Flag,write 0 to clear) 1：CRC 计算完成 0：CRC 计算未完成

14 模拟比较器（Comparator）

14.1 概述

芯片集成1个比较器，支持以下特性：

- 1个比较器，轨到轨输入，低功耗模式和快速模式
- 灵活的输入选择
  - IO引脚模拟输入
  - 内部基准电压及其分压
- 可编程的功耗和速度选项
- 灵活的输出连接
  - 引脚输出
  - 连接到内部定时器输入
- 可编程的输出数字滤波功能
- 窗口比较器功能
- 中断事件可唤醒MCU

14.2 结构框图

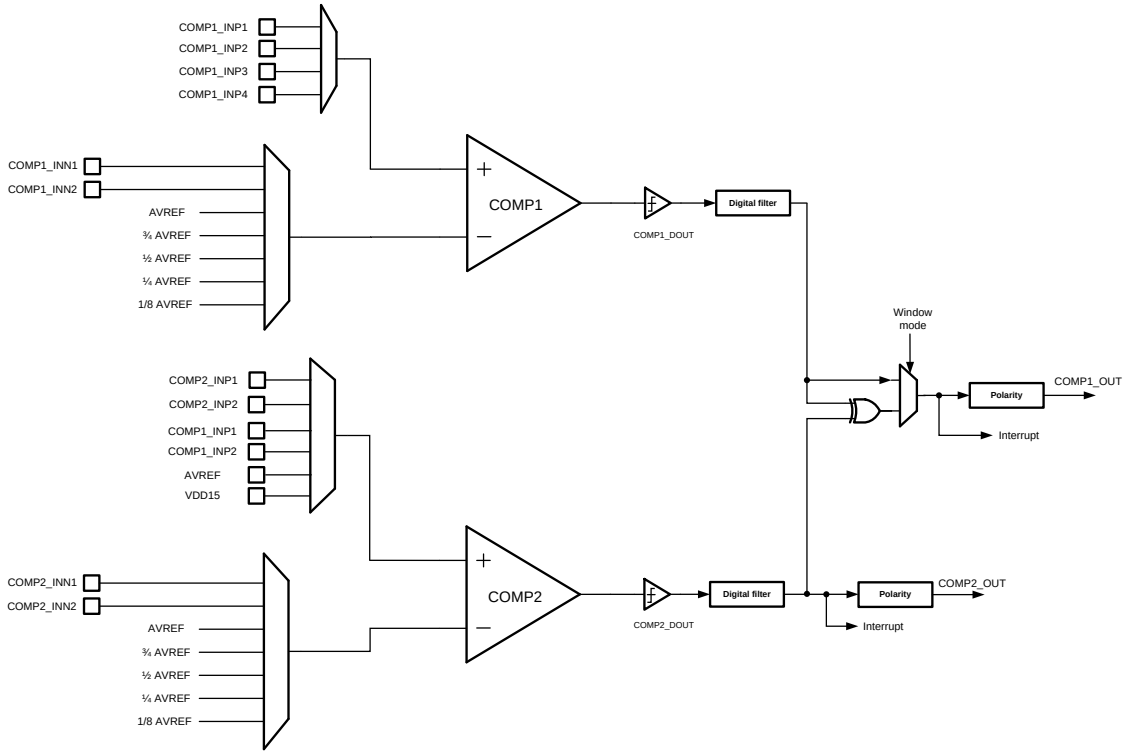


图 14-1 比较器电路框图

比较器结构如上图所示，基准电压AVREF（1.0V）输入经过BUFFER模块后输出AVREF和AVREF分压，BUFFER输出可以配置为BYPASS，在配置成BYPASS使能后，BUFFER功能关闭，AVREF直接输出，无法输出AVREF分压。两个比较器完全相同，输入端连接方式如结构图所示，两个比较器产生输出信号输出至数字电路，也可以输出到GPIO。

14.3 功能描述

14.3.1 基本功能

比较器比较正端输入电压和负端输入电压，当正端电压高于负端电压时，输出逻辑高电平，反之输出逻辑低电平。

正端输入电压可以从多个引脚输入选择，负端输入电压可以选择引脚输入或者内部基准电压。比较器输出的逻辑信号可以经过数字滤波和极性控制后输出，或产生中断信号。

比较器可以配置为快速模式或者低功耗模式，两种模式下比较器工作电流和传输延迟指标不同，应用上可以根据需要选择合适的工作模式。

14.3.2 时钟和复位

比较器模块的寄存器时钟由CMU模块提供，复位控制由RMU模块提供。

在操作比较器模块寄存器之前必须在RMU模块中清除比较器复位，并在CMU中使能比较器总线时钟。

比较器本身工作不依赖于时钟，因此可以在各种低功耗模式下工作，应用仅需在进入低功耗之前完成对比较器的寄存器配置。

14.3.3 引脚和内部信号连接

比较器输入信号可以映射到以下IO引脚上，使用外部引脚输入时需要将对应的GPIO配置为模拟通道功能。

COMP1 正端输入	GPIO	V1PSEL 寄存器
COMP1_INP1	PC13	00
COMP1_INP2	PF1	01
COMP1_INP3	-	10
COMP1_INP4	-	11

表 14-1 比较器 1 正端输入列表

COMP1 负端输入	GPIO	V1NSEL 寄存器
COMP1_INN1	PC12	000
COMP1_INN2	PF0	001

表 14-2 比较器 1 负端输入列表

14.3.4 输出数字滤波

比较器输出支持数字滤波功能。滤波方式是采用APBCLK连续采样比较器输出，保持3次采样周期数为相同电平时，才认为这个电平有效。休眠模式下APBCLK关闭，不能使用数据滤波功能。

下图数字滤波DFLEN=3的示意图：

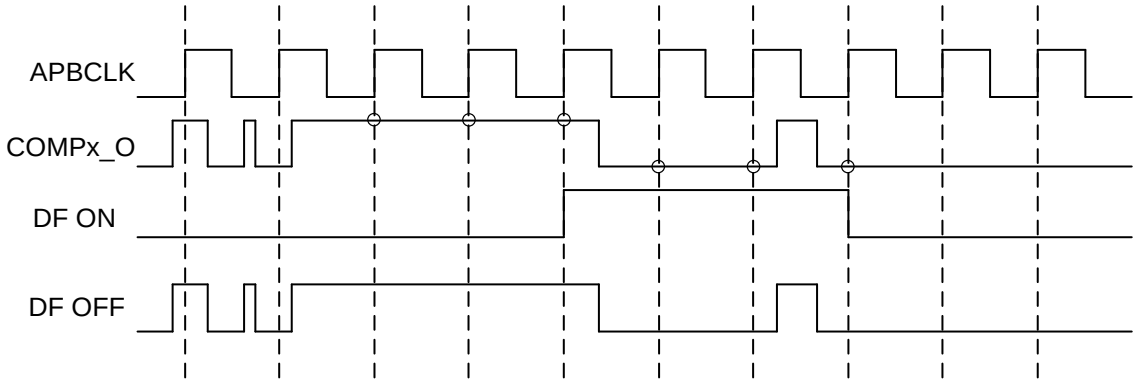


图 14-2 数字滤波（DFLEN=3）波形示意图

14.3.5 中断输出

比较器输出可以在上升沿、下降沿上分别产生独立的中断事件。CMPxIE寄存器可以使能或禁止中断输出。CMPxIF标志寄存器在中断事件发生时置位，软件写1清零。软件也可以通过CMPxO寄存器直接读取比较器的输出值。

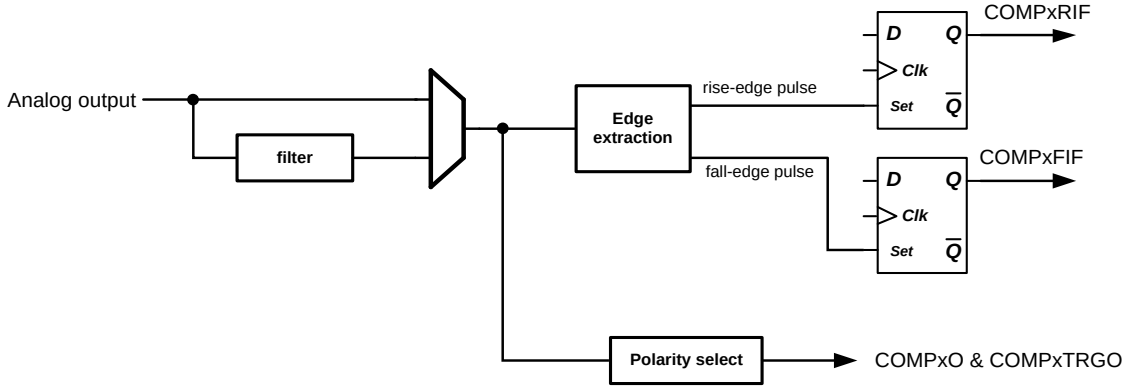


图 14-3 比较器中断产生

14.3.6 功耗和速度模式

比较器支持轨到轨输入，输入电压范围0~VDD，低功耗模式下建立时间小于15us，传输延迟小于2us，功耗小于2uA；快速模式下建立时间小于5us，传输延迟小于0.5us，功耗5uA。

芯片上电复位后，比较器默认处于低功耗模式，应用可以根据需要配置其工作模式。

模式	典型功耗	典型传输延迟	典型建立时间
快速模式	5uA	0.3us	5us
低功耗模式	2uA	2us	15us

表 14-3 比较器工作模式

14.4 寄存器

模块基地址：0x4001_5400

地址	名称	符号
0x00	COMP 控制寄存器 （Comparer 1 Control Register）	COMP_CR
0x08	COMP 中断配置寄存器 （ComparerInterrupt Config Register）	COMP_ICR
0x0C	COMP 中断标志寄存器 （ComparerInterrupt Status Register）	COMP_ISR
0x10	COMP 功耗控制寄存器 （ComparerPower Control Register）	COMP_PCR

14.4.1 COMP 控制寄存器（COMP_CR）

名称	COMP_CR							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DFLEN					WINMODE	POLAR	DFEN
位权限	R/W-00000					R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						CMP1OR	CMP1OF
位权限	U-0						R	R
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	V1NSEL			-	V1PSEL		CMP1EN
位权限	U-0	R/W-000			U-0	R/W-00		R/W-0

Bit	助记符	功能描述
31:24	--	RFU：未实现，读为 0
23:19	DFLEN	比较器 1 输出数字滤波长度配置寄存器。滤波长度周期是 DFLEN+1

Bit	助记符	功能描述
		00000：1 次 APBCLK 采样 00001：2 次 APBCLK 采样 …… 11111：32 次 APBCLK 采样
18	WINMODE	无作用
17	POLAR	比较器 1 输出极性控制 0：正向输出 1：取反输出
16	DFEN	比较器 1 输出数字滤波使能 0：禁止输出数字滤波 1：使能输出数字滤波
15:10	--	RFU：未实现，读为 0
9	CMP1OR	比较器 1 输出（数字滤波前），软件只读
8	CMP1OF	比较器 1 输出（数字滤波后），软件只读
7	--	RFU：未实现，读为 0
6:4	V1NSEL	比较器 1 负极输入选择 000：COMP1_INN1 001：COMP1_INN2 010：VREF 011：3/4 VREF 100：1/2 VREF 101：1/4 VREF 110：1/8 VREF 111：RFU
3	--	RFU：未实现，读为 0
2:1	V1PSEL	比较器 1 正极输入选择 00：COMP1_INP1 01：COMP1_INP2 10：COMP1_INP3 11：COMP1_INP4
0	CMP1EN	比较器 1 使能位 0：关闭比较器 1 1：使能比较器 1

14.4.2 COMP 中断配置寄存器（COMP_ICR）

名称	COMP_ICR							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	BUFBYP	BUF_OFF	-	CMP1SEL	-	CMP1IE
位权限	RW-0	RW-1	U-00	R/W-00	U-0	R/W-0

Bit	助记符	功能描述
31:8	--	RFU：未实现，读为 0
7	BUFBYP	比较器 Buffer Bypass 0：不 Bypass 比较器 Buffer 1：Bypass 比较器 Buffer
6	BUF_OFF	比较器 Buffer 使能 0：使能比较器 Buffer 1：禁止比较器 Buffer
5:4	-	RFU
3:2	CMP1SEL	比较器 1 中断源选择 00/11：比较器 1 输出上升或下降沿产生中断 01：比较器 1 输出上升沿产生中断 10：比较器 1 输出下降沿产生中断
1	-	RFU
0	CMP1IE	比较器 1 中断使能

*注：为了避免误触发中断，应在关闭中断使能的情况下设置中断源选择寄存器。

14.4.3 COMP 中断标志寄存器（COMP_ISR）

名称	COMP_ISR							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							CMP1IF
位权限	U-0							R/W-0

Bit	助记符	功能描述
31:1	--	RFU：未实现，读为 0
0	CMP1IF	比较器 1 中断标志，硬件置位，软件写 1 清零

14.4.4 COMP 功耗控制寄存器(COMP_PCR)

名称	COMP_PCR							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							

位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							HSCMP1_EN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	HSCMP1_EN	比较器 1 高功耗模式使能 0：关闭 1：使能

15 数学运算加速器（MACC）

15.1 概述

MACC模块用于帮助软件加速加减法、乘除法、开方运算。该硬件电路包含一个有符号数整数除法器，可以输入64bit被除数和32bit除数，输出64bit商和32bit余数；一个有符号整数开方电路，输入64bit有符号数，输出32bit开方运算结果；一个乘法-累加电路，支持定点模式（Q31）。

基本特性：

- 有符号乘法和乘累加运算，支持整型数和定点数（Q31）格式
  - 32bits x 32bits = 64bits (signed multiply)
  - 32bits x 32bits + 64bits = 64bits (signed multiply-accumulate)
  - Fixed point support
  - Saturation support
- 有符号整型数除法运算
  - 64bits / 32bits = 64bits (signed divide), 32bits reminder
  - Divide by 0 error
  - 24 clock cycles for calculation
- 开方运算，支持无符号整型数和定点数（Q31）格式
  - SQRT(64bits) = 32bits
  - 32 clock cycles for calculation
- 连续操作，上次运算的结果作为下次运算的输入

15.2 Multiply-Accumulation

乘累加运算单元支持有符号数乘法-累加运算，或者有符号数乘法运算。乘法累加运算框图如下。支持单次乘法累加运算或者连续乘法累加运算。在连续乘累加运算中，由于64bit结果寄存器中的数据保持，仅需不断对操作数A寄存器（OPA）写入新的数据即可。

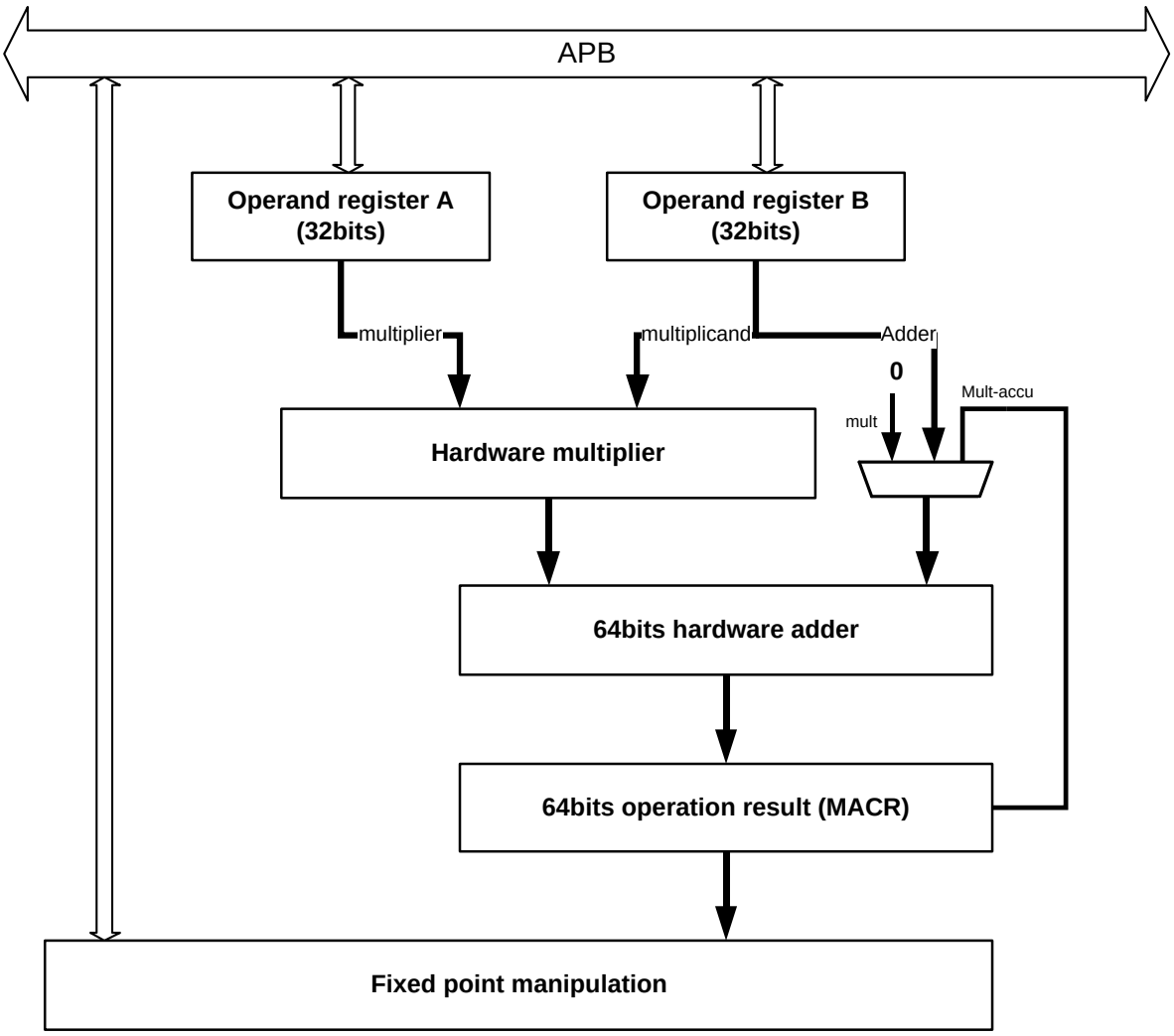


图 15-1 乘法累加结构

15.2.1 乘累加工作流程

软件按照如下步骤调用硬件乘法器。

- 配置运算模式MACC_CR.MODE=00（乘累加），根据需要打开或者关闭累加功能（MACC_CR.ACC）
- 根据需要选择整型数或者Q31（MACC_CR.FPM）
- 置位运算使能
- 向OPB寄存器写入被乘数（写OPB不会触发运算）
- 向OPA寄存器写入乘数，此操作自动触发运算，BUSY标志置位
- 运算结束后，BUSY清零，软件从MACR读取结果；注意MACR中的结果在读取后保留，软件可以直接对MACR写数据清零

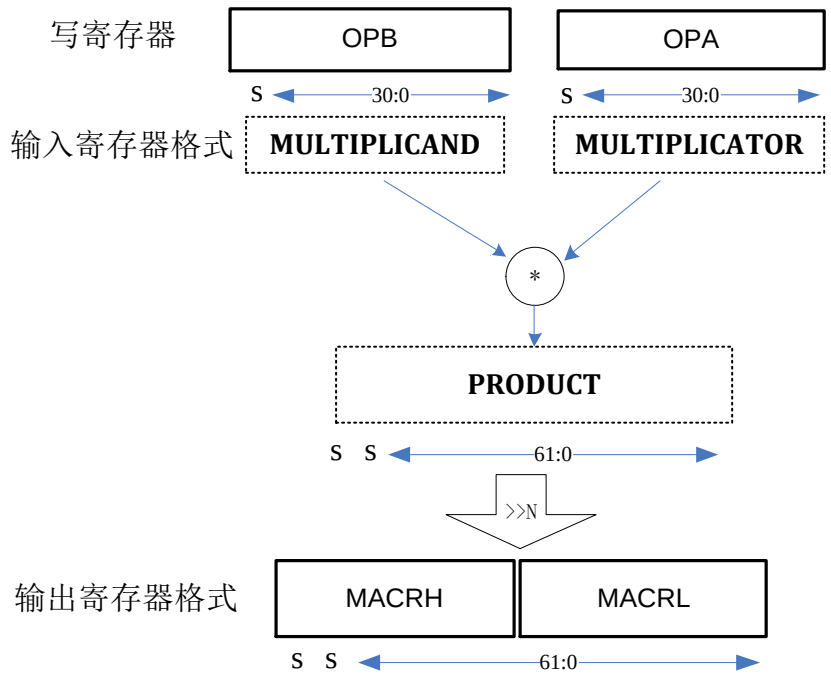


图 15-2 整型数乘法

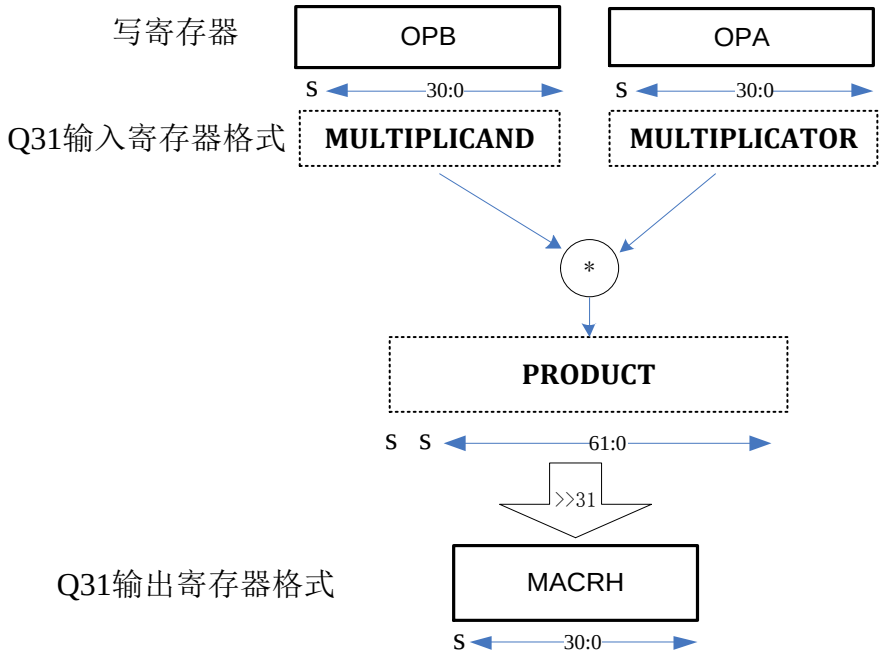


图 15-3 定点数乘法

Q31 格式数据乘法输入输出示例：

Format	X		Y		Addition, Z=X*Y	
	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal

Q0.31	0.5	0x40000000	0.25	0x20000000	0.125	0x10000000
	0.5	0x40000000	-0.25	0xE0000000	-0.125	0xF0000000
	-0.5	0xC0000000	-0.25	0xE0000000	0.125	0x10000000

15.2.2 加减法工作流程

软件按照如下步骤调用硬件加减法器。

- 使能MACC_CR.MODE=01（加减法）和模式MACC_CR.ADD_MOD（区分加法还是减法）
- 根据需要选择整型数或者Q31（MACC_CR.FPM）
- 置位运算使能
- 向MACR写入被加数/被减数
- 向OPA寄存器写入加数/减数，此操作自动触发运算，BUSY标志置位，电路开始计算MACR+/-OPA，结果写回MACR
- 运算结束后，BUSY清零，软件从MACR读取结果；注意MACR中的结果在读取后保留，软件可以直接对MACR写数据清零

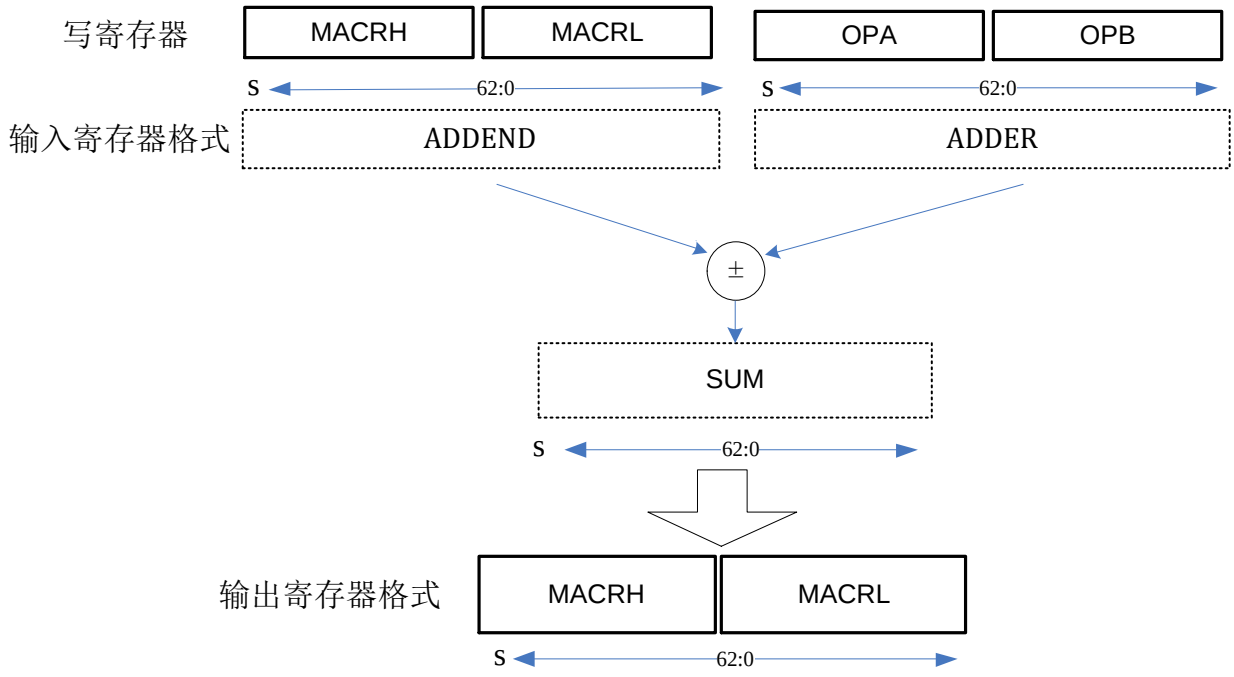


图 15-4 整型数 64 位加减法

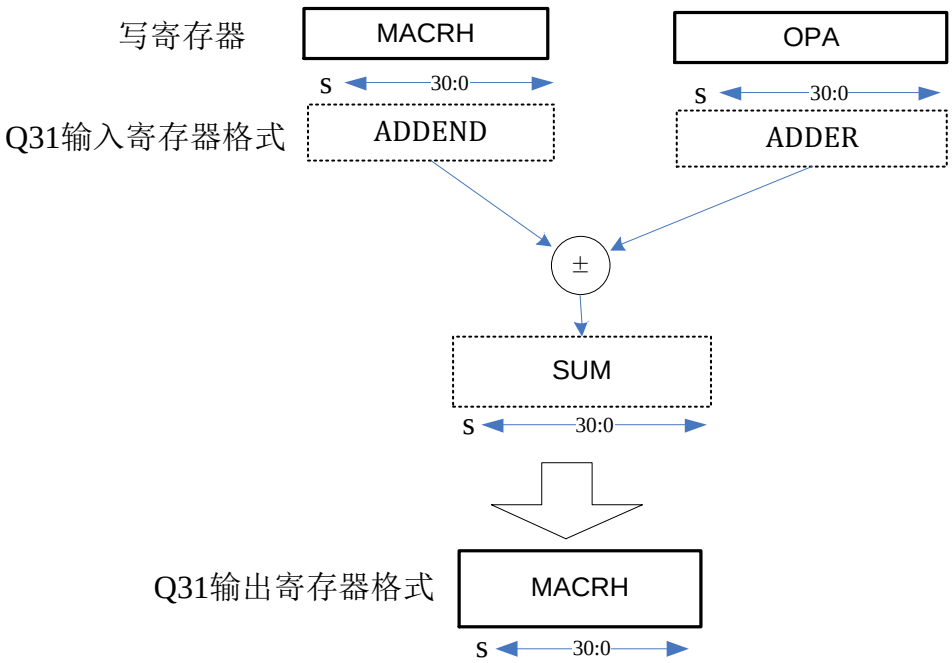


图 15-5 定点数或整型数 32 位加减法

Q31格式数据加法输入输出示例：

Format	X		Y		Addition, Z=X+Y	
	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal
Q0.31	0.5	0x40000000	0.25	0x20000000	0.75	0x60000000
	0.5	0x40000000	-0.25	0xE0000000	0.25	0x20000000
	-0.5	0xC0000000	-0.25	0xE0000000	-0.75	0xA0000000

Q31格式数据减法输入输出示例：

Format	X		Y		Subtraction, Z=X-Y	
	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal
Q0.31	0.5	0x40000000	0.25	0x20000000	0.25	0x20000000
	0.5	0x40000000	-0.25	0xE0000000	0.75	0x60000000
	-0.5	0xC0000000	-0.25	0xE0000000	-0.25	0xE0000000

15.3 整型数除法器

软件按照如下步骤调用硬件除法器。除法运算只能针对有符号整型数进行。

- 使能MACC_CR.MODE=10（除法），注意MACC_CR.FPM必须为0

- 置位运算使能
- 将64bit被除数（二进制补码）写入MACR寄存器
- 将32bit除数（二进制补码）写入OPA寄存器，写操作自动触发运算，BUSY置位
- 查询DIV_BY_0标志
- 等待BUSY清零后，读取QRR寄存器中的64bit商，和SQRT寄存器中的32bit余数

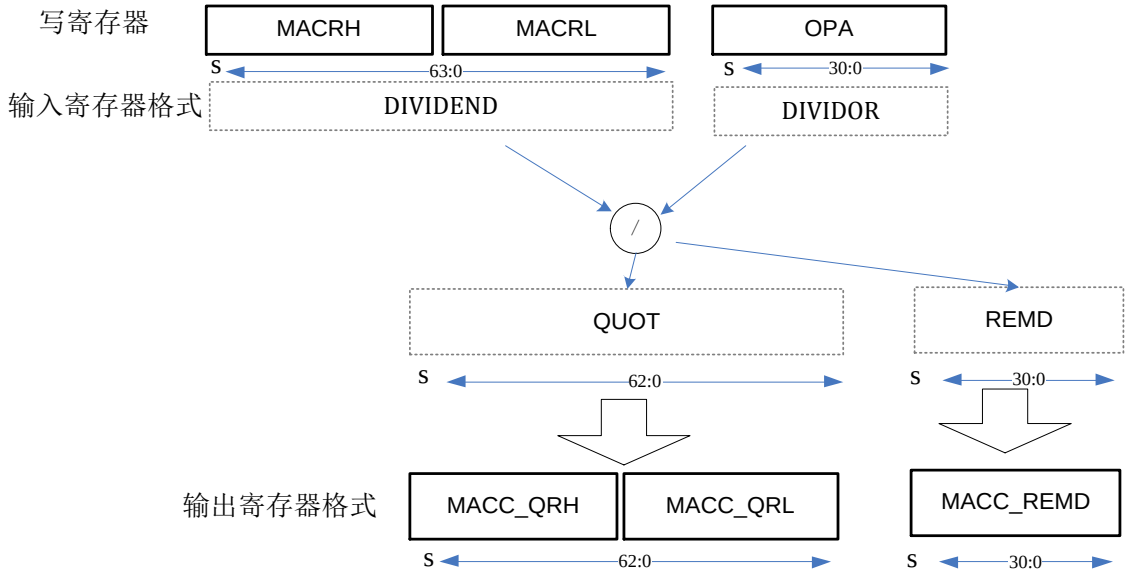


图 15-6 整型数除法

15.4 开方计算器

软件按照如下步骤调用硬件开方计算器。

- 使能MACC_CR.MODE=11（开方），根据数据格式配置MACC_CR.FPM为整型数或定点数
- 置位运算使能
- 将64bit被开方数写入MACR寄存器，写操作自动触发运算，BUSY置位
- 等待BUSY清零后，读取SQRT寄存器中的32bit开方结果

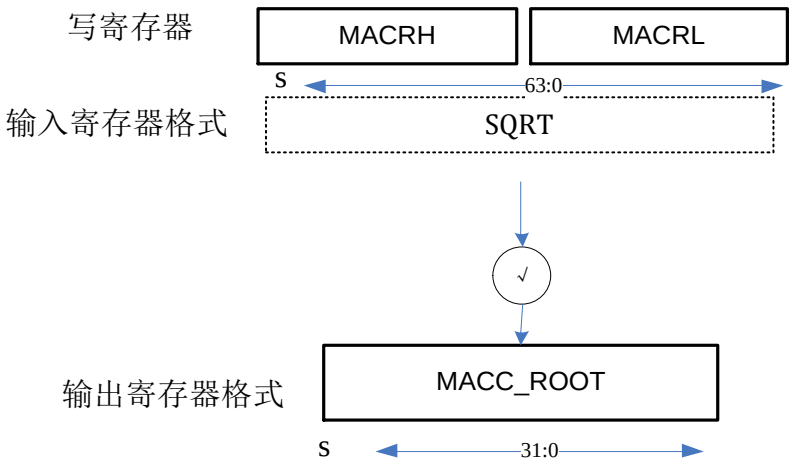


图 15-7 整型数开方

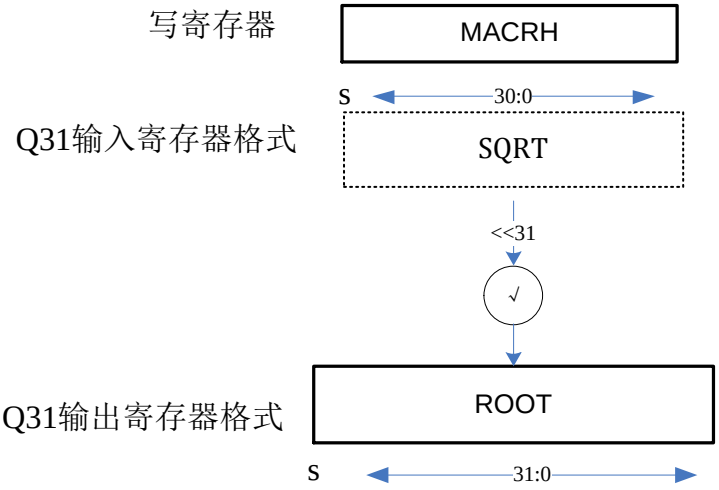


图 15-8 定点数开方

Q31格式数据开方输入输出示例：

Format	X		Square Root, Z=SQRT（X）	
	Signed Fractional	Hexadecimal	Signed Fractional	Hexadecimal
Q0.31	0.5	0x40000000	0.7071068	0x5A827999
	0.25	0x20000000	0.5	0x40000000
	0.125	0x10000000	0.3535534	0x2D413CCC

15.5 溢出和饱和计算

当乘累加结果超过64bit范围上限或下限，overflow或者underflow标志会置位。如果没有使能饱和运算，最终结果会发生溢出，如果使能了饱和运算，最终结果被固定在最大值或者最小值。由于乘

法结果经过位宽扩展，溢出只会发生在累加过程。

- unsigned

  Overflow example:

  FFFF FFFF FFFF FFFFh + 0000 0000 0000 0001h = 0000 0000 0000 0000h

  Underflow example:

  0000 0000 0000 0000h – 0000 0000 0000 0001h = FFFF FFFF FFFF FFFFh

- signed

  Overflow example:

  7FFF FFFF FFFF FFFFh + 0000 0000 0000 0001h = 8000 0000 0000 0000h

  Underflow example:

  8000 0000 0000 0000 + FFFF FFFF FFFF FFFFh = 7FFF FFFF FFFF FFFFh

如果使能了饱和运算（MACC_CR.SAT=1），则当溢出发生时，结果被固定到正负最大值。

15.6 计算周期

各种运算所需的时钟周期参见下表：

Operation mode	calculations	Number of clock cycles
Multiply	32bits x 32bits	5
Multiply-accumulate	32bits x 32bits + 64bits	6
Add-substruction	32bits +/- 32bits	1
Integer division	64bits / 32bits	24
Square-root	√64bits	32

15.7 寄存器

模块基地址：0x40019C00

地址	名称	符号
0x00000010	MACC 状态寄存器	MACC_SR
0x00000014	MACC 控制寄存器	MACC_CR
0x00000018	MACC 配置寄存器	MACC_ENR
0x0000001C	操作数 A 寄存器	MACC_OPA
0x00000020	操作数 B 寄存器	MACC_OPB
0x00000024	高 32 位商寄存器	MACC_QRH

地址	名称	符号
0x00000028	低 32 位商寄存器	MACC_QRL
0x0000002C	余数寄存器	MACC_REMD
0x00000030	均方根寄存器	MACC_SQRT
0x00000034	高 32 位 MAC 结果寄存器	MACC_MACRH
0x00000038	低 32 位 MAC 结果寄存器	MACC_MACRL

15.7.1 状态寄存器（MACC_SR）

名称	MACC_SR							
地址	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-0000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BUSY	RFU			UDF	OVF	DIV_BY_0	SUM_CO
位权限	R-0	U-000000			R/W-0	R/W-0	R/W-0	R/W-0

位	位名	功能描述
31:8	RFU	未实现：读为 0
7	BUSY	运算过程指示，硬件自动置位和清零 1 = 计算过程中，结果未就绪 0 = 计算完毕，结果就绪
6:4	RFU	未实现：读为 0
3	UDF	下溢出标志，硬件置位，软件写 1 清零
2	OVF	上溢出标志，硬件置位，软件写 1 清零
1	DIV_BY_0	除数为 0 标志，硬件置位，软件写 1 清零 1 = 除数为 0 0 = 除数不为 0
0	SUM_CO	加法计算有进位标志，硬件置位，软件写 1 清零 1 = 有进位 0 = 无进位

15.7.2 控制寄存器（MACC_CR）

名称	MACC_CR							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24

名称	MACC_CR							
位名	FPM	RFU						
位权限	RW-0	U-00000000						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU			MULT_OUT_SHIFT				
位权限	U-000			RW-00000				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							ADD_ MOD
位权限	U-0000000							RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				SAT	ACC	MODE	
位权限	U-0000				R/W-0	R/W-0	R/W-00	

位	位名	功能描述
31	FPM	数据格式选择(Fixed point mode) 0：整型数 1：Q31 格式
30:21	RFU	未实现：读为 0
20:16	MULT_OUT_SHIFT	当乘法操作为有符号数乘法时，结果移位配置 0:不移位 1:右移 1 位 …… 32：右移 32 位 其他：不可用
15:9	RFU	未实现：读为 0
8	ADD_MOD	加法器模式选择 0：加法计算 1：减法计算
7:4	RFU	未实现：读为 0
3	SAT	饱和计算模式 0：不做饱和计算 1：饱和计算
2	ACC	乘累加模式下是否做累加运算 0：不做累加 1：累加
1:0	MODE	计算模式选择 00：乘累加 01：加减法 10：除法 11：开方

15.7.3 使能寄存器（MACC_ENR）

名称	MACC_ENR

名称	MACC_ENR							
地址	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-0000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							EN
位权限	U-000000							R/W-0

位	位名	功能描述
31:1	RFU	未实现：读为 0
0	EN	计算使能 0：关闭计算 1：使能计算 在 EN=1 的情况下，软件写 OPA/MACR 寄存器启动运算

15.7.4 操作数寄存器（MACC_OPA/OPB）

名称	MACC_OPA/OPB							
地址	0x1C/0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	OP							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	OP							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	OP							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	OP							
位权限	R/W-0000 0000							

位	位名	功能描述
31:0	OP	32bit 操作数 软件写 OPB 不会触发运算，写 OPA 触发运算（EN=1 的前提下）

15.7.5 商寄存器（MACC_QRL/QRH）

名称	MACC_QRL/QRH							
地址	0x24/0x28							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	QR							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	QR							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	QR							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	QR							
位权限	R-0000 0000							

位	位名	功能描述
31:0	QR	QRH, QRL 合并成 64bit 商结果 软件读取这个寄存器不会引起清零，这是只读寄存器

15.7.6 余数寄存器（MACC_REMD）

名称	MACC_REMD							
地址	0x2C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	REMD							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	REMD							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	REMD							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	REMD							
位权限	R/W-0000 0000							

位	位名	功能描述
31:0	Remd	32bit 余数

15.7.7 均方根寄存器（MACC_SQRT）

名称	MACC_SQRT

名称	MACC_SQRT							
地址	0x30							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	SQRT							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	SQRT							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SQRT							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	REMD							
位权限	R/W-0000 0000							

位	位名	功能描述
31:0	SQRT	32bit 均方根

15.7.8 结果寄存器（MACC_MACRL/MACRH）

名称	MACC_MACRL/MACRH							
地址	0x34/0x38							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	MACR							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	MACR							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	MACR							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MACR							
位权限	R/W-0000 0000							

位	位名	功能描述
31:0	MACR	MACRH, MACRL 合并成 64bitMAC 运算结果 软件读取这个寄存器不会引起清零，软件可以直接对这个寄存器写数据

16 双线串行总线（I²C）

16.1 概述

I²C 模块实现 MCU 与外部 I2C 接口器件之间的同步通信，硬件实现串并转换。支持 I2C 的主机模式，不支持多主机模式。

特点：

- 1 路独立 I2C 接口
- 支持主机模式, 不支持多主机模式，不支持从机模式
- 支持 7 位或 10 位从机地址
- 传输速度支持 standard mode(100Kbps), fast mode(400Kbps)
- 支持 DMA

16.2 结构框图

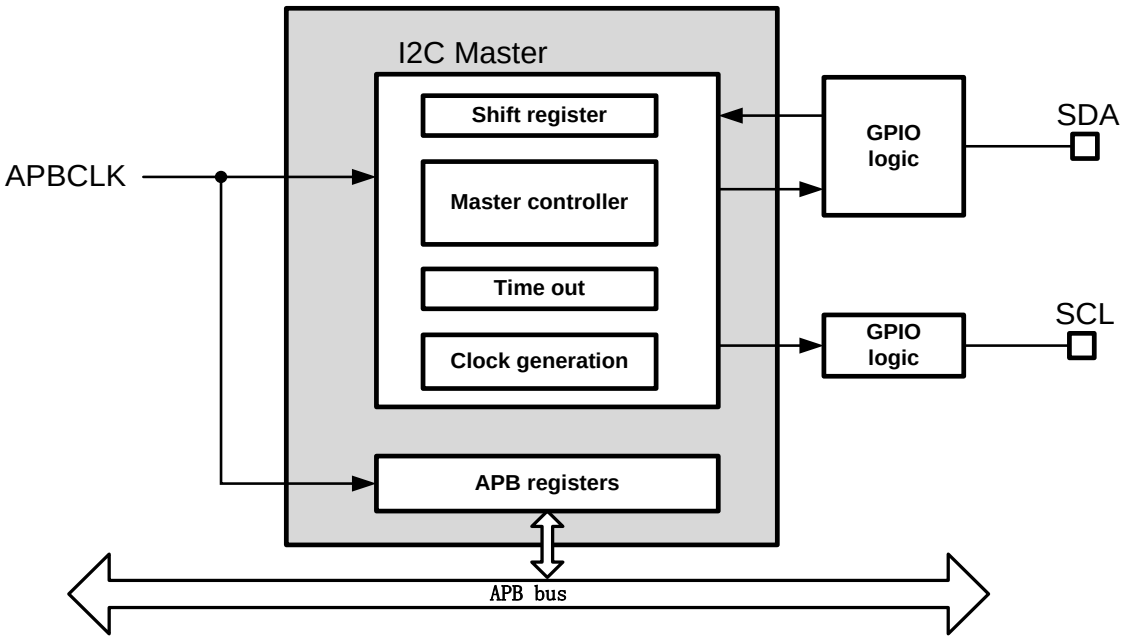


图 16-1 I2C 模块框图

16.3 引脚定义和上拉电阻范围

I2C 模块使用 2 个真开漏引脚与外部器件通信，工作时需要外接上拉电阻：

引脚	I2Cx	符号	功能
PD0, PA7	I2C	SCL	I2C 时钟
PD1, PA6		SDA	I2C 数据

表 16-1I2C 引脚列表

16.4 时钟

I2C 主机使用 APBCLK 时钟工作，进行 I2C 通信前必须正确配置相应的 CMU 控制寄存器。

16.5 接口时序

16.5.1 接口时序图

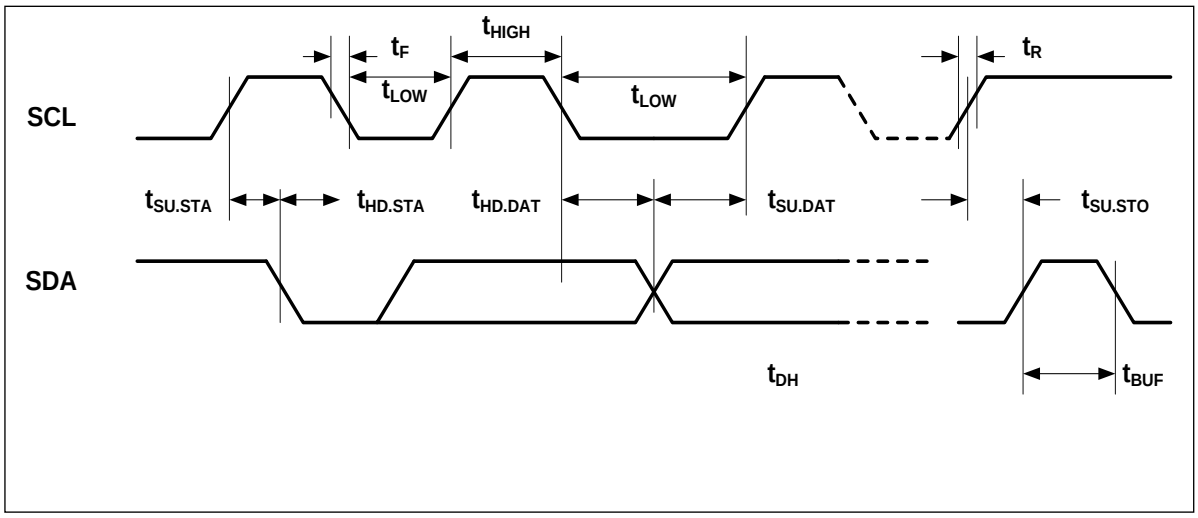


图 16-2 I²C 总线时序

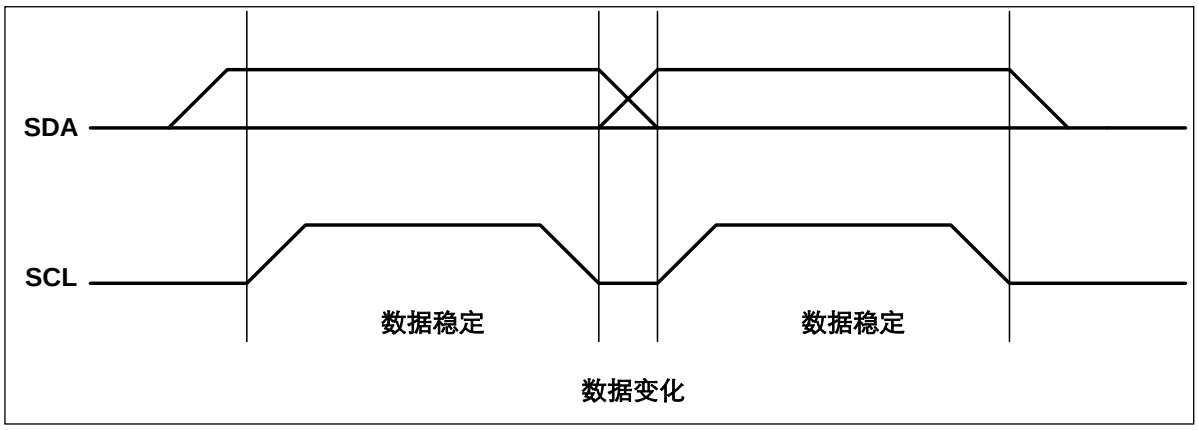


图 16-3 数据有效时序

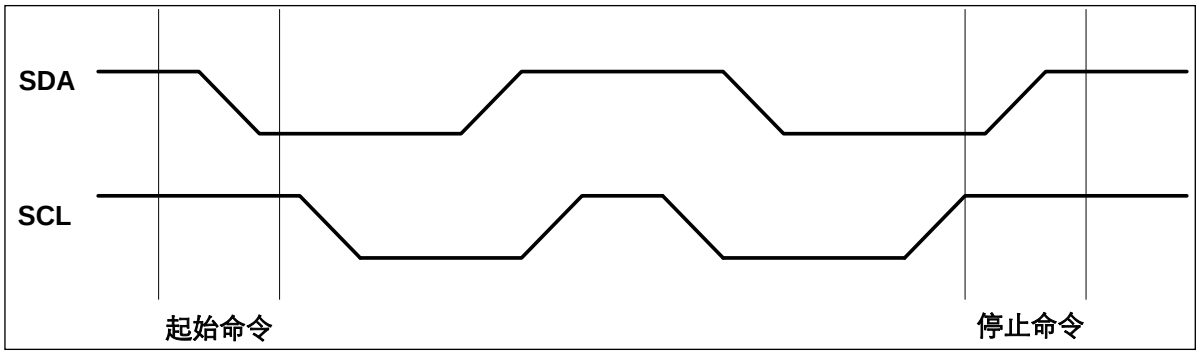


图 16-4 起始（Start）与停止(Stop)命令定义

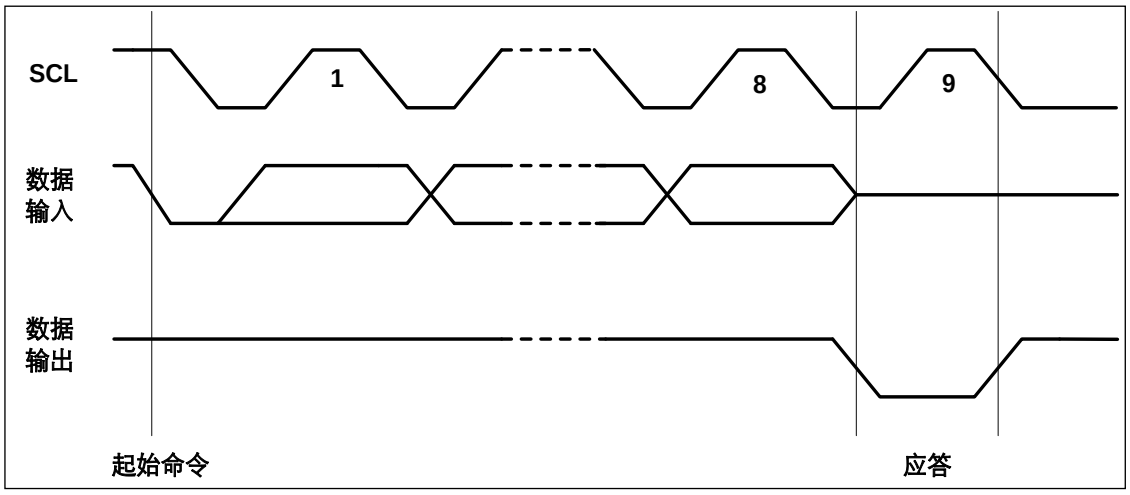


图 16-5 输出应答(ACK)

16.5.2 接口时序描述

时钟有效时序：SDA 引脚通常被外围器件拉高。SDA 引脚的数据应在 SCL 为低时变化（参见图 16-3）；当数据在 SCL 为高时变化，将视为下文所述的一个起始或停止命令。

起始命令：当 SCL 为高，SDA 由高到低的变化被视为起始命令，必须以起始命令作为任何一次读/写操作命令的开始（参见图 16-4）。

停止命令：当 SCL 为高，SDA 由低到高的变化被视为停止命令，在一个读操作后，停止命令会使 EEPROM 进入等待态低功耗模式（参见图 16-4）。

输出应答：SDA 上的数据都是以 8 位为一组串行输入和输出的，MSB 先发，接收方在收完每个字节后应当在第 9 个周期回发一个回应 acknowledge 位（以下简称 ack），ack 的时钟由主机提供。发送方在 ack 期间悬空 SDA，接收方须将 SDA 拉低，确保 ack 时钟高电平期间 SDA 为低，形成有效的 ack 信号(参见图 16-5)。

参数	符号	标准模式（100K）		快速模式(400K)		单位
		最小值	最大值	最小值	最大值	
SCL 时钟频率	F_{SCL}	0	100	0	400	kHz

参数	符号	标准模式（100K）		快速模式(400K)		单位
		最小值	最大值	最小值	最大值	
启动条件建立时间	$T_{SU:STA}$	4.7	—	0.6	—	us
启动条件保持时间	$T_{HD:STA}$	4.0	—	0.6	—	us
时钟低电平时间	T_{LOW}	4.7	—	1.3	—	us
时钟高电平时间	T_{HIGH}	4.0	—	0.6	—	us
数据输入建立时间	$T_{SU:DAT}$	250	—	100(4)	—	ns
数据输入保持时间	$T_{HD:DAT}$	5.0 0(2)	— 3.45(3)	— 0(2)	— 0.9(3)	us us
SDA 和 SCL 上升时间	T_R	—	1000	20+0.1Cb(5)	300	ns
SDA 和 SCL 下降时间	T_F	—	300	20+0.1Cb(5)	300	ns
停止条件建立时间	$T_{SU:STO}$	4.0	—	0.6	—	us
总线空闲时间	T_{BUF}	4.7	—	1.3	—	us
总线的容性负载	Cb	—	400	—	400	Pf
噪声容限低值	V_{nL}	$0.1V_{DD}$	—	$0.1V_{DD}$	—	V
噪声容限高值	V_{nH}	$0.2V_{DD}$	—	$0.2V_{DD}$	—	V

表 16-2 I²C 接口时序要求

16.6 I²C 初始化

进行 I2C 通信前必须正确的初始化 I2C 模块，建议软件按照以下步骤进行初始化操作：

- 清零 RMU 模块的 I2CRST 寄存器，确保 I2C 模块不处于复位状态
- 置位 CMU 模块的 I2Cx_PCE 寄存器，使能 I2C 模块寄存器总线接口时钟
- 配置 CMU 模块的 I2CxCKS 和 I2CxCKE 寄存器，选择并使能 I2C 工作时钟

16.6.1 IO 配置

MG33M0xxERB 最多有两组引脚用于数据传输，开始 I2C 通信前需将对应引脚的 FCR 寄存器设置为 AF。

16.6.2 主机波特率配置

I2C 主机需要在使能前配置通信波特率。

CPU 通过配置 MSPBRG 寄存器确定波特率时钟 SCL 对系统时钟的分频值，计算公式如下：

TBRGH＝TOSC×(MSPBGRH[8:0]+1)；TOSC 为主时钟周期

TBRGL＝TOSC×(MSPBGRL[8:0]+1)；TOSC 为主时钟周期

TSCL＝TBRGH+ TBRGL

16.7 I²C 主机功能

MG33M0xxERB的I2C主机模式不支持多主机总线，因此挂在总线上的其他设备都是从机。总线上总是由主机提供同步时钟SCL，SDA数据流方向可以是主机发送从机接收，或者从机发送主机接收。I2C总线通信总是由主机发起，主机模式支持7bit或10bit寻址。

16.7.1 7bit 寻址

在7bit寻址时，主机发送的第一个字节包含从机地址和传输方向位（$R/\overline{W}$），根据$R/\overline{W}$决定后续传输是主机向从机写入数据（$R/\overline{W}$=0）或主机从从机读取数据（$R/\overline{W}$=1）。

名字	Slave Address Byte							
位	7	6	5	4	3	2	1	0
位名	address							R/W

位描述：

位号	助记符	功能描述
7-1	address	Slave device address
0	R/W	0: Write 表示发送数据（master 发送） 1: Read 表示请求数据（slave 回发）

主机向从机写入数据

典型的7bit寻址，主机向从机写入数据的帧结构如下图所示。

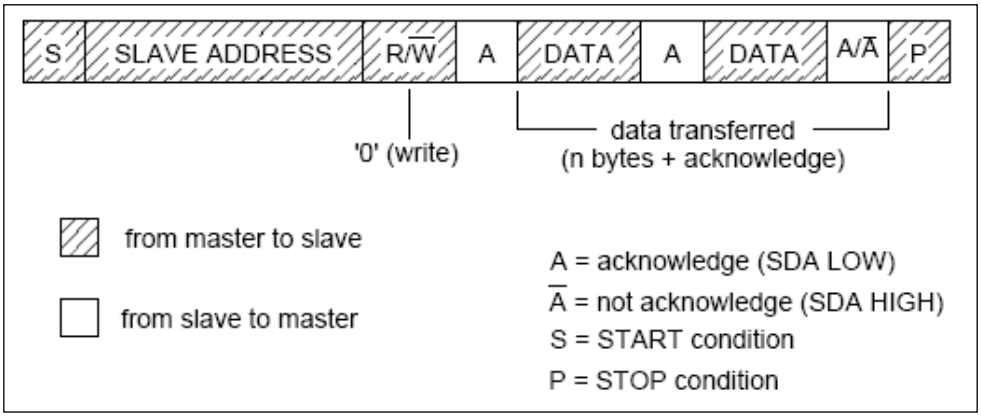


图 16-6 主机向 7 位地址从机写入数据时的帧格式

1、主机发起 START 时序

2、主机发送从机地址，从机地址包含 7 位从机地址和 1 位 R/W 标志位，发送数据时 R/W 位为 0

4、主机发送第一帧 8 位数据

5、主机在每次发送完 8 位数据后，会在第 9 个 SCL 判断是否检测到有效的 ACK，如果主机检测到 ACK 成功后，会继续输出下一字节数据

6、若从机无法响应 ACK，主机检测到 NACK 后应发送 STOP 时序终止发送

7、主机完成所有数据发送后，发送 STOP 时序

软件启动 I2C 主机发送的操作流程如下图：

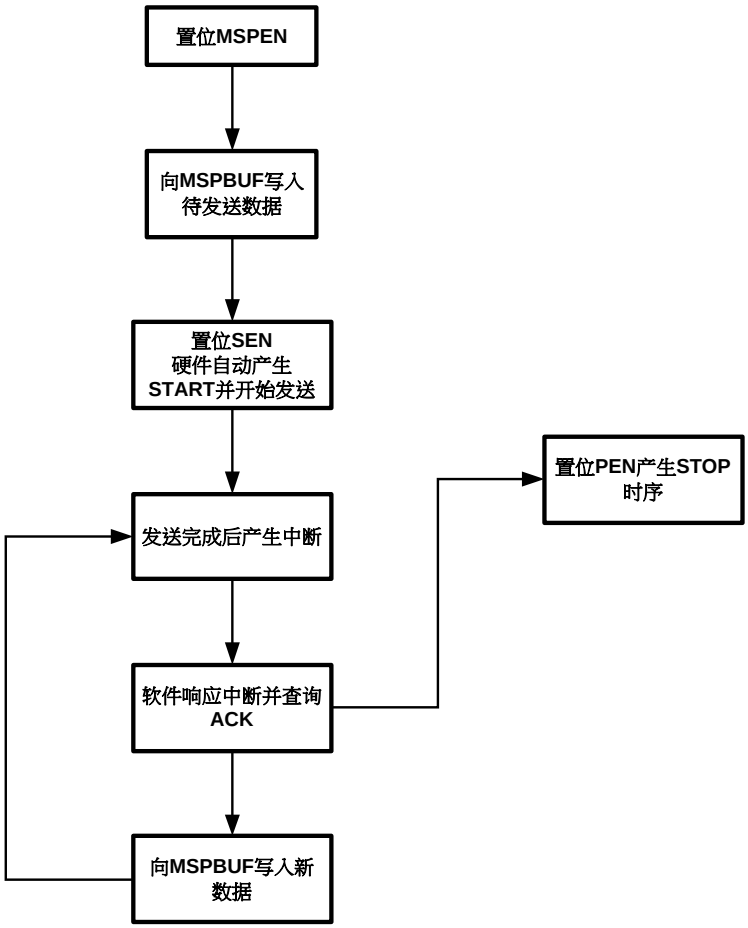


图 16-7I2C 软件发送数据流图

I2C主机对7位地址从机写入数据的波形示意图如下：

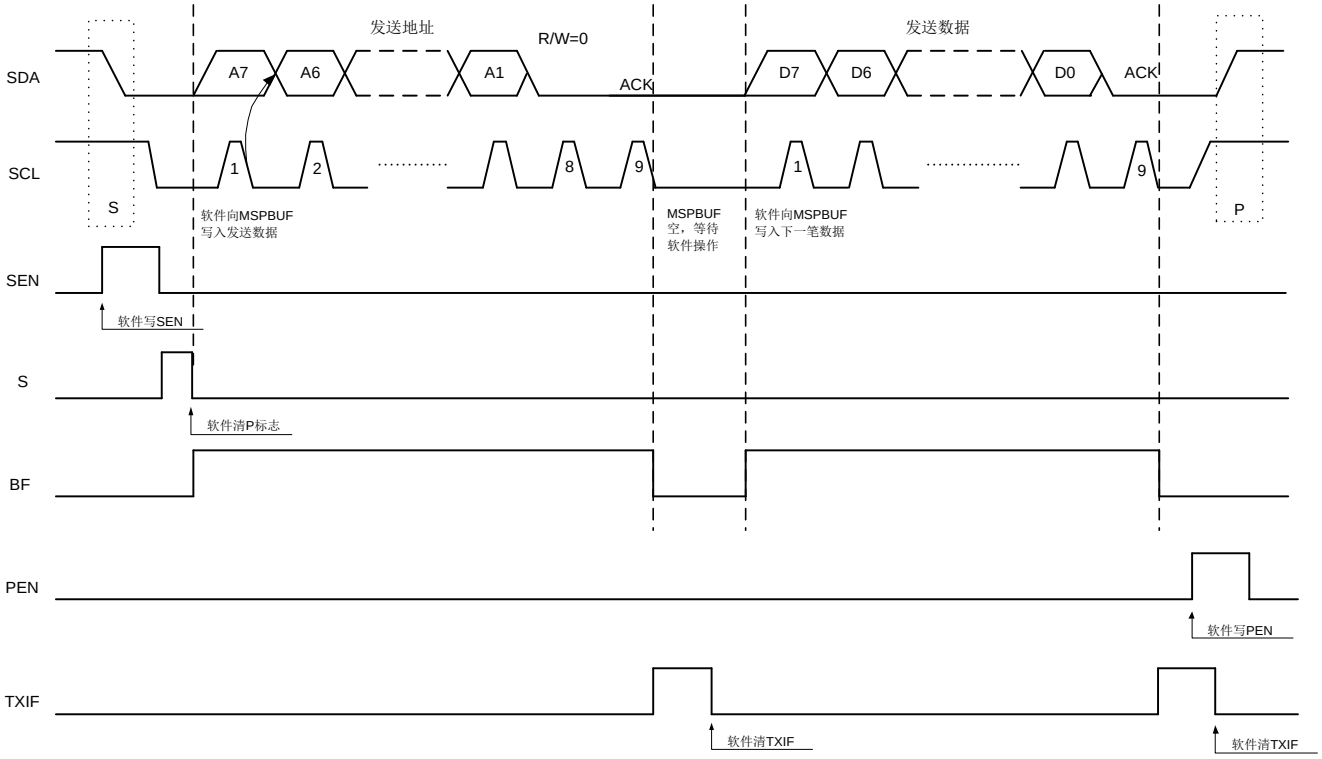


图 16-8I2C 主机对 7 位地址从机发送数据流图

主机从从机读取数据

典型的7bit寻址，主机从从机读取数据的帧格式如下图所示。

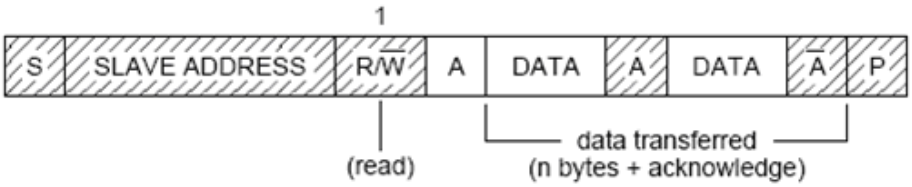


图 16-9 主机从 7 位地址从机读取数据时的帧格式

1、 主机发起 START 时序

2、 主机发送从机地址，从机地址包含 7 位从机地址和 1 位 R/W 标志位，数据读取时 R/W 位为 1

3、 此时设置 MSPCON.RCEN 为 1，主机自动转为接收状态

4、 主机开始接收第一字节 8 位数据，并在第 9 个 SCL 向从机发送有效 ACK,从而继续读取下一字节 8 位数据

5、 主机读取最后一个字节后，在第 9 个 SCL 向从机发送 NACK

6、 主机发送 STOP 时序终止读取

软件启动 I2C 接收的操作流程如下图：

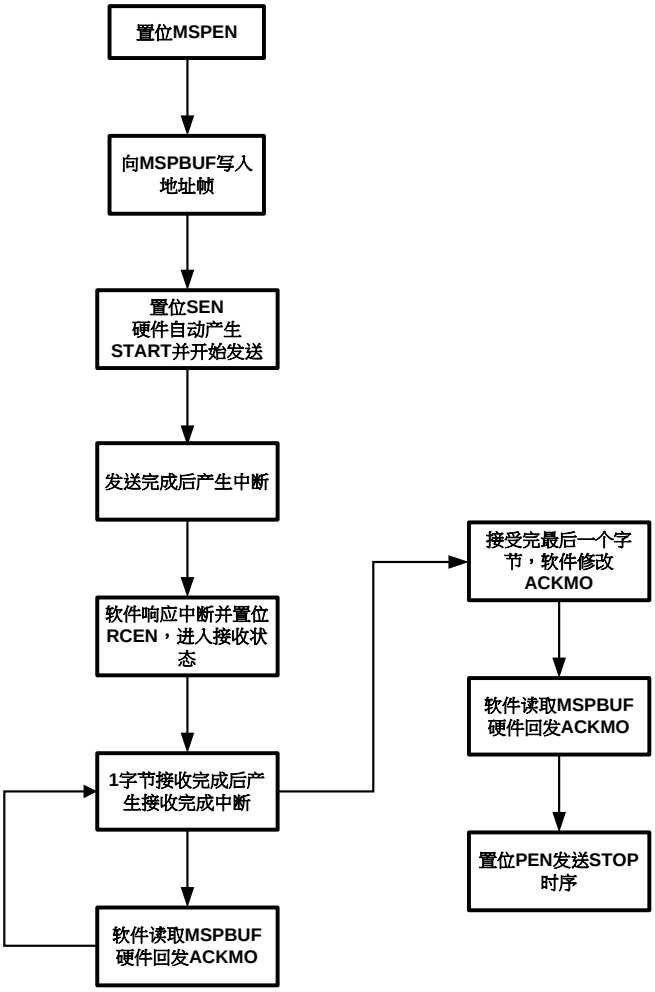


图 16-10I2C 软件发送数据流图

主机每次接收完从机发送的数据后，根据ACKMO寄存器回发响应。ACKMO复位值为0，即默认状态下主机回发ACK。如果软件希望主机在接收完成后回发NACK，则需要在前一个字节接收完成中断中将ACKMO寄存器改写为1。ACKMO为1的情况下，主机在发送完响应后会自动清零ACKMO。

I2C主机从7位地址从机读出数据的波形示意图如下：

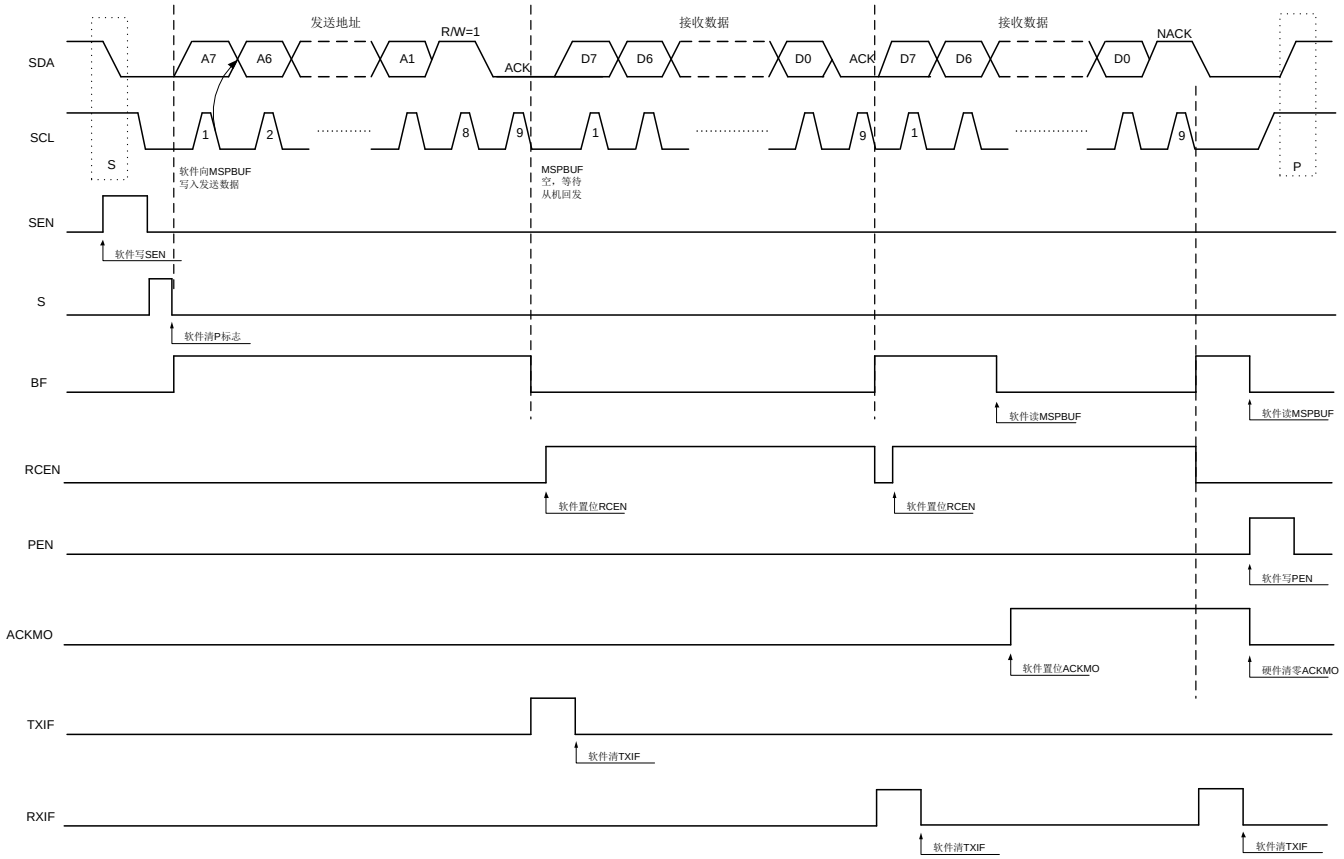


图 16-11I2C 从 7 位地址从机读取数据流图

双向数据传输（组合模式）

典型的双向数据读写流图如下图所示。在主机发送或读取数据过程中，主机可以通过发送 Repeated Start 时序来重新启动一次新的发送或读取通信，所以主机在一次通信中，即可以有数据发送也可以有数据读取。

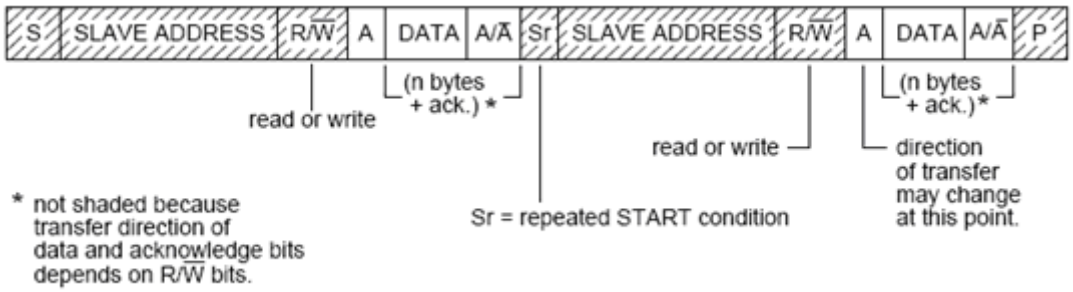


图 16-12 双向数据通信帧格式

组合传输的软件操作流程与单向传输类似，只是在某个字节收发完成后，通过发送ReSTART时序和从机地址字节来修改传输方向。

16.7.2 10bit 寻址

在10bit寻址时，主机发送的第一个字节包含部分从机地址（11110_A9_A8）和传输方向位（$R/\overline{W}$），第二个字节包含剩余从机地址（A7~A0）。两个字节地址发送完成后，再进行数据传输。

主机向从机写入数据

典型的10bit寻址，主机向从机写入数据的数据流图如下图所示。

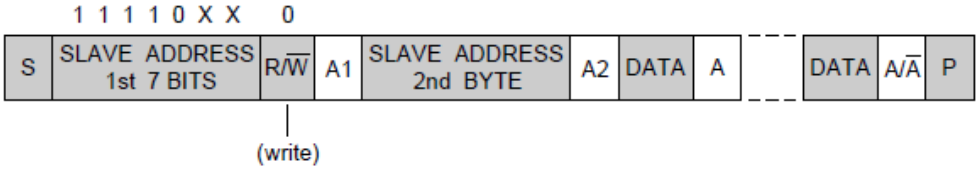


图 16-13 10bit 寻址，主机向从机写入数据

1、主机发起 START 时序

2、主机发送第一个从机地址字节，以 11110 开头，跟随 2bit 从机地址最高位，以及 R/W 标志位，发送数据时 R/W 位为 0

3、主机检查从机回发的 ACK

4、主机发送第二个从机地址字节，包含从机地址的低 8 位

5、主机检查从机回发的 ACK

6、主机继续向从机写入数据

7、主机完成所有数据发送后，发送 STOP 时序

软件启动 I2C 主机发送的操作流程如下图：

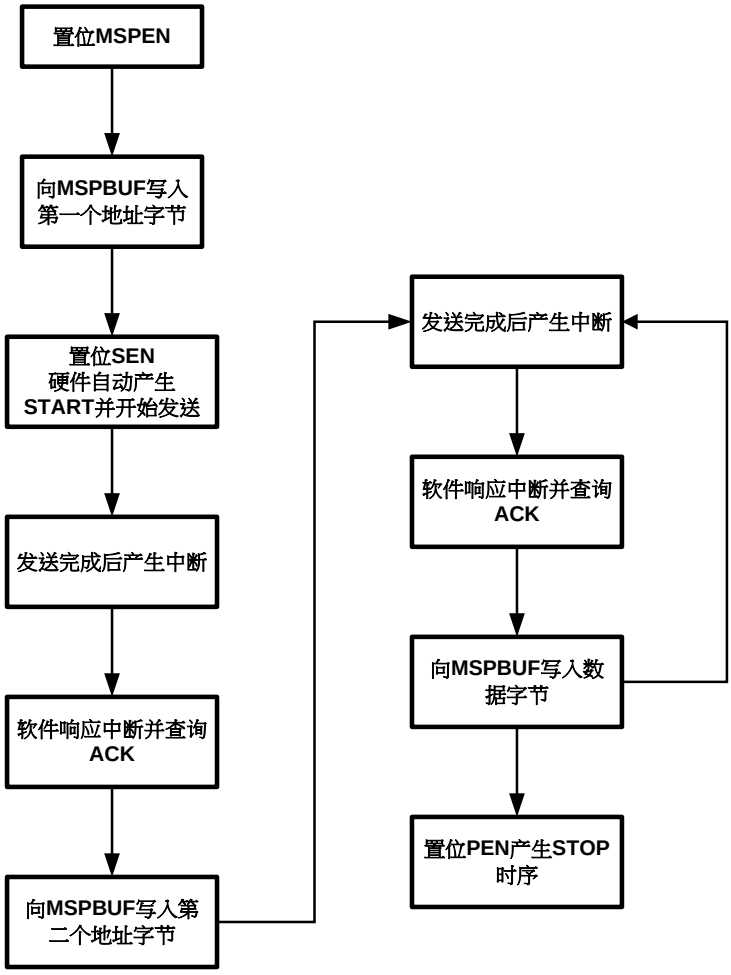


图 16-14I2C 软件发送数据流图

主机从从机读取数据

典型的10bit寻址，主机从从机读取数据的数据流图如下图所示。

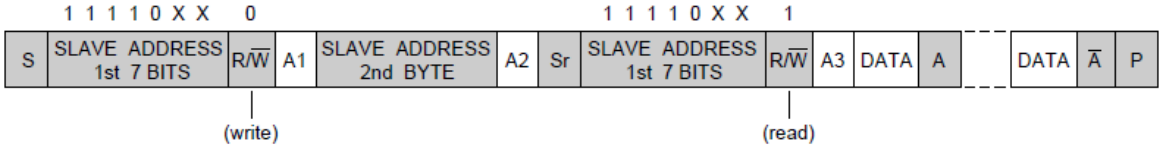


图 16-15 10bit 寻址，主机从从机读取数据

1、 主机发起 START 时序

2、 主机发送第一字节从机地址，包含 5 位前导码 11110、2 位从机地址最高位和 1 位 R/W 标志位，数据读取时 R/W 位为 1

3、 主机发送第二字节从机地址，包含低 8 位地址

4、 主机发送 ReSTART 时序

5、 主机再次发送第一字节从机地址，将 R/W 为改为 0

6、 此时设置 MSPCON.RCEN 为 1，主机转为接收状态

7、 主机开始接收第一字节 8 位数据，并在第 9 个 SCL 向从机发送有效 ACK,从而继续读取下一字节 8 位数据

8、 主机读取最后一个字节后，在第 9 个 SCL 向从机发送 NACK

9、 主机发送 STOP 时序终止读取

软件启动 I2C 接收的操作流程如下图：

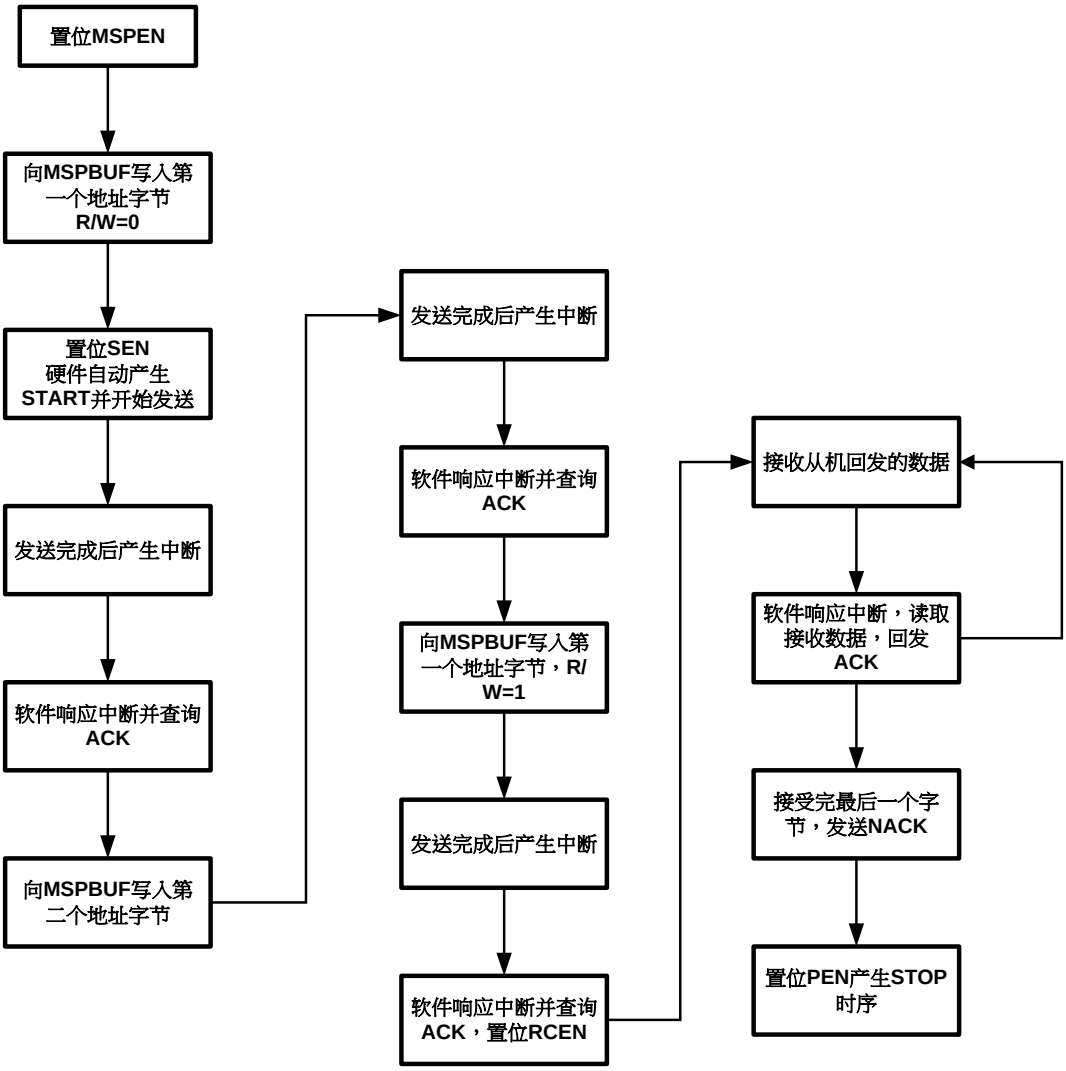


图 16-16I2C 软件发送数据流图

双向数据传输（组合模式）

典型的双向数据读写流图如下图所示。在主机发送或读取数据过程中，主机可以通过发送 Repeated Start 时序来重新启动一次新的发送或读取通信，所以主机在一次通信中，即可以有数据发送也可以有数据读取。

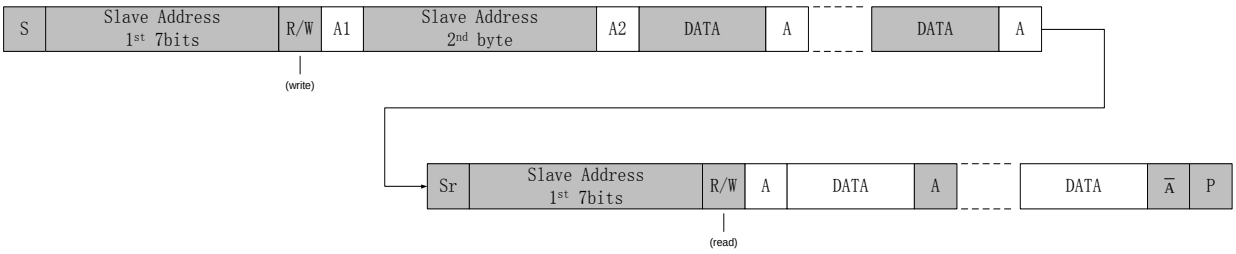


图 16-17I2C 软件发送数据流图

组合传输的软件操作流程与单向传输类似，只是在某个字节收发完成后，通过发送ReSTART时序和1st从机地址字节来修改传输方向。

16.7.3 DMA

I2C 主机支持 DMA，需要注意的是，必须在 I2C 模块的总线时钟（APBCLK）使能的情况下，才能使用 DMA 功能。

主机使用DMA向从机写入数据

主机使用 DMA 发送数据时，包括从机地址字节和发送数据在内的所有数据都需要事先写入 RAM 中，并通过 DMA 请求发送出去。软件应事先将目标 DMA 通道配置为 I2C_TX。

在 DMAEN=1 的情况下，MSPEN 置位，如果数据缓存寄存器 MSPBUF 为空，I2C 模块将产生 DMA 请求，DMA 模块响应请求后将 RAM 中的待发数据写入 MSPBUF，同时 I2C 模块自动置位 SEN 产生 START 时序，开始数据发送（第一个字节是从机地址）。DMA 发送模式下，I2C 并不检查发送数据的合法性，软件必须保证 RAM 中的数据是正确的。

每个字节发送完成后，I2C 检查从机 ACK，如果 ACK 正确则产生新的 DMA 请求，如果收到 NACK 则产生 NACK 中断，并不再产生 DMA 请求。

当 DMA 完成指定长度的数据发送后，产生 DMA 传输完成中断，此时可以又软件置位 PEN 产生 STOP 时序，也可以由 I2C 硬件根据 DMA 传输完成信号自动置位 PEN 产生 STOP 时序。可以通过设置 AUTOEND 寄存器来选择所需的策略。

主机使用 DMA 进行发送的流程如下图：

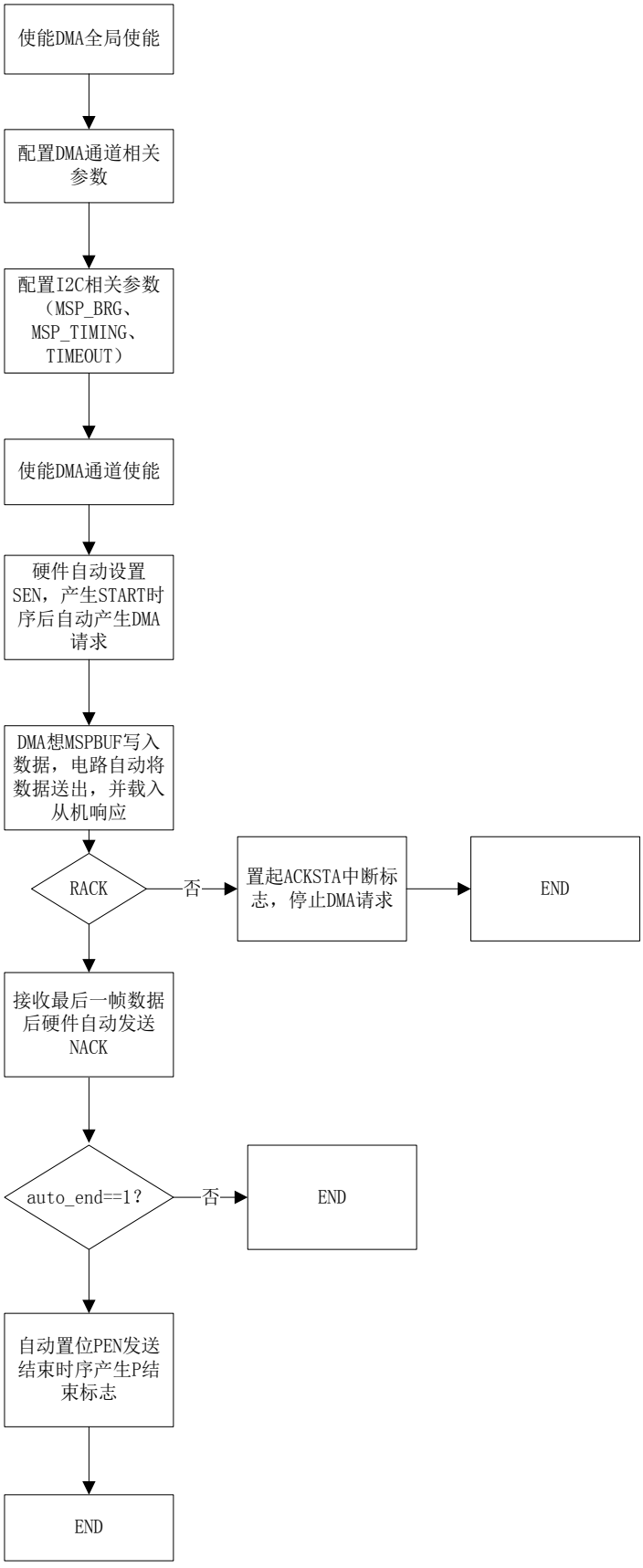


图 16-18 I2C 主机 DMA 发送流程图

主机使用DMA从从机读取数据

这种场景下，从机寻址字节必须由软件发送。软件应事先将目标 DMA 通道配置为 I2C_RX。

软件首先发送完从机地址后，设置 MSP_DMAEN=1，然后使能对应的 DMA 通道，I2C 自动进入接收模式，并在每个字节接收完成后产生 DMA 请求，通知 DMA 来读取 MSPBUF 内容，同时向从机回发 ACK。

当 DMA 传输达到指定长度后，DMA 的传输完成标志将通知 I2C 回发 NACK。随后根据 AUTOEND 寄存器配置，可以由软件或硬件置位 PEN 产生 STOP 时序。

注意：当I2C主机通过DMA进行数据接收时，在不同AUTOEND配置和相同DMA传输长度（CHxTSIZE）配置下，DMA接收字节数会有差别。当AUTOEND=0时，接收字节数为CHxTSIZE+1；当AUTOEND=1时，接收字节数为CHxTSIZE。

主机使用DMA进行接收的流程如下图：

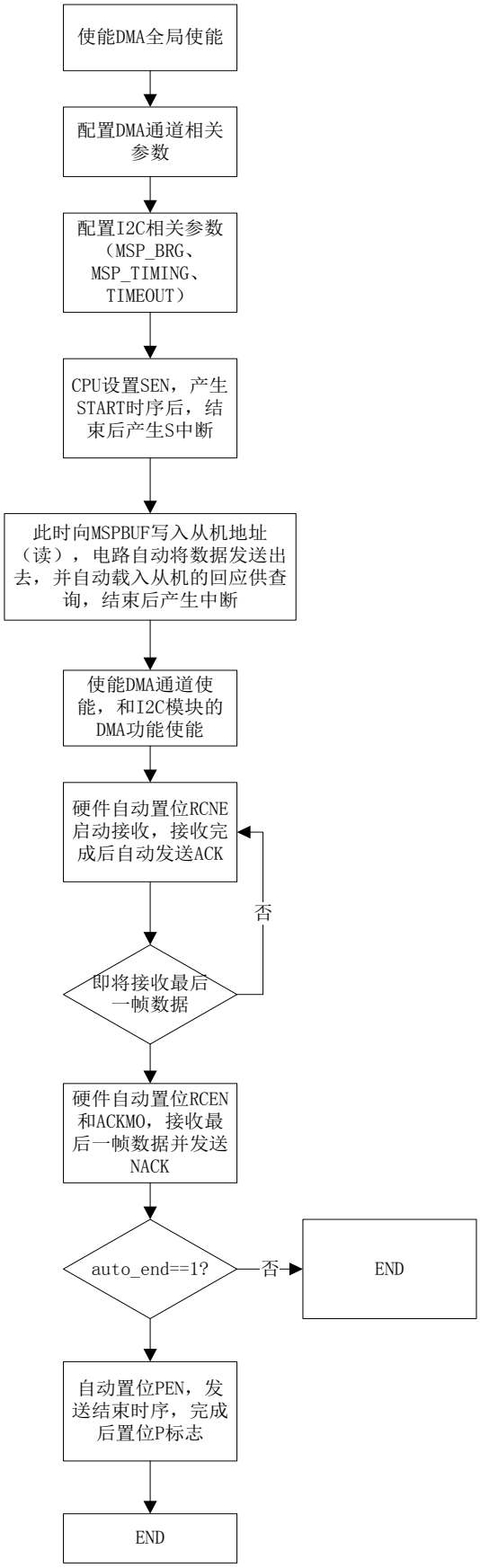


图 16-19 I2C 主机 DMA 接收流程图

16.7.4 SCL 延展（Slave Clock Stretching）

I2C 总线运行低速从机通过拉低 SCL 的方式通知主机暂停数据通信。I2C 主机必须支持这一特性，因此在每个字节收发起始位置处，主机在尝试发送 SCL 高电平后，需要自动检查总线上 SCL 的实际电平，如果不是高电平，意味着从机正在进行 SCL 延展，主机会持续监控 SCL 电平，直到 SCL 为高，才开始后续操作。

注意：主机只在每字节收发的第一个 SCL 上升沿处进行 SCL 延展检查。

16.7.5 超时机制

I2C主机还实现了超时机制，即发现从机长时间拉低SCL导致总线无法通信的情况下，产生超时报警中断并返回IDLE状态。

当主机检测到SCL延展，其内部定时器开始计时，主机设定的SCL延展超时的时长最长是4096个SCL周期，假设波特率为100K，则超时周期大约是40ms，如果波特率是400K，则超时周期大约是10ms。

通过12bit的TIMEOUT寄存器，软件可以设置超时周期。软件必须在MSPEN为0的情况下设置TIMEOUT寄存器，此寄存复位值为0xFFF，即表示最长4096*T_{SCL}的超时周期，当检测到SCL延展后，TIMEOUT寄存器开始向下递减，当计数到0时，计数停止，TIMEOUT寄存器被复位到0xFFF，同时触发超时中断。因此通过修改TIMEOUT初始值，可以设定超时周期。

$T_{SCL_STRETCHING_TIMEOUT}$=TIMEOUT[11:0] * T_{SCL}

当发生TIMEOUT中断时，建议软件复位I2C模块。

此功能可以被关闭，如果关闭硬件超时，软件也可以通过定时器结合SCL引脚状态判断来自行实现任意长度的超时判决。

16.7.6 可编程时序

I2C 模块的主机模式提供了灵活的时序编程特性，允许用户定义 SCL 时钟的低电平宽度、高电平宽度，SDA 数据的建立和保持时间。

通过 MSPBRG 寄存器可以设置 SCL 的低电平和高电平宽度，通过 SDAHD 寄存器可以配置 SDA 数据相对 SCL 时钟脉冲的保持和建立保持时间长度。

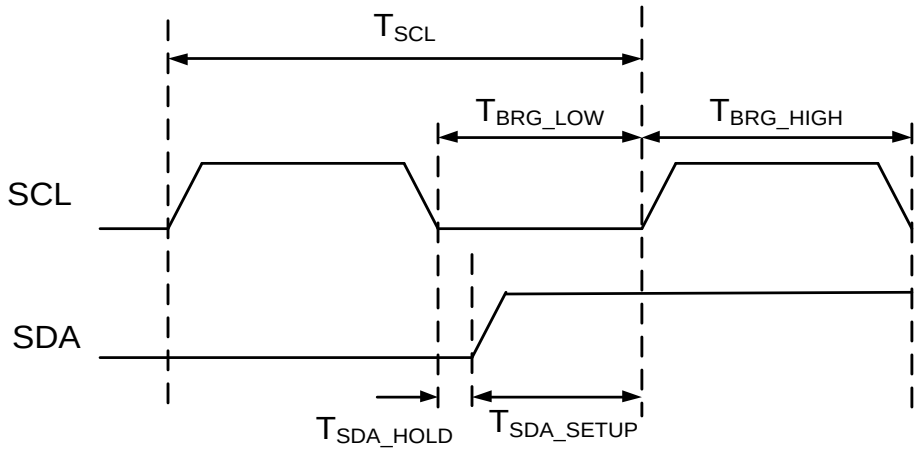


图 16-20 主机时序控制

上图中，T_{SCL}为通信波特率，各个参数可以由以下公式表达：

$T_{SCL} = T_{BRG_LOW} + T_{BRG_HIGH}$

$T_{SDA_SETUP} = T_{BRG_LOW} - T_{SDA_HOLD}$

注意，应用中对MSPBGRH、MSPBRGL和SDAHD寄存器的配置必须满足以下要求，如果违反这些要求将导致异常的总线时序：

MSPBRGH>= 2

MSPBRGL >=2

MSPBRGL-1>= SDAHD >=1

TIMEOUT >= 1

16.8 寄存器

I2C模块起始地址：0x4001_2400

offset 地址	名称	符号
0x00	I2C 主机配置寄存器 (I2C Master Config Register)	I2C_MSP_CFGR
0x04	I2C 主机控制寄存器 (I2C Master Control Register)	I2C_MSP_CR
0x08	I2C 主机中断使能寄存器 (I2C Master Interrupt Enable Register)	I2C_MSP_IER
0x0C	I2C 主机中断标志寄存器 (I2C Master Interrupt Status Register)	I2C_MSP_ISR
0x10	I2C 主机状态寄存器 (I2C Master Status Register)	I2C_MSP_SR
0x14	I2C 主机波特率寄存器 (I2C Master Baud Rate Generation Register)	I2C_MSP_BRG
0x18	I2C 主机收发缓存寄存器 (I2CMaster Buffer Register)	I2C_MSP_BUFR
0x1C	I2C 主机时序控制寄存器 (I2C Master Timing Control Register)	I2C_MSP_TCR
0x20	I2C 主机超时寄存器 (I2C Master Time-Out Register)	I2C_MSP_TOR

16.8.1 I2C 主机配置寄存器（I2C_MSP_CFGR）

名称	I2C_MSP_CFGR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-						AUTOEND	MSP_DMAEN
位权限	U-0						R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						TOEN	MSPEN
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:18	-	RFU：未实现，读为 0
17	AUTOEND	主机 DMA 自动终止 (DMA automatic transfer end) 1：DMA 指定长度传输完成后，自动发送 STOP 时序

位号	助记符	功能描述
		0：DMA 指定长度传输完成后，等待软件接管
16	MSP_DMAEN	主机 DMA 使能 (Master DMA enable) 0：关闭 DMA 功能 1：使能 DMA 功能
15:2	-	RFU：未实现，读为 0
1	TOEN	SCL 拉低超时使能 (Time Out enable) 1：使能超时功能，超时周期由 MSPTO 寄存器定义 0：关闭超时功能
0	MSPEN	I2C 主机模块使能控制位 (Master enable) 1：I2C 主机使能 0：I2C 主机禁止

16.8.2 I2C 主机控制寄存器（I2C_MSP_CR）

名称	I2C_MSP_CR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				RCEN	PEN	RSEN	SEN
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:4	-	RFU：未实现，读为 0
3	RCEN	主机接收模式下，接收使能位 (RPCEive enable) 1：主机接收使能 0：接收禁止 主机通信中，软件在发送完地址字节后，通过置位 RCEN 将传输方向切换为主机接收，然后可以接收来自于从机的数据。RCNE 在接收过程中保持为 1，直到软件置位 PEN 发送 STOP 时序。
2	PEN	STOP 时序产生使能控制位，软件写 1 发送 STOP 时序，发送完成后硬件自动清零 (Stop Enable)
1	RSEN	Repeated START 时序产生使能控制位，软件写 1 发送 Repeated START 时序，发送完成后硬件自动清零 (Repeated Start Enable)
0	SEN	START 时序产生使能控制位，软件写 1 发送 START 时序，发送完成后硬件自动清零 (Start Enable)

16.8.3 I2C 主机中断使能寄存器（I2C_MSP_IER）

名称	I2C_MSP_IER							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	WCOLE	OVTE	SE	PE	NACKE	TXIE	RXIE
位权限	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
6	WCOLE	WCOL 中断使能寄存器 (Write collision interrupt enable) 1：允许写冲突中断 0：禁止写冲突中断
5	OVTE	SCL 超时中断使能寄存器 (SCL overtime enable) 1：允许超时中断 0：禁止超时中断
4	SE	START 时序中断使能寄存器 (Start interrupt enable) 1：允许 START 时序中断 0：禁止 START 时序中断
3	PE	STOP 时序中断使能寄存器 (Stop interrupt enable) 1：允许 STOP 时序中断 0：禁止 STOP 时序中断
2	NACKE	主机发送模式下 NACK 中断使能寄存器 (Non-ACK interrupt enable) 1：允许收到 NACK 产生中断 0：禁止产生 NACK 中断
1	TXIE	I2C 主机发送完成中断使能(Trasnmit done interrupt enable) 1：允许发送完成中断 0：禁止发送完成中断
0	RXIE	I2C 主机接收完成中断使能(RPCEive done interrupt enable) 1：允许接收完成中断 0：禁止接收完成中断

16.8.4 I2C 主机中断标志寄存器（I2C_MSP_ISR）

名称	I2C_MSP_ISR							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	WCOL	OVT	S	P	ACKSTA	TXIF	RXIF
位权限	U-0	R/W-0	R-0	R-0	R-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
6	WCOL	写冲突检测位，MCU 只能在完成 START 时序或发送完成一帧读写之后才能写 MSPBUF，否则发生写冲突；硬件置位，软件写 1 清零(Write Collision Interrupt Flag,write 1 to clear) 1：发送写冲突 0：未发生冲突
5	OVT	SCL 超时中断标志，仅在 TOEN 为 1 时工作(SCL OverTime Interrupt Flag) 1：发生 SCL 超时 0：没有发生 SCL 超时
4	S	START 时序发送完成中断标志，硬件置位，软件读取后清零(Start Interrupt flag)
3	P	STOP 时序发送完成中断标志，硬件置位，软件读取后清零(Stop interrupt flag)
2	ACKSTA	主控发送模式下，来自从机的回应信号；当主机发送后收到 NACK，此标志可以产生中断；硬件置位，软件写 1 清零。(Acknowledge Status Flag ,write 1 to clear) 1：从机回应 NACK 0：从机回应 ACK
1	TXIF	I2C 主机发送完成中断标志，硬件置位，软件写 1 清零(Trasnmit done interrupt flag,write 1 to clear) 此标志寄存器在主机接收完从机回发的 ACK 或 NACK 后置位。
0	RXIF	I2C 主机接收完成中断标志，硬件置位，软件写 1 清零(RPCEive done interrupt flag,write 1 to clear) 此标志寄存器在主机回发完 ACK 或 NACK 后置位。

16.8.5 I2C 主机状态寄存器（I2C_MSP_SR）

名称	I2C_MSP_SR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		BUSY	RW	-	BF	-	ACKMO
位权限	U-0		R-0	R-0	U-0	R-0	U-0	R/W-0

位号	助记符	功能描述
31:6	-	RFU：未实现，读为 0
5	BUSY	I2C 通信状态位 (Busy) 1：接口处于读写状态，正在进行数据传输， 0：已完成数据传输
4	RW	I2C 传输方向状态位 (Read/Write) 1：主机从从机读取数据 0：主机向从机写入数据
3	-	RFU：未实现，读为 0
2	BF	缓冲器满状态位 (Buffer Full) 接收： 1：接收完成，MSPBUF 满 0：接收未完成，MSPBUF 空 发送： 1：正在发送，MSPBUF 满 0：发送完成，MSPBUF 空
1	-	RFU：未实现，读为 0
0	ACKMO	主控接收模式下，主机回应信号的状态 (Ack Master output) 1：主机回发 NACK 0：主机回发 ACK ***注意：必须在 P 标志寄存器被清零的情况下，软件才能置位 ACKMO***

16.8.6 I2C 主机波特率寄存器（I2C_MSP_BGR）

名称	I2C_MSP_BGR							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							MSPBRGH[8]
位权限	U-0							R/W-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	MSPBRGH[7:0]							
位权限	R/W-0001 0011							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							MSPBRGL[8]
位权限	U-0							R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MSPBRGL[7:0]							
位权限	R/W-0001 0011							

位号	助记符	功能描述
31:25	-	RFU：未实现，读为 0
24:16	MSPBRGH	主机发送的 SCL 时钟高电平宽度，以 I2C 工作时钟计数 (Master SCL High level length)
15:9	-	RFU：未实现，读为 0
8:0	MSPBRGL	主机发送的 SCL 时钟低电平宽度，以 I2C 工作时钟计数 (Master SCL Low level length)

16.8.7 I2C 主机收发缓存寄存器（I2C_MSP_BUFR）

名称	I2C_MSP_BUFR							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MSPBUF							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:8	-	RFU：未实现，读为 0

7:0	MSPBUF	MSPBUF[7:0]：数据的读写通过对 MSPBUF 的操作完成。发送时，对 MSPBUF 执行写操作，同时也载入数据收发移位寄存器(MSPSR)；接收时，MSPBUF 与 MSPSR 组成双缓冲结构，读出数据为 MSPBUF 的数据。接收完一个字节的数据，MSPSR 将数据载入 MSPBUF，同时置位 I2CIF。MSPSR 不是直接寄存器，没有物理地址。 (Master data Buffer)

16.8.8 I2C 主机时序控制寄存器（I2C_MSP_TCR）

名称	I2C_MSP_TCR							
Offset	0x0000001C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							SDAHD[8]
位权限	U-0							R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SDAHD[7:0]							
位权限	R/W-0000 1010							

位号	助记符	功能描述
31:9	-	RFU：未实现，读为 0
8:0	SDAHD	定义 SDA 相对于 SCL 下降沿的保持时间参数，以 I2C 工作时钟计数 (SDA hold delay) 注意：最小有效值为 1，最大有效值为 MSPBRGL

16.8.9 I2C 主机超时寄存器（I2C_MSP_TOR）

名称	I2C_MSP_TOR							
Offset	0x00000020							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				TIMEOUT[11:8]			
位权限	U-0				R/W-1111			

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TIMEOUT[7:0]							
位权限	R/W-1111 1111							

位号	助记符	功能描述
31:12	-	RFU：未实现，读为 0
11:0	TIMEOUT	定义从机 SCL 低电平延展超时周期，软件可以在 MSPEN=0 的情况下改写 (SCL stretching Time Out) $T_{SCL\ STRETCHING\ TIMEOUT}$=TIMEOUT[11:0] * T_{SCL}

17 通用异步收发传输器（UART）

17.1 概述

UART串行通信模块特点如下

- 波特率软件可配置
- 2路独立通道（UART0, UART1）
- 全双工通信口
- UART具有数据接收完成/接收错误中断，并提示错误类型
- 可配置数据长度，支持6、7、8、9bits
- 可配置的停止位-支持1个停止位或2个停止位
- 可配置为红外调制输出功能，且载波频率可设置，及载波占空比可设置
- 支持DMA
- 支持接收超时机制

17.2 结构框图

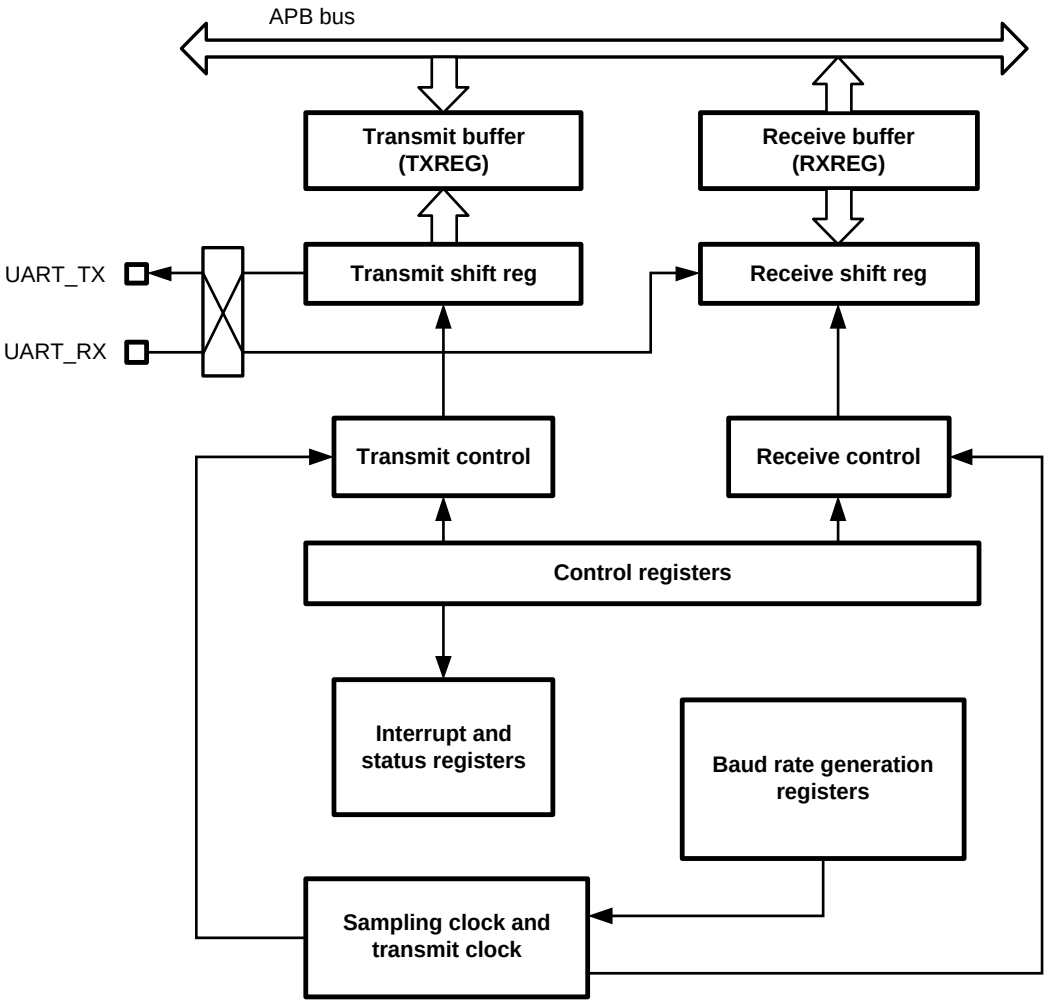


图 17-1 UART 接口时序

17.3 引脚定义

UART 模块使用 2 个引脚与外部器件通信，每个 UART 的收发信号可能被映射到不同的 GPIO 上。

下表为 MG33M0XXERB 的引脚映射关系

引脚			UARTx	符号	功能
PG4	PB4	PD9	UART0	UART0_RX	数据接收
PG5	PB5	PD10		UART0_TX	数据发送
PB0	PB2		UART1	UART1_RX	数据接收
PB1	PB3			UART1_TX	数据发送

表 17-1 UART 引脚列表

当 UART 功能被同时映射到多个引脚上时：

- 对于接收信号，上表中引脚第一列的优先级高于第二列
- UART 发送功能被同时映射到多个 GPIO 上时，这些引脚会同时发送数据

17.4 UART 类型区分

MG33M0XXERB集成了多种不同类型的UART，其差异如下表所示：

UART 特性	UART0/1	UART4/5
DMA 支持	Y	Y
半双工/全双工	Y	Y
红外发射	Y	Y
双时钟域（工作时钟独立于总线）	Y	-
休眠唤醒	Y	-
接收超时	Y	-
发送延迟	Y	-
数据长度	6、7、8、9bits	
智能卡模式	N	Y

表 17-2 UART 类型列表

17.5 UART 字符描述

UART 传输字符的基本时序如下图所示。每个字符帧包含至少 1bit START 位和至少 1bit STOP 位，数据长度可以配置为 6~9bits，并且可以选择有无校验位。

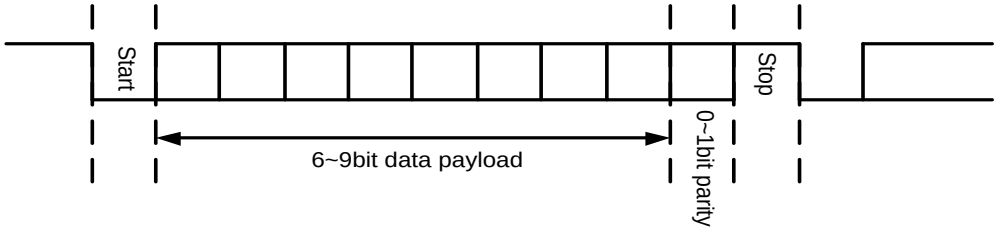


图 17-2 UART 字符描述

UART 支持多种帧格式，由 UARTxCSR.PDSEL 寄存器和 UARTxCSR.PARITY 寄存器控制。见下表：

PDSEL	PARITY	帧格式[1]
00	00	[Start | 7 bits data | Stop]
	01, 10	[Start | 7 bits data | Parity | Stop]
01	00	[Start | 8 bits data | Stop]
	01, 10	[Start | 8 bits data | Parity | Stop]
10	00	[Start | 9 bits data | Stop]
	01, 10	[Start | 9 bits data | Parity | Stop]
11	00	[Start | 6 bits data | Stop]
	01, 10	[Start | 6 bits data | Parity | Stop]

表 17-3 UART 数据帧格式

[1]：Stop 位可能是 1bit 或者 2bit，根据 STOPCFG 寄存器决定

注意 PDSEL 寄存器用于配置帧的数据长度，通信帧长为【起始位+数据位+校验位+停止位】。

17.6 功能描述

17.6.1 时钟结构

UART0 和 UART1 采用了双时钟结构：

- 总线寄存器时钟用 pclk 表示，来源于 APBCLK。当 CPU 或者 DMA 需要访问 UART 内部寄存器时，必须使能 pclk
- 数据收发时钟用 uclk 表示，除了可以来源于 APBCLK，还可以来源于 RCHF、SYSCLK，能够独立于 APBCLK 工作。必须使能 uclk 才能进行数据收发。

Pclk 和 uclk 的控制都在 CMU 模块内完成，进行 UART 通信前必须正确配置相应的 CMU 控制寄存器。采用双时钟结构，可以使 UART0 和 UART1 的工作不受限于 APBCLK 的配置，当某些外设需要工作在很高的 APBCLK 频率上时，UART 仍可以工作在降低的频率上；或者反过来，CPU 工作在较低的频率上，也不影响 UART 以较高的波特率进行数据通信。

理论上 pclk 和 uclk 之间没有相对关系的约束，uclk 可以快于或者慢于 pclk。但是应用需要注意当两者频率相差较大时，CPU 或者 DMA 是否来得及进行数据搬运。

与 UART0 和 UART1 不同的是，UART4/5 采用单时钟结构，此时 uclk=pclk，UART 的数据收发时钟也是来源于 APBCLK 的。

17.6.2 位接收采样

UART 对接收数据进行波特率的 16 倍过采样，并在每个 bit 的中间位置进行三中取二的多数判决，以提高对信号噪声的抑制能力。接收移位寄存器收到的 bit 位是多数判决的结果。例如三次采样结果是 001，则判决为 0；如果是 011，则判决为 1。

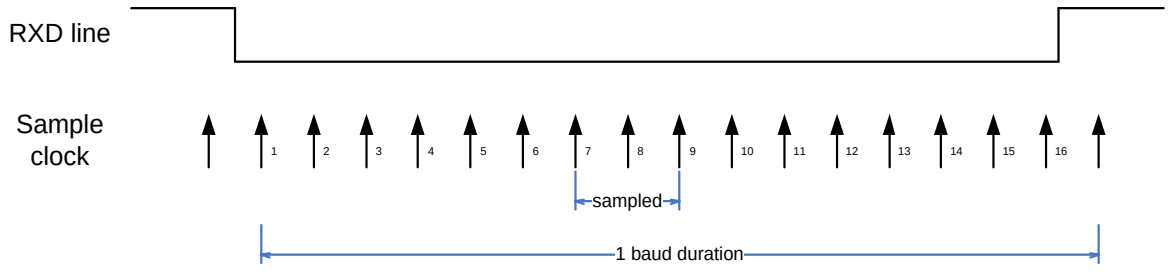


图 17-3 位接收采样

由于 UART 对输入信号进行 16 倍过采样，要求 SPBRG 配置不能小于 16，即 UART 工作时

钟必须至少是波特率的 16 倍。

17.6.3 数据发送

在发送模式下，UART 的串行数据发送电路主要包括一个发送移位寄存器(TSR)，TSR 功能是将数据逐个移位送出。待发数据必须先写到发送缓冲区中。当软件置位 TXEN 寄存器后，如果发送缓冲区非空，UART 将缓冲区数据载入 TSR 并开始移位输出。

注：由于寄存器操作时钟和波特率时钟是异步关系，当发送开始时，需要等待波特率时钟到来，因此从 TXEN 置位到 UART 开始发送 Start 位之间，有最大 1 个 baud 的延迟。

TXBE 和 TXSE 是发送中断标志位，分别表示发送缓冲区空和 TSR 空，软件可以选择在合适的时间点产生发送完成中断。

一般情况下，一开始 TSR 寄存器是空的，数据的发送需先设定波特率 SPBRG，使能发送模块(设定 TXEN 为 1)，然后写入 TXBUF 寄存器开始发送。也可以在设定好波特率 SPBRG 后，先写入 TXBUF 寄存器，然后再设定 TXEN 使能发送模块来开始数据发送。如果在数据发送过程中将发送模块使能位 TXEN 清 0，那么数据发送工作就会被中断，发送模块也会被复位。

下图为 UART 异步发送的例子。这个示例中软件首先向 TXBUF 写入数据，然后通过置位 TXEN 启动发送。

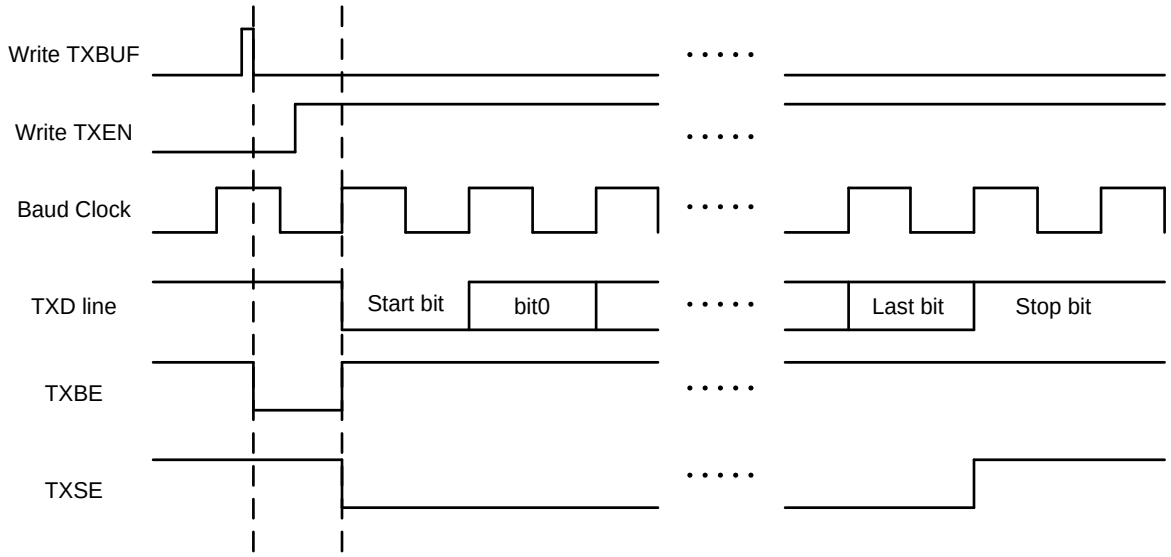


图 17-4 UART 异步发送波形 1

上图中推荐的操作步骤如下：

- 选择合适的波特率，初始化 SPBRG
- 若需要中断，置位 TXSE_IE 或者 TXBE_IE
- 决定数据发送的格式：设置 PDSEL 寄存器，决定发送数据长度；设置 PARITY 寄存器选择是否发送校验位以及校验类型，设置 STOPSEL 寄存器决定发送 1 位还是 2 位停止位
- 如果希望发送的串行数据红外调制，向 IRCON 寄存器写入合适的值来获得相应的调制频率和占空比，并置位 TXIREN
- 将待发送的数据写入 TXBUF 寄存器（自动启动发送）
- 使能发送模块：置位 TXEN

软件也可以先置位TXEN再写入TXBUF，此时UART会在数据写入TXBUF后立刻开始发送流程。

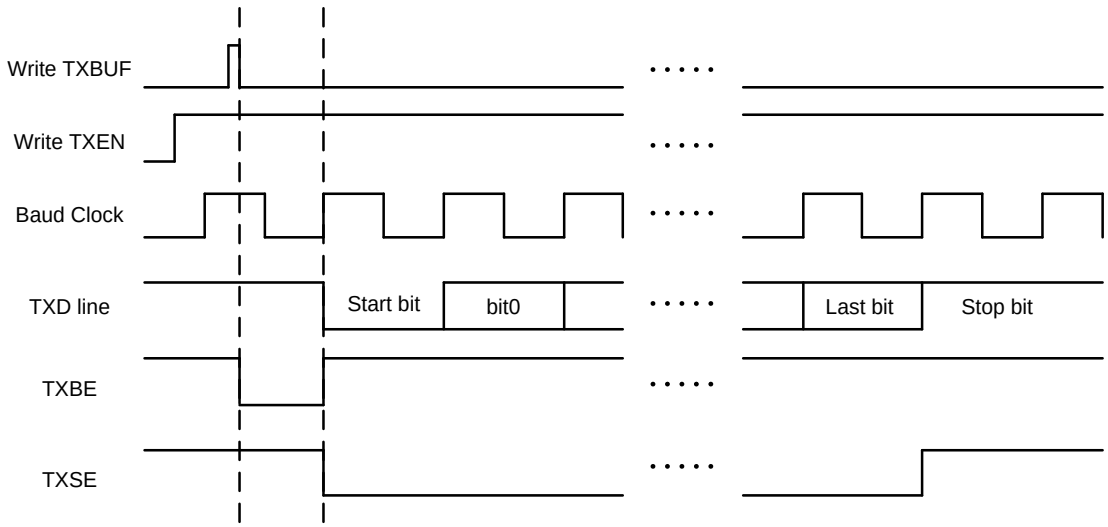


图 17-5 UART 异步发送波形 2

当TXBUF为空时，软件可以立即写入下一个待发送数据，以实现连续无间隔的数据发送。

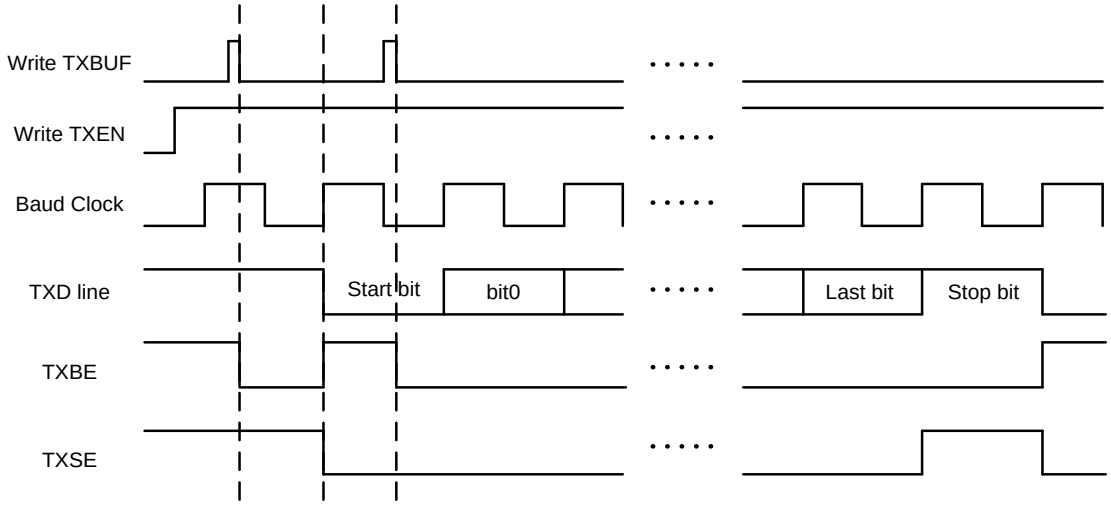


图 17-6 UART 异步发送波形 3

17.6.4 数据接收

UART 的串行数据接收电路主要包括一个接收移位寄存器(RSR)。当接收到停止位后，RSR 就把接收到的数据送入接收缓冲区(RXBUFFER)，传送完成后，在每次接收数据送入接收缓冲区后将中断标志 RXBF 置 1。当接收缓冲区已满时，RSR 接收到一帧数据后仍会将其写入接收缓冲区，即覆盖缓冲区中原有数据，并且再次置位 RXBF，同时发生接收溢出错误，OERR 被置 1；软件写 1 或者读取 RXBUF 都可以清除 OERR 标志。

接收过程中，如果没有检测到正确的停止位，则发生帧格式错，FERR 被置 1；如果发生奇偶校验错，标志位 PERR 被置 1。

推荐的异步接收操作如下：

- 选择合适的波特率，初始化 SPBRG
- 若需要中断，置位 RXBF_IE
- 设置数据接收的格式：设置 PDSEL 寄存器，决定发送数据长度；设置 PARITY 寄存器选择是否发送校验位以及校验类型，设置 STOPSEL 寄存器决定发送 1 位还是 2 位停止位
- 使能接收模块：置位 RXEN
- 在一帧接收完毕时，RXBF 位会置 1，如果 RXBF_IE 位为 1，将会产生中断
- 读取 PERR、FERR、OERR 寄存器，判断是否有数据错误或者溢出

- 读取 RXBUF 寄存器中的接收数据

17.6.5 低功耗休眠唤醒（UART0/1）

UART0和UART1支持RXD下降沿触发的芯片休眠唤醒。当置位了NEWUP寄存器之后，RXD输入上的下降沿事件（低电平持续时间>100ns）将会使芯片从休眠模式下唤醒，借助这个功能，可以实现UART0/1在休眠模式下接收数据。

软件配置方法如下：

- 配置UART寄存器，使能NEWUP
- 配置UART工作时钟为RCHF，根据需要配置波特率分频寄存器
- 将对应GPIO配置为UART数据接收功能
- 置位RXEN，使能接收
- 软件设置芯片进入休眠，等待UART接收事件

17.6.6 使用 DMA 进行 UART 收发

当UART模块被使能后，UART模块在发送缓冲寄存器空和接收缓冲寄存器满时都会自动产生相应的DMA请求。应用软件需要事先配置DMA通道连接，将特定通道指向UART外设，设置RAM访问的指针地址，并使能DMA通道。此后DMA会自动响应UART请求，并完成RAM和UART之间的数据搬运。

应用举例：使用DMA进行UART0接收

- 将 DMA 通道 1 或 3 配置为 RXD0
- 设置对应通道参数：RAM 指针地址、地址递增递减、通道优先级、传输长度和中断设置等
- 使能对应 DMA 通道
- 配置 UART 模块参数
- 使能 UART 模块接收使能，等待数据接收
- 收到数据后 UART 自动产生 DMA 请求
- DMA 响应请求，读取 UART 接收缓存寄存器，写入指定 RAM 地址

17.6.7 DMA 模式下的发送完成中断

当UART通过DMA进行数据发送时，DMA会在指定长度的数据传输完成后产生DMA通道中断。但是当通道中断产生时，最后一帧数据刚刚被写入UART发送缓冲区，还未被发送出去。

通过配置DMATXIFCFG寄存器，可以实现DMA传输完成、并且最后一帧数据发送完成的情况下，产生一个发送完成中断（缓冲区空或者移位寄存器空），以便实现所有数据全部发送出去后，

再中断CPU的应用场景。

软件工作流程说明如下：

- 配置DMA通道为UART发送
- 关闭DMA通道中断使能
- 置位DMATXIFCFG寄存器，仅允许最后一帧数据产生中断输出
- 准备待发送数据，使能DMA
- 置位UART TXBE_IE或TXSE_IE寄存器，允许中断产生
- UART连续发送，直到最后一帧，发送期间不会产生TXBE或TXSE中断
- 最后一帧发送完成后，UART产生TXBE或TXSE中断

下表假设 UART 通过 DMA 发送 N 个帧：

TXBE_IE TXSE_IE	DMATXIFCFG	Frame No.	TXBE TXSE	UART interrupt
0	x	1~N	每帧发送完成后置位	不产生
1	0	1~N	每帧发送完成后置位	产生
	1	1~N-1	每帧发送完成后置位	不产生
		N	每帧发送完成后置位	产生

表 17-4 DMA 发送中断

17.7 波特率发生

17.7.1 波特率发生

波特率因子寄存器是一个16位的可读写的寄存器，其值X为16—65535之间的任一整数。

波特率计算公式：

Baud = F_{CLK} / (SPBRG+1)；

注：F_{CLK} 在不同的 UART 中可以是不同的时钟，对于 UART2/3/4/5，F_{CLK} 就是 APBCLK；对于 UART0 和 UART1，F_{CLK} 是独立与 APBCLK 的工作时钟。

为了支持全双工通信，接收和发送波特率单独产生；

UART 支持多种波特率，下表是常用系统时钟频率下的波特率：

Baud	F_{CLK}=16MHz			F_{CLK}=8MHz		
bps	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1

Baud	F_{CLK}=16MHz			F_{CLK}=8MHz		
bps	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300.0019	0.000625	53333	299.9963	-0.00125	26667
1200	1200.03	0.0025	13333	1199.94	-0.005	6667
2400	2399.88	-0.005	6667	2400.24	0.010001	3333
4800	4800.48	0.010001	3333	4799.04	-0.02	1667
9600	9598.08	-0.02	1667	9603.842	0.040016	833
19200	19207.68	0.040016	833	19184.65	-0.07994	417
38400	38369.3	-0.07994	417	38461.54	0.160256	208
57600	57553.96	-0.07994	278	57553.96	-0.07994	139
115200	115107.9	-0.07994	139	115942	0.644122	69
230400	231884.1	0.644122	69	228571.4	-0.79365	35
460800	457142.9	-0.79365	35	470588.2	2.124183	17

Baud	F_{CLK}=24MHz			F_{CLK}=32MHz		
bps	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300	0	80000	299.9991	-0.00031	106667
1200	1200	0	20000	1199.985	-0.00125	26667
2400	2400	0	10000	2400.06	0.0025	13333
4800	4800	0	5000	4799.76	-0.005	6667
9600	9600	0	2500	9600.96	0.010001	3333
19200	19200	0	1250	19196.16	-0.02	1667
38400	38400	0	625	38415.37	0.040016	833
57600	57553.96	-0.07994	417	57553.96	-0.07994	556
115200	115384.6	0.160256	208	115107.9	-0.07994	278
230400	230769.2	0.160256	104	230215.8	-0.07994	139
460800	461538.5	0.160256	52	463768.1	0.644122	69

表 17-5 常用时钟频率下波特率计算

17.7.2 波特率自适应

利用 Timer 的 Capture 功能，可以实现波特率自适应功能。可实现的一种方法为，外部 UART 设备按约定的数据内容(比如 0xF8)发送一帧，由 Timer 对该帧数据的高电平脉宽进行计数，MCU 读取 Timer 捕捉结果计算得到波特率因子，并写入波特率发生寄存器中，作为波特率发生的时钟分频计数值 X 使用。这时接收状态复位，重新等待起始位，以写入的波特率因子所产生的波特率接收数据。参考 Timer 章节。

17.8 红外调制

TZBRG 寄存器保存一个 11 位的分频系数 X，其值为 0~2047 之间的任一整数。所有 UART 共

用一个红外调制频率发生器。红外调制频率计算公式：

FIR = F_{APBCLK}/ (TZBRG+ 1)

红外调制的方式为：发送数据 0 时调制红外频率，发送数据 1 时不调制。为满足 PNP 和 NPN 两种红外驱动管的需求，寄存器 IRFLAG 位控制红外调制输出的极性。IRFLAG=0 时为正极性输出，适合 PNP 管驱动；IRFLAG=1 时为负极性输出，适合 NPN 管驱动。

TH 寄存器用于配置红外调制占空比 Y

当 TZBRG[10:4]为 0 时，TH = (TZBRG+1)*Y；否则 TH = (TZBRG+1)*Y/TZBRG[10:4]。

当红外调制极性反向时（IRFLAG=1），占空比也为 1-Y

红外调制波形见下图：

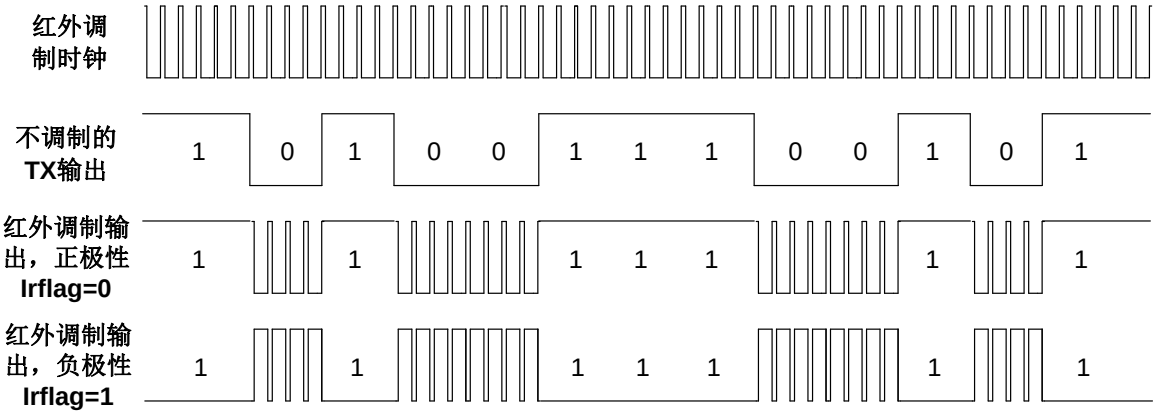


图 17-7 红外调制波形

无论有效电平是 0 还是 1，占空比定义为高电平长度/周期。

17.9 接收超时

针对 MODBUS 等时间敏感型应用，设计了接超时机制。当使能 RXTOEN 寄存器后，超时计数器以波特率时钟计数，当每次收到一个完整的数据帧，将清零超时计数器并重新开始计数。超时溢出的上限值可以由软件配置，最大 255 波特。

注：仅 UART0 和 UART1 支持接收超时功能。

17.10 发送延迟

通过 TXDLY_LEN 寄存器，可以控制两个数据帧发送之间的间隔时间，单位是波特。发送延迟是从上一帧最后一个 STOP 位结束，到下一帧起始位之间的间隔。

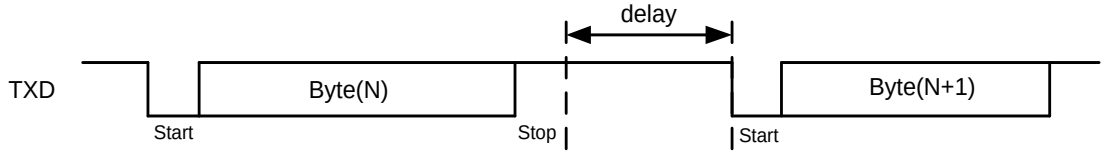


图 17-8 UART 发送延迟

注：仅 UART0 和 UART1 支持发送延迟功能。

17.11 寄存器

offset 地址	名称	符号
UART 公共寄存器(模块起始地址：0x40017C00)		
0x00000000	红外调制配置寄存器 （Infrared modulation Control Register）	UART_IRCR
UART0 寄存器(模块起始地址：0x40012000)		
0x00000000	UART0 控制状态寄存器 （UART0 Control Status Register）	UART0_CSR
0x00000004	UART0 中断使能寄存器 （UART0 Interrupt Enable Register）	UART0_IER
0x00000008	UART0 中断标志寄存器 （UART0 Interrupt Status Register）	UART0_ISR
0x0000000C	UART0 超时和延迟寄存器 （UART0 Time-Out and Delay Register）	UART0_TODR
0x00000010	UART0 接收缓冲寄存器 （UART0 RPCEive Buffer）	UART0_RXBUF
0x00000014	UART0 发送缓冲寄存器 （UART0 Transmit Buffer）	UART0_TXBUF
0x00000018	UATR0 波特率产生寄存器 （UART0 Baud rate Generator Register）	UART0_BGR
UART1 寄存器(模块起始地址：0x40016800**)**		
0x00000000	UART1 控制状态寄存器 （UART1 Control Status Register）	UART1_CSR
0x00000004	UART1 中断使能寄存器 （UART1 Interrupt Enable Register）	UART1_IER
0x00000008	UART1 中断标志寄存器 （UART1 Interrupt Status Register）	UART1_ISR
0x0000000C	UART1 超时和延迟寄存器 （UART1 Time-Out and Delay Register）	UART1_TODR
0x00000010	UART1 接收缓冲寄存器 （UART1 RPCEive Buffer）	UART1_RXBUF
0x00000014	UART1 发送缓冲寄存器 （UART1 Transmit Buffer）	UART1_TXBUF
0x00000018	UATR1 波特率产生寄存器	UART1_BGR

offset 地址	名称	符号
	（UART1 Baud rate Generator Register）	

17.11.1 红外调制配置寄存器（UART_IRCR）

名称	UART_IRCR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	IRFLAG	TH				TZBRG[10:8]		
位权限	R/W-0	R/W-0000				R/W-000		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TZBRG[7:0]							
位权限	R/W-1101 0010							

位号	助记符	功能描述
31:16	**-**	**未实现：读为0**
15	**IRFLAG**	控制红外调制发送数据时的默认输出极性 (Infra Red) 0：正极性 1：负极性
14:11	**TH**	红外占空比调制参数 (Tranmission High Duty)
10:0	**TZBRG**	红外调制频率 (Transmission Baud Rate)

17.11.2 UARTx 控制状态寄存器（UARTx_CSR）

名称	**UARTx_CSR(x=0~1)**							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							BUSY
位权限	U-0							R-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-						TXIREN	RXTOEN
位权限	U-0						R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-		OVSM	IOSWAP	NEWUP	DMATXIFCFG	BITORD	STOPCFG
位权限	U-0		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	PDSEL	PARITY	RXPOL	TXPOL	RXEN	TXEN
位权限	R/W-00	R/W-00	R/W-0	R/W-1	R/W-0	R/W-0

位号	助记符	功能描述
31:25	-	未实现：读为0
24	**BUSY**	UART 通信标志，只读 (Busy) 1：UART 正在通信中 0：UART 空闲
23:18	-	未实现：读为0
17	**TXIREN**	发送红外调制使能 (Transmit Infra-red modulation Enable) 1：使能红外调制发送 0：关闭红外调制发送
16	**RXTOEN**	接收超时使能 (RPCEive Time-Out Enable) 1：使能接收超时功能 0：关闭接收超时功能
15:14	-	未实现：读为0
13	**OVSM**	接收过采样模式选择 (Oversampling mode) 0：16倍过采样 1：8倍过采样
12	**IOSWAP**	RX 和 TX 引脚交换 0：默认引脚顺序（与封装图一致） 1：交换引脚顺序
11	**NEWUP**	UART RX下降沿唤醒功能使能寄存器（仅UART0和UART1有效）(Negedge Wakeupenable) 1：使能RX下降沿唤醒 0：禁止RX下降沿唤醒
10	**DMATXIFCFG**	DMA发送完成中断使能，仅在UART通过DMA进行发送时有效 (DMA transmit interrupt enable) 1：IE=1的情况下，DMA模式下发送完最后一帧后，允许中断信号输出；最后一帧之前的数据帧发送完成后不允许中断信号输出 0：是否允许中断信号输出仅由IE决定
9	**BITORD**	数据发送/接收时的位顺序 (Bit Order) 0：LSB first 1：MSB first
8	**STOPCFG**	停止位宽度配置，仅对发送帧格式有效，接收时不判断停止位个数 (Stop bit config) 0：1位停止位 1：2 位停止位
7:6	**PDSEL**	每帧的数据长度选择；此寄存器对数据发送和接收同时有效 (Payload data length Select) 00：7 位数据 01：8 位数据 10：9 位数据 11：6 位数据

位号	助记符	功能描述
5:4	**PARITY**	校验位配置；此寄存器对数据发送和接收同时有效 00：无校验位 01：偶校验 10：奇校验 11：RFU
3	**RXPOL**	接收数据极性配置 (RPCEive Polarity) 0：正向 1：取反
2	**TXPOL**	发送数据极性配置 (Transmit Polarity) 0：正向 1：取反
1	**RXEN**	接收使能，1 有效 (RPCEive Enable)
0	**TXEN**	发送使能，1 有效 (Transmit Enable)

17.11.3 UARTx 中断使能寄存器（UARTx_IER）

名称	UARTx_IER(x=0~1)							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				RXTO_IE	RXERR_IE	-	RXBF_IE
位权限	U-0				R/W-0	R/W-0	U-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	NEWUP_IE	-					TXBE_IE	TXSE_IE
位权限	R/W-0	U-0					R/W-0	R/W-0

位号	助记符	功能描述
31:12	**-**	**未实现：读为0**
11	**RXTO_IE**	接收超时中断使能，1 有效 (RPCEive Time-Out Interrupt Enable) （仅 UART0 和 UART1 有效）
10	**RXERR_IE**	接收错误中断使能，1 有效(RPCEive Error Interrupt Enable)
9	**-**	**未实现：读为0**
8	**RXBF_IE**	接收缓存满中断使能，1 有效 (RPCEive Buffer Full Interrupt Enable)
7	**NEWUP_IE**	RX 下降沿异步检测中断使能，1 有效 (Negedge Wakeup Interrupt Enable)

位号	助记符	功能描述
6:2	-	未实现：读为 0
1	TXBE_IE	发送缓存空中断使能，1 有效 (Transmit Buffer Empty Interrupt Enable)
0	TXSE_IE	发送缓存空且发送移位寄存器空中断使能，1 有效 (Transmit Shift register Empty Interrupt Enable)

17.11.4 UARTx 中断标志寄存器（UARTx_ISR）

名称	UARTx_ISR(x=0~1)							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					PERR	FERR	OERR
位权限	U-0					R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				RXTO	-		RXBF
位权限	U-0				R/W-0	U-0		R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	NEWKF	-				TX_OERR	TXBE	TXSE
位权限	R/W-0	U-0				R/W-0	R-1	R/W-0

位号	助记符	功能描述
31:19	-	未实现：读为0
18	PERR	奇偶校验错误中断标志，硬件置位，软件写 1 清零 (Parity Error,write 1 to clear)
17	FERR	帧格式错误中断标志，硬件置位，软件写 1 清零 (Frame Error flag,write 1 to clear)
16	OERR	接收缓存溢出错误中断标志，当接收缓存满的情况下，收到新的数据时置位；硬件置位，软件写 1 或者读取 RXBUF 时清零 接收溢出时，接收缓冲器中原有的数据被新数据覆盖。 (RX buffer Overflow Error flag,write 1 to clear)
15:12	-	未实现：读为0
11	RXTO	接收超时中断标志，硬件置位，软件写 1 清零 (RPCEive Time-Out flag,write 1 to clear) （仅 UART0 和 UART1 有效）
10:9	-	未实现：读为0
8	RXBF	接收缓存满中断标志，硬件置位，软件写 1 或者读取 RXBUF 时清零 (RPCEive Buffer Full flag write 1 to clear)
7	NEWKF	RX 下降沿异步检测中断标志，硬件置位，软件写 1 清零 (Negedge Wakeup Flag write 1 to clear) （仅 UART0 和 UART1 有效）

位号	助记符	功能描述
6:3	-	未实现：读为 0
2	TX_OERR	发送缓冲区溢出错误标志，硬件置位，软件写 1 清零 (Transmit overflow error) 1：TXBUF 不空时软件写 TXBUF 0：无溢出
1	TXBE	发送缓存空中断标志，硬件置位，软件写入 TXBUF 时清零 (Transmit Buffer Empty flag)
0	TXSE	发送缓存空且移位寄存器发送完成中断标志，硬件置位，软件写 1 或者软件写发送缓存时清零 (Transmit Shift register Empty flag,write 1 to clear)

17.11.5 UARTx 超时和延迟寄存器（UARTx_TODR）

名称	UARTx_TODR(x=0~1)							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	TXDLY_LEN							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXTO_LEN							
位权限	R/W-1111 1111							

位号	助记符	功能描述
31:16	-	**未实现：读为0**
15:8	TXDLY_LEN	发送延迟，最大 255baud (Transmit Delay Length)
7:0	RXTO_LEN	接收超时溢出长度，最大 255baud (RPCEive Time-Out Length)

17.11.6 UARTx 接收缓冲寄存器（UARTx_RXBUF）

名称	UARTx_RXBUF(x=0~1)							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							

位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							RXBUF[8]
位权限	U-0							R-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXBUF[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:9	-	未实现：读为0
8:0	**RXBUF**	接收数据缓冲寄存器数据 (RPCEive buffer)

7位收发时，接收的7bits数据存入RXBUF[6:0]

17.11.7 UARTx 发送缓冲寄存器（UARTx_TXBUF）

名称	UARTx_TXBUF(x=0~1)							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							TXBUF[8]
位权限	U-0							R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXBUF[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:9	-	未实现：读为0
8:0	**TXBUF**	发送数据缓冲寄存器数据 (Transmit Buffer)

7位收发时，发送的7bits数据写入TXBUF[6:0]

17.11.8 UATRx 波特率产生寄存器（UARTx_BGR）

名称	UARTx_BGR(x=0~1)							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SPBRG[15:8]							
位权限	R/W-0000 0011							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRG[7:0]							
位权限	R/W-0100 0001							

位号	助记符	功能描述
31:16	-	未实现：读为0
15:0	**SPBRG**	波特率产生器寄存器值(Serial Port Baud Rate Generation)

注：当SPBRG <= 0x000F时，UARTDIV=16'H000F;
当SPBRG >0x000F时，UARTDIV=SPBRG;

18 概述通用同异步收发传输器（USART）

18.1 概述

USART 串行通信模块特点如下

- 2路独立通道（UART4, UART5）
- 波特率软件可配置
- 支持全双工通信口
- 支持半双工单线通信
- 支持 RX-TX 端口交换
- USART 具有数据接收完成/接收错误中断，并提示错误类型
- 可配置数据长度，支持 6、7、8、9bits
- 可配置的停止位-支持 1 个停止位或 2 个停止位
- 可配置为红外调制输出功能，且载波频率可设置，及载波占空比可设置
- 支持 DMA
- 支持接收超时机制
- 支持发送延迟功能

USART 支持 smart-card 模式（ISO7816-3），包括以下特性：

- 具备卡时钟输出端口，输出频率在 1MHz~5MHz 之间可设
- 位传输方向可配置，支持 MSB First 或 LSB First
- 错误信号宽度可配置为 1/1.5/2 个 ETU
- 发送数据支持传输错误重发机制，重发次数可配置为 0~3 次
- 支持 EGT 可设 0~256，并支持多种超时中断
- 具有数据接收完成/接收错误中断，并提示错误类型
- 发送中断产生条件可配置为缓冲区空或移位寄存器空
- 支持 DMA 接口

18.2 结构框图

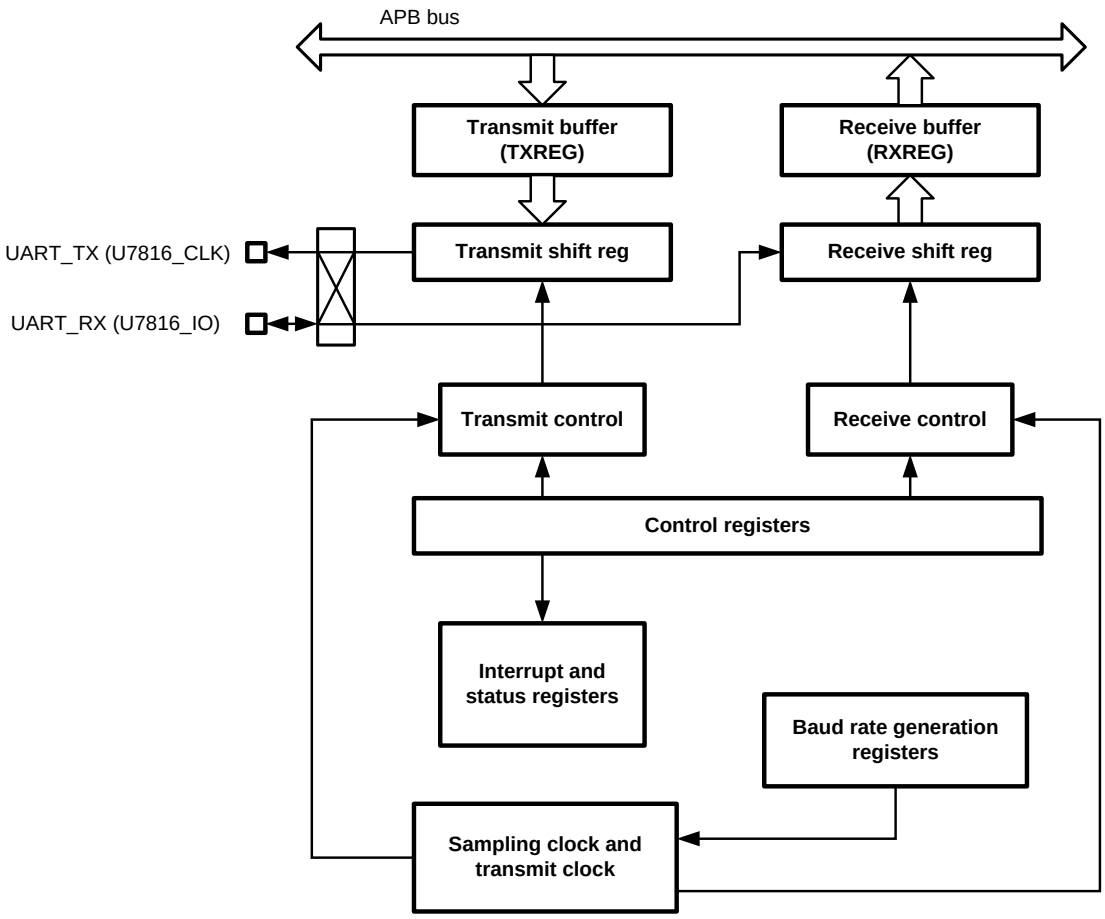


图 18-1 USART 模块框图

18.3 引脚定义

UART 模块使用 2 个引脚与外部器件通信，每个 UART 的收发信号可能被映射到不同的 GPIO 上。

下表为 MG33M0XXERB 的引脚映射关系

引脚			UARTx	符号	功能
PC14	PD0		UART4	UART4_RX	数据接收
PC15	PD1			UART4_TX	数据发送
PB10	PC4		UART5	UART5_RX	数据接收
PB11	PC5			UART5_TX	数据发送

表 18-1 UART 引脚列表

当 UART 功能被同时映射到多个引脚上时：

- 对于接收信号，上表中引脚第一列的优先级高于第二列

- UART 发送功能被同时映射到多个 GPIO 上时，这些引脚会同时发送数据

18.4 USART 字符描述

18.4.1 UART 模式

UART 传输字符的基本时序如下图所示。每个字符帧包含至少 1bit START 位和至少 1bit STOP 位，数据长度可以配置为 6~9bits，并且可以选择有无校验位。

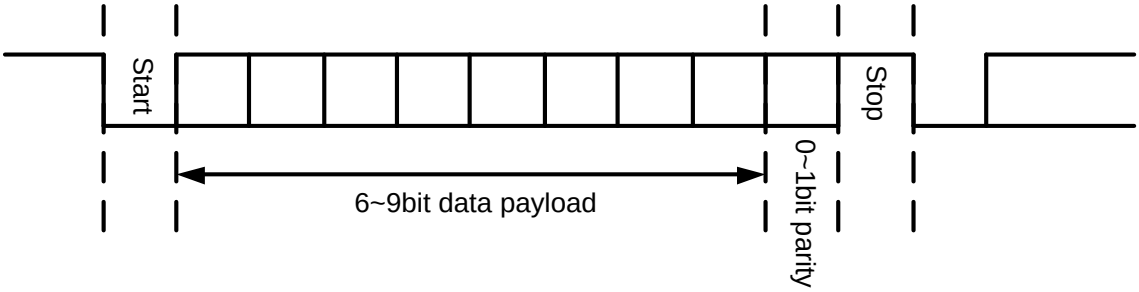


图 18-2 UART 字符描述

UART 支持多种帧格式，由 UARTxCSR.PDSEL 寄存器和 UARTxCSR.PARITY 寄存器控制。见下表：

PDSEL	PARITY	帧格式[1]
00	00	[Start | 7 bits data | Stop]
	01, 10	[Start | 7 bits data | Parity | Stop]
01	00	[Start | 8 bits data | Stop]
	01, 10	[Start | 8 bits data | Parity | Stop]
10	00	[Start | 9 bits data | Stop]
	01, 10	[Start | 9 bits data | Parity | Stop]
11	00	[Start | 6 bits data | Stop]
	01, 10	[Start | 6 bits data | Parity | Stop]

表 18-2 UART 数据帧格式

[1]：Stop 位可能是 1bit 或者 2bit，根据 STOPCFG 寄存器决定

注意 PDSEL 寄存器用于配置帧的数据长度，通信帧长为【起始位+数据位+校验位+停止位】。

18.4.2 智能卡模式

ISO7816-3协议规定的字符格式如下图。

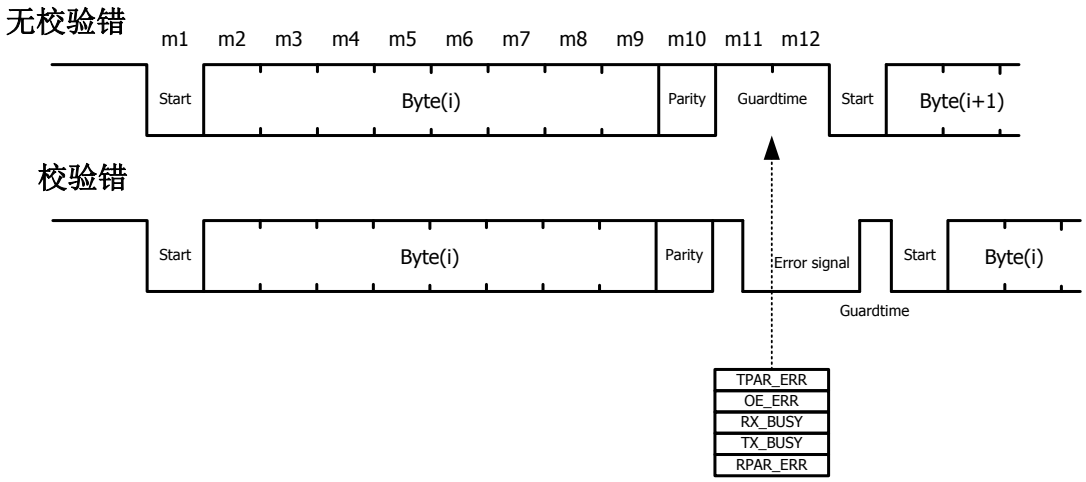


图 18-3 7816-3 帧结构图

参照 7816 协议标准，7816 基本接口时序如下：

- 一个起始位后跟8个数据位及1个校验位，以1-ETU或2-ETU的GUARDTIME结束。
- 单字节数据长度最小为11-ETU或12-ETU。
- 第10.5个ETU接收电路校验接收数据，若校验正确，则插入2个ETU的GUARDTIME，确保数据长度为12-ETU，并在第11个ETU时令RX_BUSY无效并产生可能的OE_ERR标志，完成数据发送；若接收校验出错，则在第10.5-ETU拉低IO，产生ERROR SIGNAL。ERROR SIGNAL最短1个ETU，最长2个ETU。并在第11个ETU根据需要产生RPAR_ERR标志。
- 第11个ETU时发送电路未采样到ERROR SIGNAL，则说明发送数据正确，数据发送完成，令

TX_BUSY无效。

- 若第11个ETU发送电路采样到ERROR SIGNAL，则说明发送数据错误，根据设定产生需要的TPAR_ERR或等待2个ETU后重发数据。

UART模块用于智能卡通信时，必须设置数据长度为8bit，并且带校验位。

18.5 功能描述

18.5.1 时钟结构

USART 采用单时钟结构，此时 UCLK=PCLK，USART 的数据收发时钟也是来源于 APBCLK 的。

18.5.2 同步策略

UART 支持两种同步策略：起始位同步和重同步。

当 RESYNCEN=0，UART 只执行起始位同步，时钟频率误差将在字节内累积。

当 RESYNCEN=1，UART 执行起始位同步，并在字节内每个下降沿执行重同步。

通过 start bit 下降沿采样可以实现起始位重同步。使用 UCLK 采样 RXD，当检测到起始位下降沿时，重同步波特率计数器，以实现波特率同步于起始位检测，如下图所示。

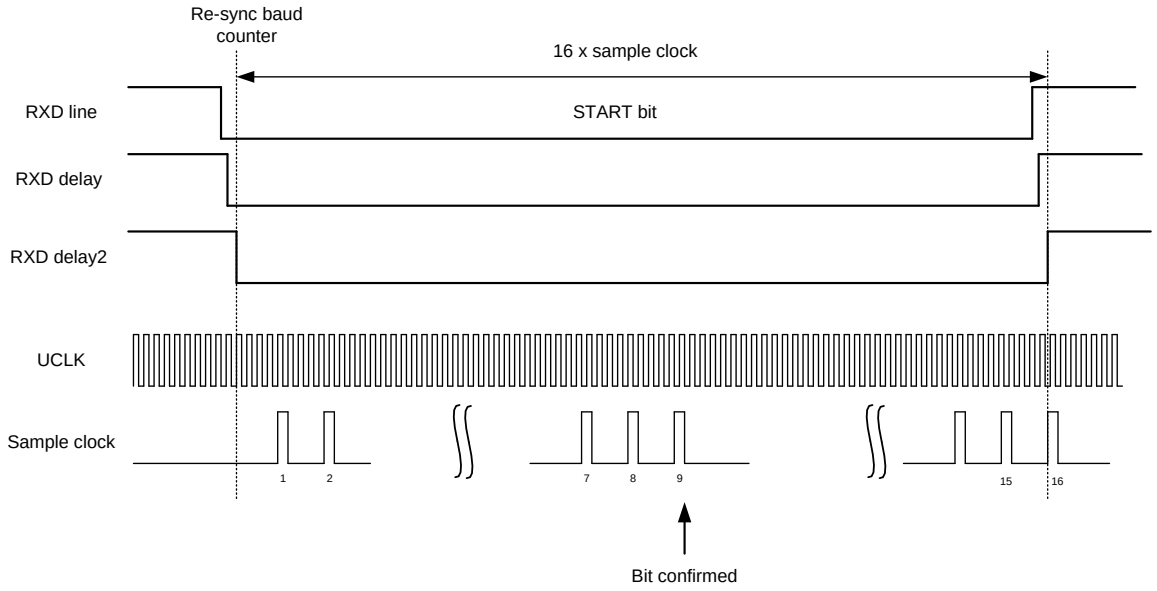


图 18-4 起始位同步

18.5.3 位接收采样

UART 对接收数据进行波特率的 8 倍或 16 倍过采样，并在每个 bit 的中间位置进行三中取二的多数判决，以提高对信号噪声的抑制能力。

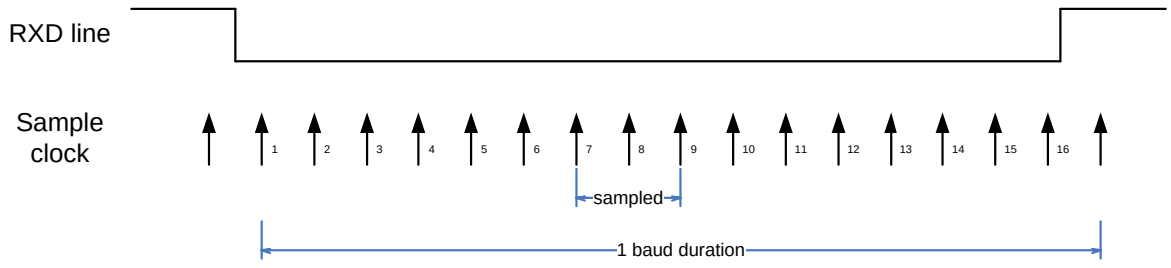


图 18-5 位接收 16 倍采样

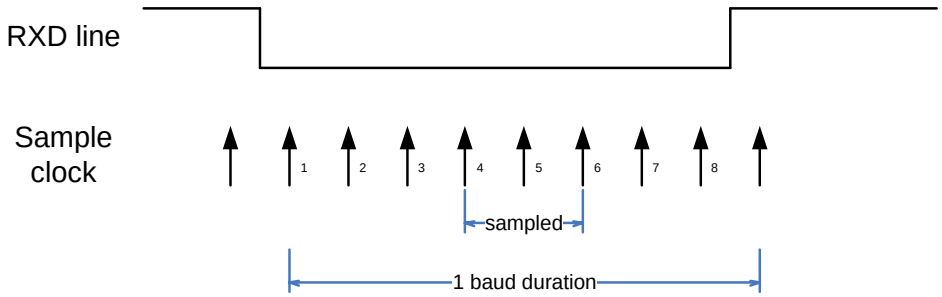


图 18-6 位接收 8 倍采样

接收移位寄存器收到的 bit 位是多数判决的结果。例如三次采样结果是 001，则判决为 0；如果是 011，则判决为 1。

通过 OVSM 寄存器可以配置 UART 接收数据时的过采样倍数。如果 UART 对输入信号进行 16 倍过采样，要求 SPBRG 配置不能小于 16，即 UART 工作时钟必须至少是波特率的 16 倍。如果 UART 对输入信号进行 8 倍过采样，要求 SPBRG 配置不能小于 8，即 UART 工作时钟必须至少是波特率的 8 倍。

选择较小的过采样倍数时，可以获得较高的通信波特率。

18.5.4 数据发送

在发送模式下，UART 的串行数据发送电路主要包括一个发送移位寄存器(TXSR)，TXSR 功能是将数据逐个移位送出。待发数据必须先写到发送缓冲区中。当软件置位 TXEN 寄存器后，如果发送缓冲区非空，UART 将缓冲区数据载入 TXSR 并开始移位输出。

注：由于寄存器操作时钟和波特率时钟是异步关系，当发送开始时，需要等待波特率时钟到来，因此从 TXEN 置位到 UART 开始发送 Start 位之间，有最大 1 个 baud 的延迟。

TXBE 和 TXSE 是发送中断标志位，分别表示发送缓冲区空和 TXSR 空，软件可以选择在合适的时间点产生发送完成中断。

一般情况下，一开始 TXSR 寄存器是空的，数据的发送需先设定波特率 SPBRG，使能发送模块(设定 TXEN 为 1)，然后写入 TXBUF 寄存器开始发送。也可以在设定好波特率 SPBRG 后，先写

入 TXBUF 寄存器，然后再设定 TXEN 使能发送模块来开始数据发送。如果在数据发送过程中将发送模块使能位 TXEN 清 0，那么数据发送工作就会被中断，发送模块也会被复位。

下图为UART异步发送的例子。这个示例中软件首先向TXBUF写入数据，然后通过置位TXEN启动发送。

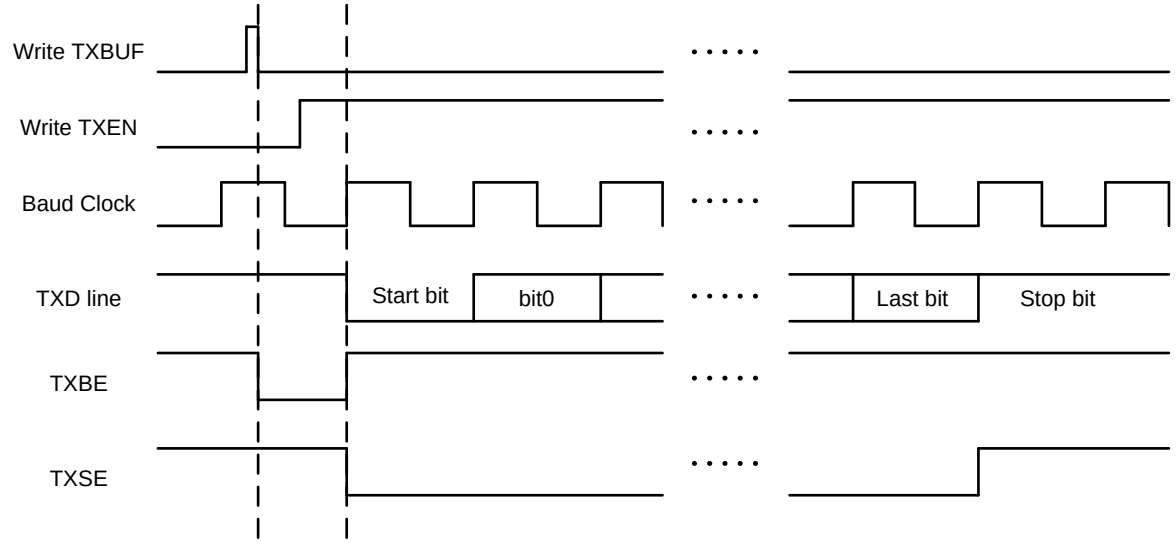


图 18-7 UART 异步发送波形 1

上图中推荐的操作步骤如下：

- 选择合适的波特率，初始化 SPBRG
- 若需要中断，置位 TXSE_IE 或者 TXBE_IE
- 决定数据发送的格式：设置 PDSEL 寄存器，决定发送数据长度；设置 PARITY 寄存器选择是否发送校验位以及校验类型，设置 STOPSEL 寄存器决定发送 1 位还是 2 位停止位
- 如果希望发送的串行数据红外调制，向 IRCON 寄存器写入合适的值来获得相应的调制频率和占空比，并置位 TXIREN
- 将待发送的数据写入 TXBUF 寄存器（自动启动发送）
- 使能发送模块：置位 TXEN

软件也可以先置位TXEN再写入TXBUF，此时UART会在数据写入TXBUF后立刻开始发送流程。

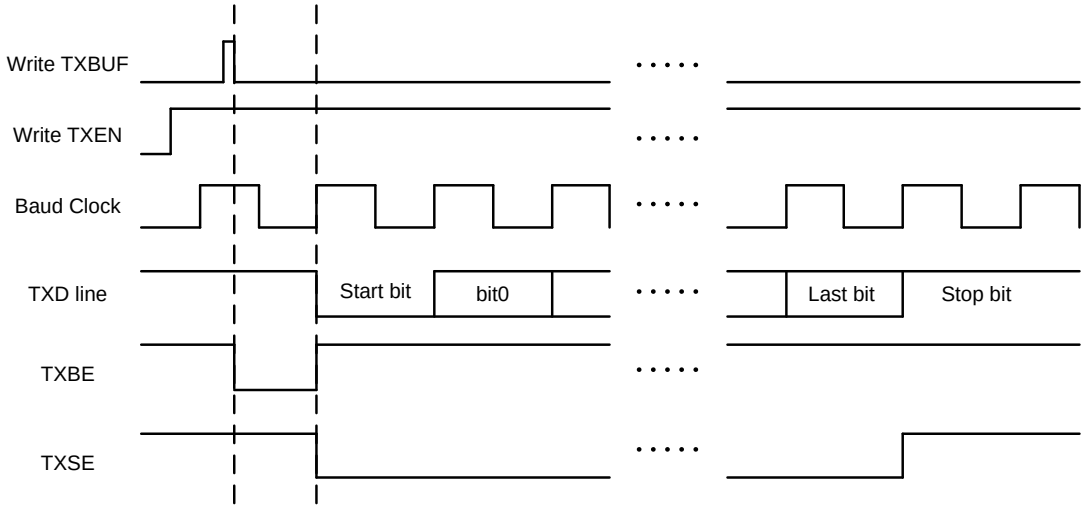


图 18-8 UART 异步发送波形 2

当TXBUF为空时，软件可以立即写入下一个待发送数据，以实现连续无间隔的数据发送。

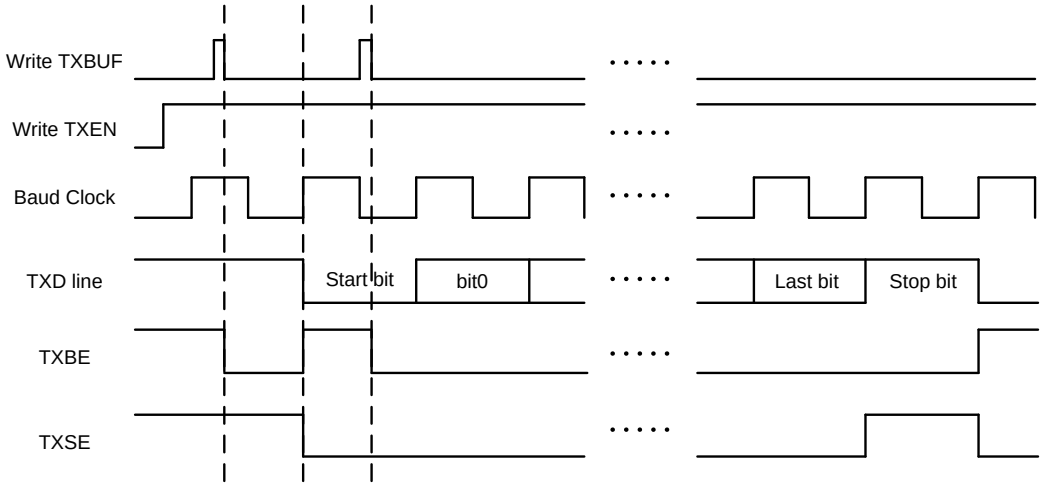


图 18-9 UART 异步发送波形 3

智能卡模式

在智能卡模式下，UART完成数据和校验位发送后，会检测从机是否回发错误信号。如果没有检测到错误信号，则发送停止位结束通信；如果检测到错误信号，则启动自动重发流程。当自动重发超过寄存器设定的次数，但是仍接收到错误信号，则UART放弃重发并置位发送错误中断；如果自动重发后没有检测到错误信号，则发送停止位结束通信。

在发送正常结束后，UART根据寄存器设置等待额外保护时间，并在保护时间结束后才置位发送完

成中断。

注意：在错误重发过程中，TXSE不会置位，直到重发结束；此时TXBUF中的数据也不会写入TXSR，如果TXBF中有数据，则写TXBUF将触发ovflow错误。

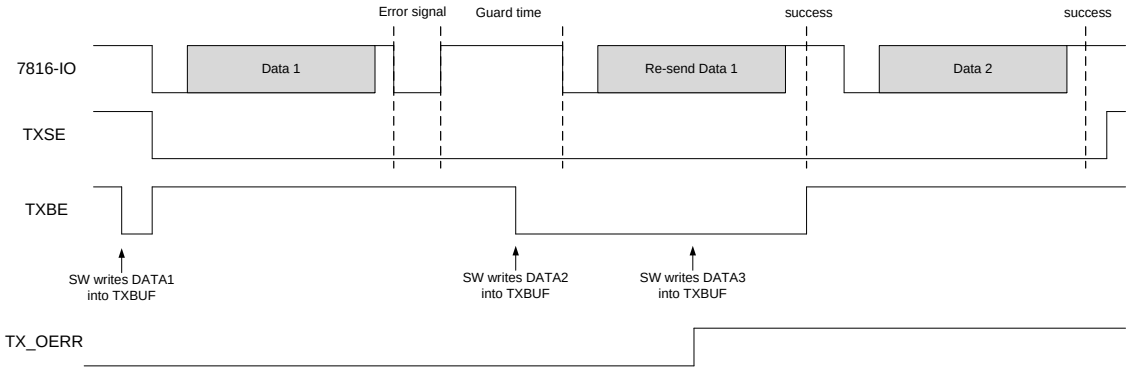


图 18-107816 发送和重发

18.5.5 数据接收

UART 的串行数据接收电路主要包括一个接收移位寄存器(RSR)。当接收到停止位后，RSR 就把接收到的数据送入接收缓冲区(RXBUFFER)，传送完成后，在每次接收数据送入接收缓冲区后将中断标志 RXBF 置 1。当接收缓冲区已满时，RSR 接收到一帧数据后仍会将其写入接收缓冲区，即覆盖缓冲区中原有数据，并且再次置位 RXBF，同时发生接收溢出错误，OERR 被置 1；软件写 1 或者读取 RXBUF 都可以清除 OERR 标志。

接收过程中，如果没有检测到正确的停止位，则发生帧格式错，FERR 被置 1；如果发生奇偶校验错，标志位 PERR 被置 1。

推荐的异步接收操作如下：

- 选择合适的波特率，初始化 SPBRG
- 若需要中断，置位 RXBF_IE
- 设置数据接收的格式：设置 PDSEL 寄存器，决定发送数据长度；设置 PARITY 寄存器选择是否发送校验位以及校验类型，设置 STOPSEL 寄存器决定发送 1 位还是 2 位停止位
- 使能接收模块：置位 RXEN
- 在一帧接收完毕时，RXBF 位会置 1，如果 RXBF_IE 位为 1，将会产生中断
- 读取 PERR、FERR、OERR 寄存器，判断是否有数据错误或者溢出
- 读取 RXBUF 寄存器中的接收数据

智能卡模式

智能卡模式下，UART完成数据和校验位接收后，自动判断校验位是否正确。如果校验位正确，则判决停止位，并在正确的停止位后置位接收完成中断，或在错误的停止位置位帧格式错误中断。如果校验位错误，则自动回发错误信号并等待对方重发；如果重发次数达到了寄存器设定的上限，仍没有接收到正确的帧，则停止回发错误信号，并置位接收错误中断。

18.5.6 低功耗休眠唤醒

USART不支持休眠唤醒。

18.5.7 使用 DMA 进行 UART 收发

当 UART 模块被使能后，UART 模块在发送缓冲寄存器空和接收缓冲寄存器满时都会自动产生相应的 DMA 请求。应用软件需要事先配置 DMA 通道连接，将特定通道指向 UART 外设，设置 RAM 访问的指针地址，并使能 DMA 通道。此后 DMA 会自动响应 UART 请求，并完成 RAM 和 UART 之间的数据搬运。

18.5.8 DMA 模式下的发送完成中断

当 UART 通过 DMA 进行数据发送时，DMA 会在指定长度的数据传输完成后产生 DMA 通道中断。但是当通道中断产生时，最后一帧数据刚刚被写入 UART 发送缓冲区，还未被发送出去。

通过配置 DMATXIFCFG 寄存器，可以实现 DMA 传输完成、并且最后一帧数据发送完成的情况下，产生一个发送完成中断（缓冲区空或者移位寄存器空），以便实现所有数据全部发送出去后，再中断 CPU 的应用场景。

软件工作流程说明如下：

配置 DMA 通道为 UART 发送

关闭 DMA 通道中断使能

置位 DMATXIFCFG 寄存器，仅允许最后一帧数据产生中断输出

准备待发送数据，使能 DMA

置位 UART TXBE_IE 或 TXSE_IE 寄存器，允许中断产生

UART 连续发送，直到最后一帧，发送期间不会产生 TXBE 或 TXSE 中断

最后一帧发送完成后，UART 产生 TXBE 或 TXSE 中断

下表假设 UART 通过 DMA 发送 N 个帧：

TXBE_IE TXSE_IE	DMATXIFCFG	Frame No.	TXBE TXSE	UART interrupt
0	x	1~N	每帧发送完成后置位	不产生
1	0	1~N	每帧发送完成后置位	不产生
	1	1~N-1	每帧发送完成后置位	不产生
		N	每帧发送完成后置位	产生

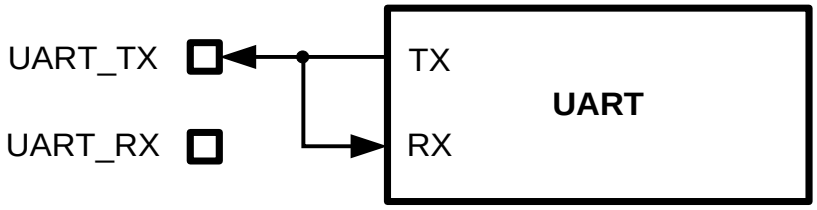
表 18-3 DMA 发送中断

18.5.9 半双工单线通信

当HDSEL寄存器置位时，UART以半双工模式工作，此时仅需一根信号线即可完成通讯。半双工模式仅在UART功能时可以使用，禁止在智能卡模式下使用，即置位HDSEL时必须保证MODE=0。

当HDSEL置位后：

- TX和RX信号在内部连接
- RX引脚不再需要使用，可以用于GPIO或者其他功能
- 当UART不发送数据时，TX引脚输出使能自动关闭，输入使能自动打开，引脚保持浮空状态，需要通过上拉电阻赋予确定电平
- TX引脚可以配置为开漏输出，数据冲突必须由软件处理
- 数据发送时UART自动屏蔽数据接收



18.6 波特率发生

18.6.1 波特率发生

波特率因子寄存器是一个 16 位的可读写的寄存器，其值 X 为 16—65535 之间的任一整数。

UART 波特率计算公式：

Baud = F_{CLK} / (SPBRG+1)；

注：F_{CLK} 在不同的 UART 中可以是不同的时钟，对于 USART，F_{CLK} 就是 APBCLK；对于 UART-LIN，F_{CLK} 是独立与 APBCLK 的工作时钟。

为了支持全双工通信，接收和发送波特率单独产生；

下表是常用系统时钟频率下的波特率：

Baud	F_{CLK}=16MHz			F_{CLK}=8MHz		
bps	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300.0019	0.000625	53333	299.9963	-0.00125	26667
1200	1200.03	0.0025	13333	1199.94	-0.005	6667
2400	2399.88	-0.005	6667	2400.24	0.010001	3333
4800	4800.48	0.010001	3333	4799.04	-0.02	1667
9600	9598.08	-0.02	1667	9603.842	0.040016	833
19200	19207.68	0.040016	833	19184.65	-0.07994	417
38400	38369.3	-0.07994	417	38461.54	0.160256	208
57600	57553.96	-0.07994	278	57553.96	-0.07994	139
115200	115107.9	-0.07994	139	115942	0.644122	69
230400	231884.1	0.644122	69	228571.4	-0.79365	35
460800	457142.9	-0.79365	35	470588.2	2.124183	17

Baud	F_{CLK}=24MHz			F_{CLK}=32MHz		
bps	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300	0	80000	299.9991	-0.00031	106667
1200	1200	0	20000	1199.985	-0.00125	26667
2400	2400	0	10000	2400.06	0.0025	13333
4800	4800	0	5000	4799.76	-0.005	6667
9600	9600	0	2500	9600.96	0.010001	3333
19200	19200	0	1250	19196.16	-0.02	1667
38400	38400	0	625	38415.37	0.040016	833
57600	57553.96	-0.07994	417	57553.96	-0.07994	556
115200	115384.6	0.160256	208	115107.9	-0.07994	278
230400	230769.2	0.160256	104	230215.8	-0.07994	139
460800	461538.5	0.160256	52	463768.1	0.644122	69

表 18-4 常用时钟频率下波特率计算

智能卡模式下，通信波特率由 UARTx_CODR 和 UARTx_SPBRG 寄存器共同决定。

UARTx_CODR 用于对 APBCLK 预分频得到 7816 接口时钟，并且这个时钟可以输出给外部卡片。

F7816=FAPBCLK/(CLKDIV+1)

7816 通信波特率使用 7816 接口时钟产生：

Baud ＝ F7816/(SPBRG ＋ 1)

智能卡模式下 SPBRG 最小可用值是 0x1，禁止配置 0x0

18.6.2 波特率自适应

利用 Timer 的 Capture 功能，可以实现波特率自适应功能。可实现的一种方法为，外部 UART 设备按约定的数据内容(比如 0xF8)发送一帧，由 Timer 对该帧数据的高电平脉宽进行计数，MCU 读取 Timer 捕捉结果计算得到波特率因子，并写入波特率发生寄存器中，作为波特率发生的时钟分频计数值 X 使用。这时接收状态复位，重新等待起始位，以写入的波特率因子所产生的波特率接收数据。参考 Timer 章节。

18.7 红外调制

TZBRG 寄存器保存一个 11 位的分频系数 X，其值为 0~2047 之间的任一整数。所有 UART 共用一个红外调制频率发生器。

红外调制频率计算公式：

FIR = F_{APBCLK}/ (TZBRG+ 1)

红外调制的方式为：发送数据 0 时调制红外频率，发送数据 1 时不调制。为满足 PNP 和 NPN 两种红外驱动管的需求，寄存器 IRFLAG 位控制红外调制输出的极性。IRFLAG=0 时为正极性输出，适合 PNP 管驱动；IRFLAG=1 时为负极性输出，适合 NPN 管驱动。

TH 寄存器用于配置红外调制占空比

占空比：Y = (TZBRG[10:4] * TH) /(TZBRG+1)

当 TH=4’b0000 时，占空比为 Y = (TZBRG[10:1]+1)/(X+1)；

当 TZBRG[10:4]=7’h00 时，占空比为 Y = TH/(TZBRG[3:0]+ 1)；若此时 TH>TZBRG [3:0]，则红外调制时钟 IRCLK 为固定高电平。

当红外调制极性反向时（IRFLAG=1），占空比也为 1-Y

红外调制波形见下图：

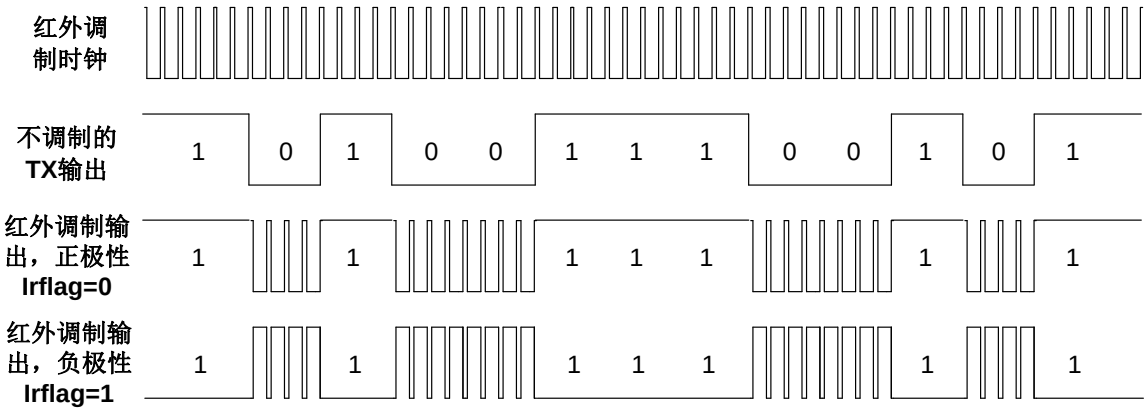


图 18-11 红外调制波形

无论有效电平是 0 还是 1，占空比定义为高电平长度/周期。

18.8 接收超时

针对 MODBUS 等时间敏感型应用，设计了接超时机制。当使能 RXTOEN 寄存器后，超时计数器以波特率时钟计数，当每次收到一个完整的数据帧，将清零超时计数器并重新开始计数。超时溢出的上限值可以由软件配置，最大 255 波特。

18.9 发送延迟

通过 TXDLY_LEN 寄存器，可以控制两个数据帧发送之间的间隔时间，单位是波特。发送延迟是从上一帧最后一个 STOP 位结束，到下一帧起始位之间的间隔。

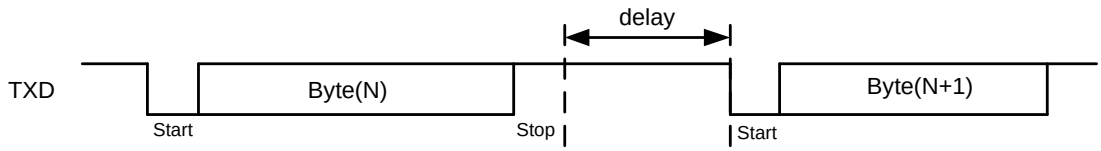


图 18-12 UART 发送延迟

18.10 寄存器

UART4模块基地址：0x4001 7400

UART5模块基地址：0x4001 7800

UARTIR模块基地址：0x4001 7C00

offset 地址	名称	符号
UARTIR 寄存器（shared）		
0x00	红外调制寄存器 （Infrared modulation Control Register）	UART_IRCR
USARTx 寄存器(x=4,5)		
0x00	USART 控制状态寄存器 （USART Control Status Register）	USART_CSR
0x04	USART 中断使能寄存器 （USART Interrupt Enable Register）	USART_IER
0x08	USART 中断标志寄存器 （USART Interrupt Status Register）	USART_ISR
0x10	USART 接收缓冲寄存器 （USART RPCEive Buffer）	USART_RXBUF
0x14	USART 发送缓冲寄存器 （USART Transmit Buffer）	USART_TXBUF
0x18	USATR 波特率产生寄存器 （USART Baud rate Generator Register）	USART_BGR
0x20	USART 模式寄存器 （USART Mode Control Register）	USART_MCR
0x40	USART 智能卡状态标志寄存器 （USART Smart Card Interrupt Status Register）	USART_SCISR
0x44	USART 智能卡中断使能寄存器 （USART Smart Card Interrupt Enable Register）	USART_SCIER
0x48	USART 智能卡帧格式控制寄存器 （USART Smart Card Frame Format Control Register）	USART_FFCR
0x4C	USART 智能卡额外保护时间寄存器 （USART Smart Card Extra Guard Time Register）	USART_EGTR
0x50	USART 智能卡输出时钟分频寄存器 （USART Smart Card Clock Output Register）	USART_CODR

18.10.1 红外调制寄存器（UART_IRCR）

名称	UART_IRCR							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	IRFLAG	TH				TZBRG[10:8]		
位权限	R/W-0	R/W-0000				R/W-000		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TZBRG[7:0]							
位权限	R/W-11010010							

位号	助记符	功能描述
31:16	**-**	**未实现：读为0**
15	**IRFLAG**	控制红外调制发送数据时的默认输出极性 (Infra Red) 0：正极性 1：负极性
14:11	**TH**	红外占空比调制参数 (Tranmission High Duty)
10:0	**TZBRG**	红外调制频率 (Transmission Baud Rate)

18.10.2 USARTx 模式寄存器（USARTx_MCR）

名称	**USARTx_MCR(x=4~5)**							
offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					HDSEL	-	MODE
位权限	U-0					R/W-0	U-0	R/W-0

位号	助记符	功能描述
31:3	**-**	未实现：读为0

位号	助记符	功能描述
2	**HDSEL**	UART 半双工单线模式选择 0：双线 UART 1：单线半双工 UART *注：此寄存器仅在 MODE=0 时有效*
1	**-**	未实现：读为0
0	**MODE**	模块控制寄存器 0：标准 UART 模式 1：智能卡模式（ISO7816-3）

18.10.3 USARTx 控制状态寄存器（USARTx_CSR）

名称	USARTx_CSR(x=4~5)							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							BUSY
位权限	U-0							R-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RTSEN	CTSEN	-				TXIREN	RXTOEN
位权限	R/W-0	R/W-0	U-0				R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	CKOE	OVSM	IOSWAP	-	DMATXIFCFG	BITORD	STOPCFG
位权限	U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL		PARITY		RXPOL	TXPOL	RXEN	TXEN
位权限	R/W-01		R/W-00		R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:25	**-**	未实现：读为0
24	**BUSY**	UART 通信标志，只读 (Busy) 1：UART 正在通信中 0：UART 空闲
23	**RTSEN**	RS232 RTS 流控使能，仅 UART 模式有效，DUMMY 0：关闭 RTS 流控 1：使能 RTS 流控
22	**CTSEN**	RS232 CTS 流控使能，仅 UART 模式有效，DUMMY 0：关闭 CTS 流控 1：使能 CTS 流控
21:18	**-**	未实现：读为0
17	**TXIREN**	发送红外调制使能 (Transmit Infra-red modulation Enable) 1：使能红外调制发送 0：关闭红外调制发送

位号	助记符	功能描述
16	**RXTOEN**	接收超时使能 (RPCEive Time-Out Enable) 1：使能接收超时功能 0：关闭接收超时功能
15	-	未实现：读为0
14	**CKOE**	U7816 时钟 CLK 输出使能控制位 1:7816 时钟输出使能 0:7816 时钟输出禁止
13	**OVSM**	接收过采样模式选择 (Oversampling mode) 0：16 倍过采样 1：8 倍过采样 *注意：在 LIN 模式下，固定为 16 倍过采样，此寄存器无效*
12	**IOSWAP**	RX 和 TX 引脚交换 0：默认引脚顺序（与封装图一致） 1：交换引脚顺序
11	-	未实现：读为0
10	**DMATXIFCFG**	DMA发送完成中断使能，仅在UART通过DMA进行发送时有效 (DMA transmit interrupt enable) 1：IE=1的情况下，DMA模式下发送完最后一帧后，允许中断信号输出；最后一帧之前的数据帧发送完成后不允许中断信号输出 0：是否允许中断信号输出仅由IE决定
9	**BITORD**	数据发送/接收时的位顺序 (Bit Order) 0：LSB first 1：MSB first
8	**STOPCFG**	停止位宽度配置，仅对发送帧格式有效，接收时不判断停止位个数 (Stop bit config) 0：1位停止位 1：2 位停止位
7:6	**PDSEL**	每帧的数据长度选择；此寄存器对数据发送和接收同时有效 (Payload data length Select) 00：7 位数据 01：8 位数据 10：9 位数据 11：6 位数据
5:4	**PARITY**	校验位配置；此寄存器对数据发送和接收同时有效 00：无校验位 01：偶校验 10：奇校验 11：RFU
3	**RXPOL**	接收数据极性配置 (RPCEive Polarity) 0：正向 1：取反
2	**TXPOL**	发送数据极性配置 (Transmit Polarity) 0：正向 1：取反
1	**RXEN**	接收使能，1 有效 (RPCEive Enable)
0	**TXEN**	发送使能，1 有效 (Transmit Enable)

18.10.4 USARTx 中断使能寄存器（USARTx_IER）

名称	USARTx_IER(x=4~5)							
offset	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CTSIE	-			RXTO_IE	RXERR_IE	-	RXBF_IE
位权限	R/W-0	U-0			R/W-0	R/W-0	U-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						TXBE_IE	TXSE_IE
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:16	**-**	**未实现：读为0**
15	**CTSIE**	nCTS翻转中断使能，1有效
14:12	**-**	**未实现：读为0**
11	**RXTO_IE**	接收超时中断使能，1 有效 (RPCEive Time-Out Interrupt Enable)
10	**RXERR_IE**	接收错误中断使能，1 有效(RPCEive Error Interrupt Enable)
9	**-**	**未实现：读为0**
8	**RXBF_IE**	接收缓存满中断使能，1 有效 (RPCEive Buffer Full Interrupt Enable)
7:2	**-**	**未实现：读为 0**
1	**TXBE_IE**	发送缓存空中断使能，1 有效 (Transmit Buffer Empty Interrupt Enable)
0	**TXSE_IE**	发送缓存空且发送移位寄存器空中断使能，1 有效 (Transmit Shift register Empty Interrupt Enable)

18.10.5 USARTx 中断标志寄存器（USARTx_ISR）

名称	USARTx_ISR(x=4~5)							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					PERR	FERR	OERR
位权限	U-0					R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

位名	CTSIF	-			RXTO	-		RXBF
位权限	R/W-0	U-0			R/W-0	U-0		R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	-				TX_OERR	TXBE	TXSE
位权限	U-0	U-0				R/W-0	R -0	R/W-0

位号	助记符	功能描述
31:19	-	未实现：读为0
18	**PERR**	奇偶校验错误中断标志，硬件置位，软件写 1 清零 (Parity Error,write 1 to clear)
17	**FERR**	帧格式错误中断标志，硬件置位，软件写 1 清零 (Frame Error flag,write 1 to clear)
16	**OERR**	接收缓存溢出错误中断标志，当接收缓存满的情况下，收到新的数据时置位；硬件置位，软件写 1 或者读取 RXBUF 时清零 接收溢出时，接收缓冲器中原有的数据被新数据覆盖。 (RX buffer Overflow Error flag,write 1 to clear)
15	**CTSIF**	CTS 信号翻转标志，当 nCTS 输入发生翻转时置位，软件写 1 清零
14:12	-	未实现：读为0
11	**RXTO**	接收超时中断标志，硬件置位，软件写 1 清零 (RPCEive Time-Out flag,write 1 to clear) （仅 UART0 和 UART1 有效）
10:9	-	未实现：读为0
8	**RXBF**	接收缓存满中断标志，硬件置位，软件读取 RXBUF 时清零 (RPCEive Buffer Full flag write 1 to clear)
7:3	-	未实现：读为 0
2	**TX_OERR**	发送缓存溢出中断标志，硬件置位，软件写 1 清零 (Transmit Buffer Overflow flag)
1	**TXBE**	发送缓存空中断标志，硬件置位，软件写发送缓存时清零 (Transmit buffer Empty flag)
0	**TXSE**	发送缓冲区空且发送移位寄存器空标志，硬件置位，待发送数据从 TXBUF 写入发送移位寄存器时清零 (Transmit Shift register Empty flag)

18.10.6 USARTx 超时和延迟寄存器（USARTx_TODR）

名称	USARTx_TODR(x=4~5)							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	TXDLY_LEN							
位权限	R/W-0000 0000							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXTO_LEN							
位权限	R/W-1111 1111							

位号	助记符	功能描述
31:16	-	**未实现：读为0**
15:8	**TXDLY_LEN**	发送延迟，最大 255baud (Transmit Delay Length)
7:0	**RXTO_LEN**	接收超时溢出长度，最大 255baud (RPCEive Time-Out Length)

18.10.7 USARTx 接收缓冲寄存器（USARTx_RXBUF）

名称	USARTx_RXBUF(x=4~5)							
offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							RXBUF[8]
位权限	U-0							R-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXBUF[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:9	-	未实现：读为0
8:0	**RXBUF**	接收数据缓冲寄存器数据(RPCEive buffer)

7位收发时，接收的7bits数据存入RXBUF[6:0]

18.10.8 USARTx 发送缓冲寄存器（USARTx_TXBUF）

名称	USARTx_TXBUF(x=4~5)							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

位名	-							TXBUF[8]
位权限	U-0							W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXBUF[7:0]							
位权限	W-0000 0000							

位号	助记符	功能描述
31:9	-	未实现：读为0
8:0	**TXBUF**	发送数据缓冲寄存器数据(Transmit Buffer)

7位收发时，发送的7bits数据写入TXBUF[6:0]

18.10.9 USATRx 波特率产生寄存器（USARTx_BGR）

名称	USARTx_BGR(x=4~5)							
offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SPBRG[15:8]							
位权限	R/W-00000011							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRG[7:0]							
位权限	R/W-01000001							

位号	助记符	功能描述
31:16	-	未实现：读为0
15:0	**SPBRG**	波特率产生器寄存器值(Serial Port Baud Rate Generation)

波特率计算详见波特率发生章节

注：当SPBRG <= 0x000F时，UARTDIV=16'H000F;

当SPBRG >0x000F时，UARTDIV=SPBRG;

智能卡模式下，Baud ＝ F_{7816}/(SPBRG ＋ 1)，F_{7816}为智能卡输出工作时钟频率，由CODR寄存器配置

智能卡模式下SPBRG最小可用值是0x1，禁止配置0x0

18.10.10 USARTx 智能卡状态标志寄存器（USARTx_SCISR）

名称	USARTx_SCISR(x=4~5)

offset	0x40							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					WAIT_RPT	TXBUSY	RXBUSY
位权限	U-0					R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				TPARERR	RPARERR	FRERR	OVERR
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				TXSE	RXIF	TXIF	ERRIF
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0

Bit	助记符	功能描述
31:19	--	RFU：未实现，读为 0
18	WAIT_RPT	U7816 接口发送了错误信号，正在等待对方重发数据；(Waiting for Repeat flag) 状态机进入发送错误信号状态时置位，收到数据起始位或者进入发送状态时硬件清零； 软件只读。
17	TXBUSY	发送数据忙标志。（发送完成后自动清零）(Transmission busy flag) 1：处于数据发送状态，发送移位寄存器正在发送数据。（开始发送起始位置 1，停止位中间清零） 0：数据发送空闲
16	RXBUSY	接收数据忙标志。（接收完成后自动清零）(RPCEiving busy flag) 1：处于数据接收状态，接收移位寄存器正在接收数据。（收到起始位置 1，收到停止位清零，若接收数据出错需重发，则回发 error signal 时清零。即数据及校验位接收之后，无论是否需要重发，都需要及时清除该标志） 0：数据接收空闲
15:12	--	RFU：未实现，读为 0
11	TPARERR	发送数据奇偶校验错误标志位。硬件置位，写 1 清零 (Transmit Parity Error,write 1 to clear)
10	RPARERR	接收数据奇偶校验错误标志位。硬件置位，写 1 清零 (RPCEive Parity Error flag,write 1 to clear)
9	FRERR	接收帧格式错误标志位。硬件置位，写 1 清零 (Frame Error flag,write 1 to clear) 1：帧格式有错误，接收到的 frame 字节长度有误或接收到的 frame 或者 stop 位有误 0：接收数据时无奇偶校验错误
8	OVERR	接收溢出错误标志位。硬件置位，写 1 清零 (RPCEive Overflow Error,write 1 to clear) 1：接收缓冲寄存器未被读出，又接收到新的数据，溢出错误标志有效。原接收缓冲寄存器内数据被新覆盖 0：无溢出错误

Bit	助记符	功能描述
7:4	--	RFU：未实现，读为 0
3	TXSE	7816 数据发送完成标志
2	RXIF	接收完成标志(RPCEive interrupt flag)，U7816 接口控制器每收到 1byte 数据，根据接收的通道相应发出一次中断。硬件置位，读数据接收缓冲寄存器清零 1：接收到 1byte 数据，数据接收缓冲器满 0：未接收到数据，数据接收缓冲器空
1	TXIF	发送缓冲区空标志(Transmit interrupt flag)，上电复位后此标志就自动置位，表示缓冲区空，可以写入数据。软件写入数据后标志自动清除，数据从发送缓存移入移位寄存器后置 1 1：数据发送缓冲器空 0：数据发送缓冲器内有数据待发送
0	ERRIF	错误标志(Error interrupt flag)，寄存器配置出错或传输过程中出错。此 bit 是 TPARERR、RPARERR、FRERR、OVERR 的或。软件通过清除以上错误标志寄存器来清除此 bit。

*仅智能卡模式下有效

18.10.11 USARTx 智能卡中断使能寄存器（USARTx_SCIER）

名称	USARTx_SCIER(x=4~5)							
offset	0x44							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				TXSEIE	RXIE	TXIE	LSIE
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:4	--	RFU：未实现，读为 0
3	TXSEIE	7816 发送完成中断使能 1 =发送完成中断使能 0 = 发送完成中断禁止
2	RXIE	数据接收中断使能位。对应 RXIF 中断标志位 1 = 数据接收中断使能 0 = 数据接收中断禁止
1	TXIE	数据发送中断使能位。对应 TXIF 中断标志位 1 = 数据发送中断使能

位号	助记符	功能描述
		0 = 数据发送中断禁止
0	LSIE	线路状态中断使能位。对应 ERRIF 中断标志位 1 = 线路状态中断使能 0 = 线路状态中断禁止

18.10.12 USARTx 智能卡帧格式控制寄存器（USARTx_FFCR）

名称	USARTx_FFCR(x=4~5)							
offset	0x48							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				SFREN	ERSW		ERSGD
位权限	U-0				R/W-0	R/W-00		R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BGTEN	REP_T	PAR		FREN	TREPEN	RREPEN	DICONV
位权限	R/W-0	R/W-0	R/W-00		R/W-0	R/W-1	R/W-1	R/W-0

Bit	助记符	功能描述
31:12	--	RFU：未实现，读为 0
11	SFREN	Guard Time 发送长度控制位 1 = Guard time 为 3etu 0 = Guard time 为 2etu
10:9	ERSW	ERROR SIGNAL 宽度选择 (Error Signal Width) 11：ERROR SIGNAL 宽度为 1ETU; 10：ERROR SIGNAL 宽度为 1.5ETU; 01：ERROR SIGNAL 宽度为 2ETU; 00：ERROR SIGNAL 宽度为 2ETU;
8	ERSGD	ERROR SIGNAL 后 GUARDTIME 宽度选择（仅在发送时有效） (Error Signal Guard Time) 1：ERROR SIGNAL 后 GUARDTIME 为 1~1.5ETU。 0：ERROR SIGNAL 后 GUARDTIME 为 2~2.5ETU。 ERROR SIGNAL 宽度为整数 ETU 时 GUARDTIME 为 1.5 或 2.5ETU；ERROR SIGNAL 宽度为 1.5ETU 时 GUARDTIME 为 1 或 2ETU
7	BGTEN	BGT 控制位。控制接收->发送之间是否插入 BGT。BGT 是接收->发送之间需要的最小时间（block guard time enable） 1：BGT 使能，插入 Block guard time(12 etu); 0：BGT 禁止，不插入 Block guard time(12 etu);
6	REP_T	控制接收数据奇偶校验出错时自动重发次数 (Repeated Times)

Bit	助记符	功能描述
		00：Even 01：Odd 10：Always 1 11：不校验
5:4	PAR	奇偶校验类型选择 (Parity) 00：Even 01：Odd 10：Always 1 11：不校验，处理
3	FREN	Guard Time 接收长度控制位 (RPCEive short Frame) 1：Guard time 为 1 etu 0：Guard time 为 2 etu
2	TREPEN	发送数据奇偶校验错的处理方式选择 (Transmit Repeat Enable) 1：收到奇偶校验出错标志（error signal），根据 T＝0 协议自动进行回发。在单一 byte 重复发送次数超过 REP_T 后，置 tx_parity_err 标志，进行中断 0：收到 Error signal 时不进行自动回发，置 tx_parity_err 标志，直接中断
1	RREPEN	接收数据奇偶校验错的处理方式选择 (RPCEive Repeat Enable) 1：奇偶校验错，根据 T=0 协议自动回发 ERROR SIGNAL。单一 BYTE 连续接收次数超过 REP_T 后，置 RX_PARITY_ERR 标志，进行中断 0：奇偶校验错，不自动发送 ERROR SIGNAL，置 RX_PARITY_ERR 标志，进行中断
0	DICONV	传输次序，编码方式选择 1 = 反向编码，先收发 MSB；(收发数据+校验位)反逻辑电平 0 = 正向编码，先收发 LSB ； (收发数据+校验位)正逻辑电平

18.10.13 USARTx 智能卡额外保护时间寄存器（USARTx_EGTR）

名称	USARTx_EGTR(x=4~5)							
offset	0x4C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXEGT							
位权限	R/W-00000000							

Bit	助记符	功能描述
31:8	--	RFU：未实现，读为 0
7:0	TXEGT	发送时插入的 EGT 时间（以 ETU 为单位） (Transmit Extra Guard Time)

18.10.14 USARTx 智能卡输出时钟分频寄存器（USARTx_CODR）

名称	USARTx_CODR (x=4~5)							
offset	0x50							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-			CLKDIV				
位权限	U-0			R/W-00011				

Bit	助记符	功能描述
31:5	--	RFU：未实现，读为 0
4:0	CLKDIV	U7816 时钟输出分频控制寄存器(Clock Divider)，控制 7816 工作时钟分频数。 U7816 工作时钟与 APBCLK 的分频关系：$F_{7816}=F_{APBCLK}/(CLKDIV+1)$ 特殊情况：CLK_DIV 设置成 0 或 1 时，$F_{7816}=F_{APBCLK}/2$ 注：7816 协议规定的工作时钟范围是 1~5MHZ。

19 串行外设接口（SPI）

19.1 概述

串行外设接口（Serial Peripheral Interface，SPI）是外部设备通过 4 线交换数据的串行同步通讯手段。芯片提供了 2 个 SPI 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

特点：

- 全双工4线串行同步收发（SCLK, MOSI, MISO, SSN）
- MISO和MOSI可交换引脚顺序
- 半双工4线串行同步收发（SCLK, SDATA, SSN, DCN）
- 2路独立通道
- 主从模式
- 可编程时钟极性和相位
- 可编程比特速率
- 可编程数据字长（8/16/24/32bits）
- 最大波特率为$F_{APBCLK}/2$
- 传输结束中断标志
- 写冲突错标志
- 主模式错误检测、保护和中断标志
- 支持DMA

19.2 结构框图

下图为 SPI 模块的结构示意图。

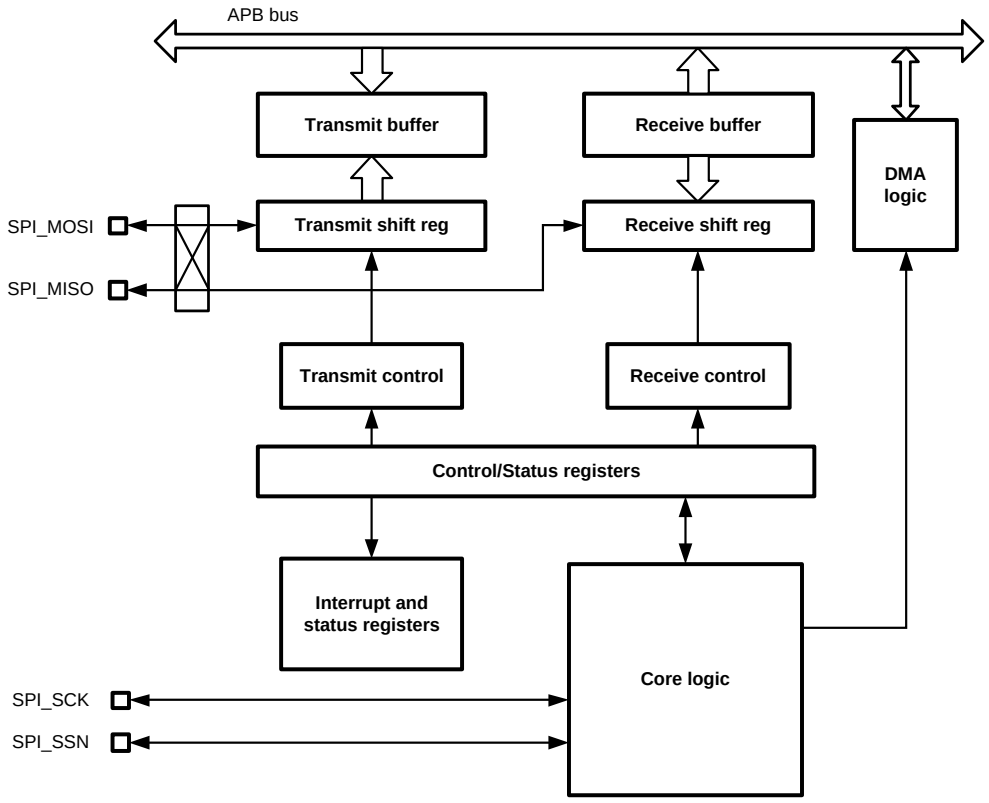


图 19-1 SPI 结构框图

19.3 引脚定义

SPI 模块使用 4 个引脚与外部器件通信，在全双工和半双工模式下，这四个引脚的功能定义有所不同，如下表所示。每组 SPI 可以分别映射到两组 IO 使用。

引脚		SPIx	全双工	功能	半双工	功能
PC3	PC6	SPI1	SSN	片选信号	SSN	片选信号
PC2	PC7		SCLK	时钟	SCLK	时钟
PC1	PC8		MISO	主机输入从机输出	DCN	命令/数据标识
PC0	PC9		MOSI	主机输出从机输入	SDATA	双向数据
PB6	PB12	SPI2	SSN	片选信号	SSN	片选信号
PB7	PB13		SCLK	时钟	SCLK	时钟
PB8	PB14		MISO	主机输入从机输出	DCN	命令/数据标识
PB9	PB15		MOSI	主机输出从机输入	SDATA	双向数据

19.4 接口时序

为了兼容不同的 SPI 外设，SPI 串行时钟的时序可以通过时钟相位选择位（CPHA）和时钟极性选择位(CPOL)设置产生 4 种不同组合。为保证数据正确传输，主从器件的时序配置必需一致。
当处于从器件模式或 SPI 系统使能位（SPE）位为 0 时，SPI 的 SCK 引脚无串行时钟输出。

19.4.1 CPHA=0

CPHA=0 时，SPI 模块在串行时钟的第一个跳变沿采样数据，即：
若 CPOL=1，总线 IDLE 时 SCK 停留在高电平，SPI 在串行时钟的下降沿采样数据，在串行时钟上升沿发送数据；
若 CPOL=0，总线 IDLE 时 SCK 停留在低电平，SPI 在串行时钟的上升沿采样数据，在串行时钟的下降沿发送数据。

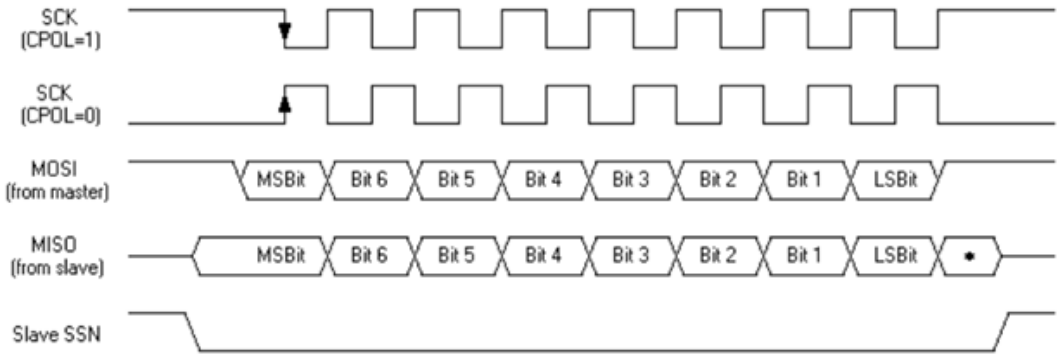


图 19-2 SPI 数据/时钟时序图（CPHA=0）

19.4.2 CPHA=1

CPHA=1 时，SPI 模块在串行时钟的第二个跳变沿采样数据，即：
若 CPOL=1，总线 IDLE 时 SCK 停留在高电平，在串行时钟的上升沿采样数据，在串行时钟的下降沿发送数据；
若 CPOL=0，总线 IDLE 时 SCK 停留在低电平，在串行时钟的下降沿采样数据，在串行时钟上升沿发送数据。

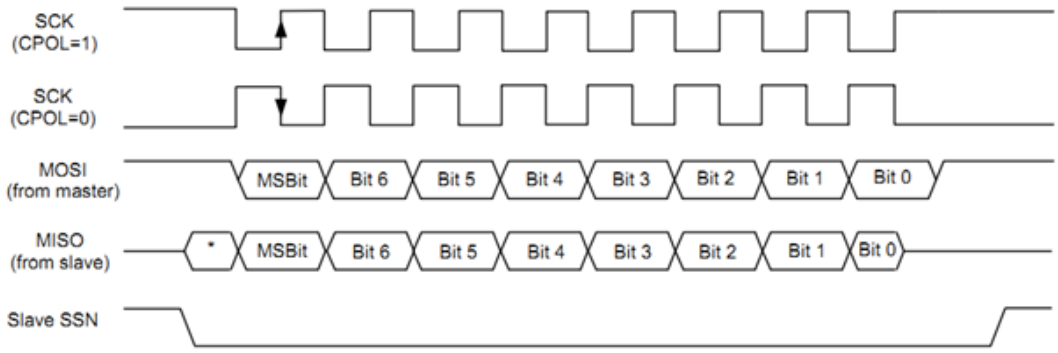


图 19-3 SPI 数据/时钟时序图（CPHA=1）

19.4.3 4 线半双工模式（主机）

4线半双工模式可以支持与点阵液晶或TFT屏的交互通信。在这种模式下，通过DCN信号的高低来区分当前发送的是命令帧还是数据帧。双向数据都通过SDATA（MOSI）引脚收发，由硬件自动完成数据方向切换。MG33M0XXERB的SPI仅支持4线半双工主机模式，不支持从机模式。

所有通信都由主机发起，主机首先发送命令帧，然后再进行数据帧传输。命令帧和数据帧通过DCN信号线区分。主机可以通过4线半双工接口向从机写入数据，或从从机读取数据。

4线半双工写操作

软件通过清零HD_RW寄存器，表示当前主机要发起写操作。

主机发起写操作前，首先发送写命令帧。当写命令帧发送完毕后，如果发送缓冲区为空，则硬件将拉高SSN并停止SCLK发送；如果发送缓冲区已经写入了新的数据，则硬件会连续发送后续的数据帧。

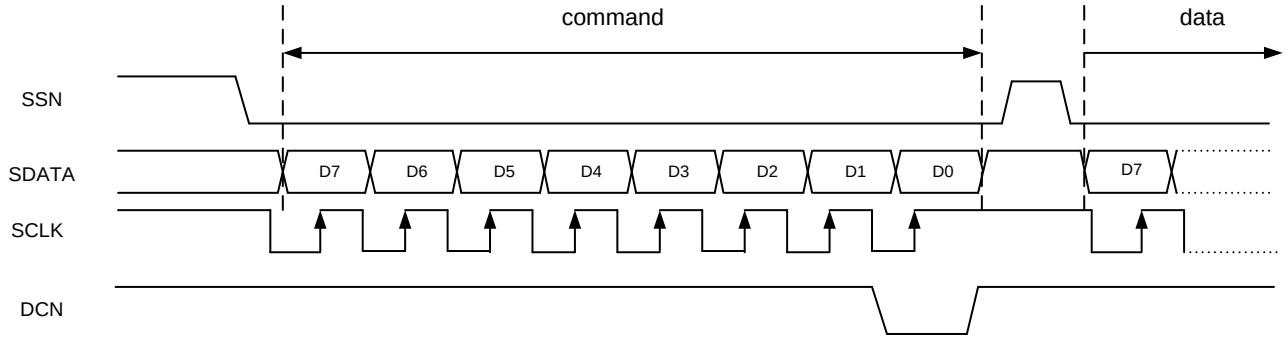


图 19-4 4 线半双工写操作

DCN在第8个时钟上升沿采样判决，如果为0，表示当前帧是命令帧。发送命令帧前，软件需要将DCN寄存器写0，命令帧发送完成后硬件自动将DCN寄存器置位。

4线半双工读操作

软件通过置位HD_RW寄存器，表示当前主机要发起读操作。

4线半双工读操作支持8位、24位和32位读取。主机发起读操作时，首先发送读命令帧。当读命令帧发送完毕后，可以根据寄存器配置发送1个dummy cycle，在dummy cycle期间，SCLK时钟正常发送，但是主机不驱动SDATA，也不接受SDATA输入。

完成命令帧和dummy cycle（可选）后，4线半双工SPI自动进入接收状态，SDATA信号改由从机驱动，主机收到的数据帧将被写入接收缓冲区。每个数据帧接收完成后，将置位RXBF中断标志寄存器。软件应及时读取接收缓冲区中的数据，如果接收缓冲区和接收移位寄存器都处于满状态，硬件会停止SCLK发送，暂停从从机读取数据，直到软件或DMA读取了接收缓冲区。

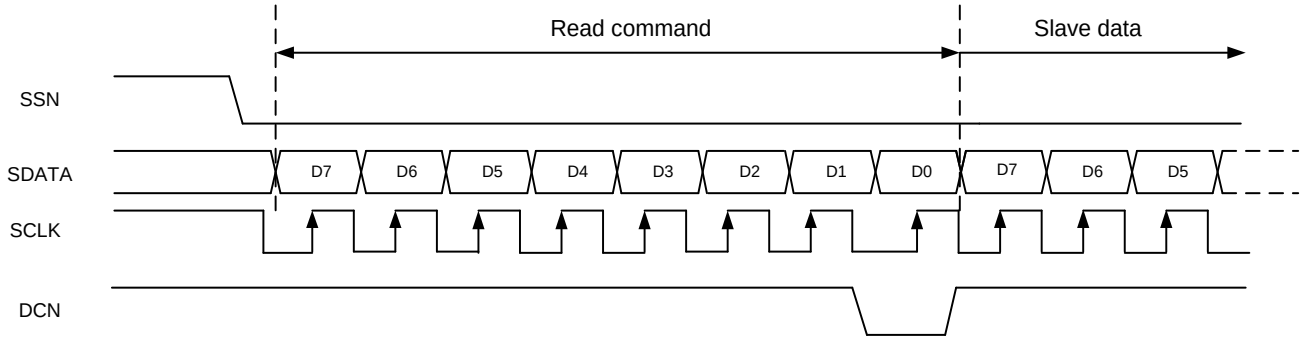


图 19-5 4 线半双工读操作（无 dummy cycle）

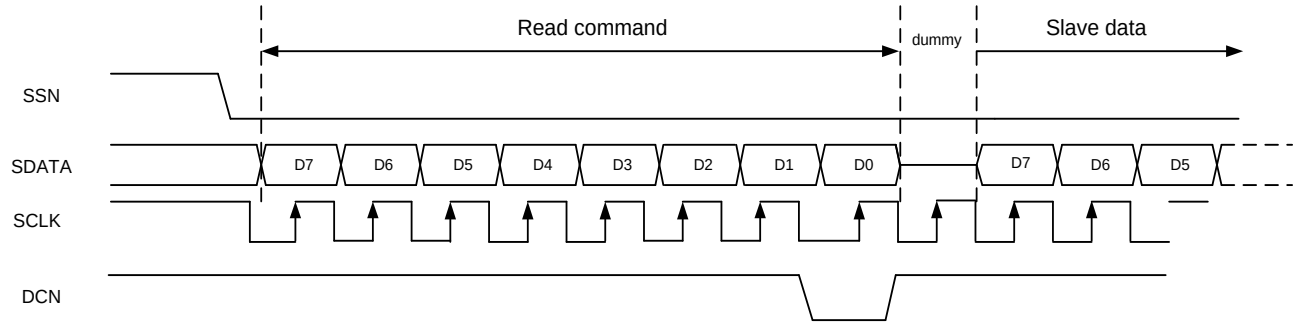


图19-6 4线半双工读操作（有dummy cycle）

19.5 功能描述

19.5.1 I/O 配置

主输出、从输入（MOSI）

主出从入（MOSI）引脚是主器件的输出和从器件的输入，用于主器件到从器件的串行数据传输。当 SPI 配置为主器件时，该引脚为输出，当 SPI 配置为从器件时，该引脚为输入。数据传输时 MSB 在前。

主输入、从输出（MISO）

主入从出（MISO）引脚是从器件的输出和主器件的输入，用于从器件到主器件的串行数据传输。当 SPI 配置为主器件时，该引脚为输入，当 SPI 配置为从器件时，该引脚为输出。数据传输时 MSB 在前。

串行时钟（SCK）

串行时钟（SCK）引脚是主器件的输出和从器件的输入，用于同步主器件和从器件之间在 MOSI 和 MISO 线上的串行数据传输。当 SPI 配置为主器件时，该引脚输出时钟，当 SPI 配置为从器件时，该引脚为输入。

从选择（SSN）

从选择（SSN）引脚用来控制从器件选中，如图 19-2 所示，当 SPI 配置为主器件时，SSN 引脚必须接高电平，当 SPI 配置为从器件时，SSN 引脚必须接低电平。

SPI 主从器件的连接如**错误!未找到引用源。**所示：

主从器件的 MOSI、MISO 和 SCK 分别连在一起，主器件的 SSN 必须接高电平，从器件的 SSN 必须接低电平。主从器件通过 MOSI、MISO 连成一个环路，主器件输出时钟，数据传输时，主器件通过 MOSI 输出数据，从器件通过 MISO 输出数据。一字节数据传输完毕，主从器件将交换 8 位移位寄存器数值。

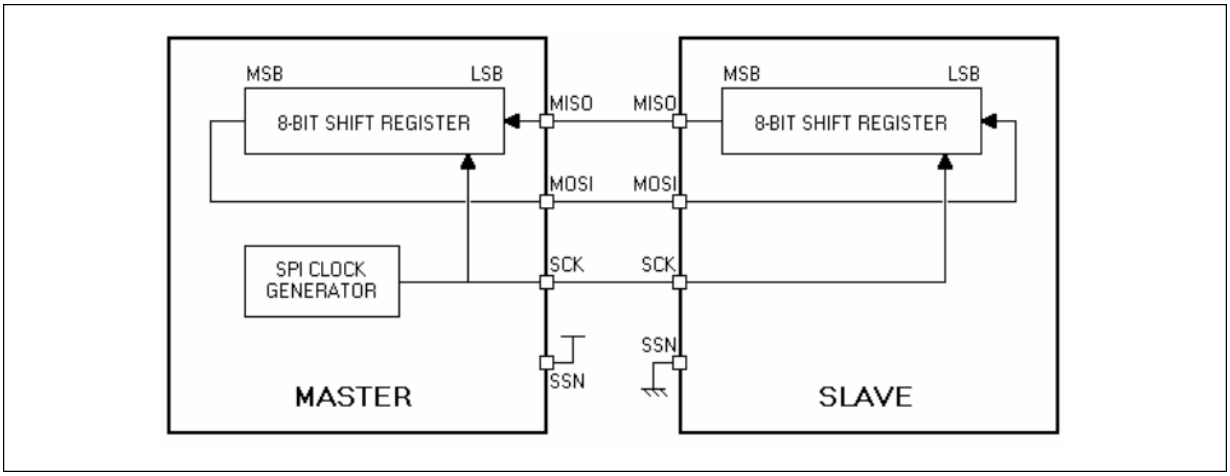


图 19-7 SPI Master/SPI Slave 互连

19.5.2 全双工数据通信

SPI模块默认为全双工通信，如果需要实现连续不间断的数据通信，软件需要确保TX BUFFER非空。即使软件只用SPI进行数据接收，由于SPI的全双工属性，软件仍需要对TX BUFFER进行写操作，此时写入的是无效数据，可根据MOSI无效状态配置写入全0或全F。

发送缓冲区

软件或DMA将待发送数据写入发送缓冲区（SPIxTXBUF寄存器），当发送开始时，硬件将数据从发送缓冲区拷贝到移位寄存器并开始发送。数据从发送缓冲区转移至移位寄存器后，发送缓存空标志（TXBE）被置位，表示可以向TXBUF写入新数据；如果TXIE寄存器置位，则产生中断。通过向TXBUF写入数据，可以清零TXBE寄存器。

如果在移位寄存器移位完成前，新的数据被写入发送缓冲区，则可以保证连续不断的数据发送。在TXBE为0的情况下写TXBUF，则会产生数据冲突，参见19.5.6数据冲突。

接收缓冲区

当SPI完成一帧数据接收后，收到的数据将从移位寄存器拷贝到接收缓冲区（SPIxRXBUF寄存器），同时RXBF标志被置位，表示RXBUF中已有数据待处理。如果RXIE寄存器置位，则产生中断。通过读取RXBUF可以清零RXBF标志。

在RXBF没有置位的情况下读RXBUF，将返回上一次接收到的数据；如果应用没有及时处理RXBF，新的数据在RXBF置位的情况下完成接收，则产生数据冲突，参见19.5.6数据冲突。

BUSY标志

当SPI正在进行数据收发时，BUSY寄存器置位。此寄存器在某些场景下可以用来判断最后一帧数据是否传输完毕。比如TXBE只是表示数据已经进入移位发送，但是真正发送完成，需要等待BUSY标志清零。

如何启动SPI通信

主机模式下，建议遵循以下步骤启动SPI通信：

- 应用配置SPI模块
- 置位SPIEN
- 向TXBUF写入数据，SPI模块自动开始发送SCK并进行数据收发

从机模式下，建议应用在主机开始发送SCK之前完成配置和使能，并将第一帧待发送数据写入TXBUF，等待主机发送SCK开始通信。

如何结束SPI通信

主机模式下，建议遵循以下步骤结束SPI通信：

- 等待RXBF和TXBE标志置位，此时移位寄存器中还有最后一帧数据正在发送
- 查询BUSY标志，直到BUSY为0，最后一帧数据收发完成
- 关闭SPI模块，如果需要，读取最后一帧接收数据

从机模式下，应用可以在读取任意一帧数据后关闭SPI模块，关闭前已经被移入移位寄存器的数据将被忽略。

19.5.3 TX-ONLY 模式

某些时候SPI通信是半双工的，在主机仅需进行发送的情况下，通过置位TXO寄存器进入TX-ONLY模式，此时MISO收到的数据不会被写入RX Buffer中，相应的也不会置位RXBF中断标志。

通过置位TXO_AC，可以实现TXO自动清零功能。在TX-ONLY模式下，如果TX buffer空（TXBE置位）并且发送移位寄存器空，则TXO寄存器自动清零，退出TX-ONLY状态。

19.5.4 RX-ONLY 模式

SPI主机仅需进行接收的情况下，通过置位RXO寄存器进入RX-ONLY模式，此时SPI模块无需软件对TX Buffer进行写操作，即可进行连续不断的数据接收，此时MOSI将保持IDLE电平，并且不会置位TXBE中断标志寄存器。

19.5.5 主机 SSN 控制

SPI模块主机支持硬件或软件控制SSN信号。

当SSNSEN寄存器清零时，SSN由硬件电路控制；如果SSNM寄存器置位，则SPI每发完一帧数据后，将拉高SSN，SSN高电平时间由WAIT寄存器配置（若干个SCK时钟周期）；

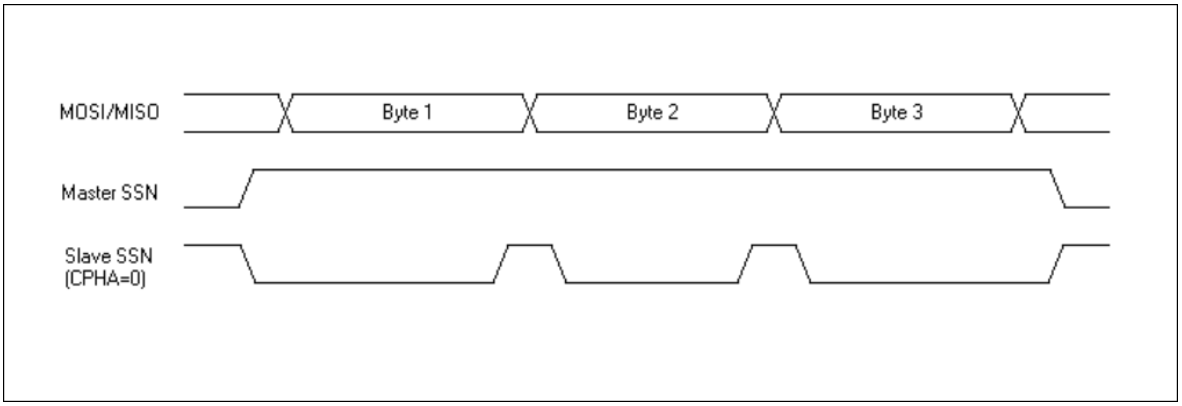


图 19-8 SPI SSN 时序图（SSNM=1，CPHA=0）

如果SSNM寄存器复位，则SPI每发完一帧数据后不会拉高SSN，而是直接进入下一帧数据发送。

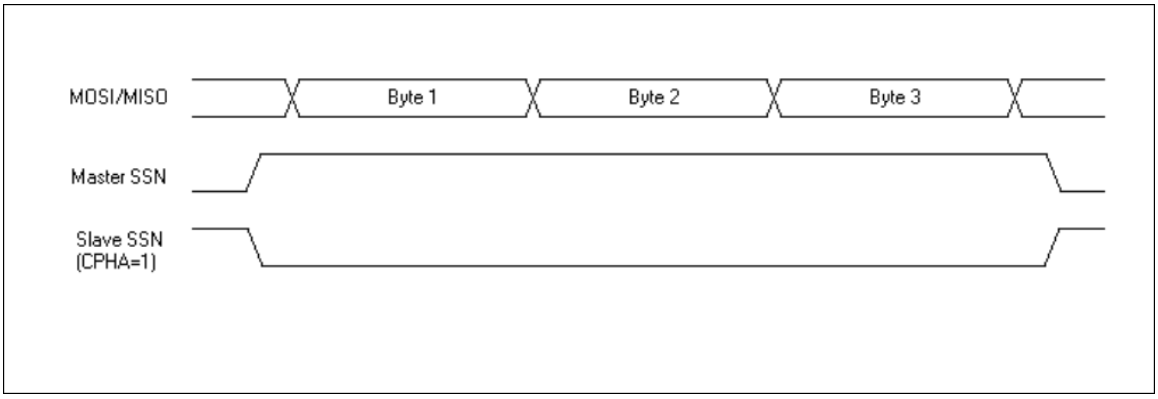


图 19-9 SPI SSN 时序图（SSNM=0）

当SSNSEN寄存器置位时，SSN直接由软件控制。软件通过写SPIxCR2.SSN寄存器位，可以直接操作SPI主机发送的SSN电平。

19.5.6 数据冲突

当 SPI 的 TX Buffer 数据尚未被读进移位寄存器，或者 SPI 的 RX Buffer 中的数据未被软件或 DMA 读取时，对 TX Buffer 或 RX Buffer 的写操作会产生对应的冲突错误，TXCOL/RXCOL 位会置起，产生中断。导致冲突的写入数据将被忽略。数据冲突错误在主从模式下都会产生。

对 TX Buffer 的写操作，由芯片内部的 Master 模块发起，包括 CPU、DMA 等等。对 RX Buffer 的写操作，则由外部 SPI 器件发起。

当数据冲突发生时，TX Buffer 和 RX Buffer 内原有数据不会被刷新，新写入的数据丢失。

19.5.7 使用 DMA 进行 SPI 收发

当 SPI 模块被使能后，SPI 模块在发送缓冲区空和接收缓冲区满时都会自动产生相应的 DMA 请求。应用软件需要事先配置 DMA 通道连接，将特定通道指向 SPI 外设，设置 RAM 访问的指针地址，并使能 DMA 通道。此后 DMA 会自动响应 SPI 请求，并完成 RAM 和 SPI 之间的数据搬运。

注意：如果使用 DMA 进行收发全双工通信，软件应先使能 DMA 发送通道，再使能 DMA 的接收通道；反之可能会导致 SPI 额外发送一个字节的 dummy 数据。

使用 DMA 进行 SPI 接收

- 将 DMA 通道 3 或 5 配置为 SPI_RX
- 设置 RAM 指针地址、地址递增递减、通道优先级、传输长度和中断设置等
- 使能对应 DMA 通道

- 配置 SPI 模块参数
- 使能 SPI 模块，等待数据接收
- 收到数据后 SPI 自动产生 DMA 请求
- DMA 响应请求，读取 SPI 接收缓存寄存器，写入指定 RAM 地址
- 当指定长度的 DMA 传输结束后，DMA 将忽略后续请求并产生传输完成中断，软件应处理中断并关闭 SPI
- 如果关闭 SPI 前又有数据被接收，软件可以通过写 RXBFC 清除 RXBUF

使用 DMA 进行 SPI 发送

DMA发送过程与上述接收过程类似，主要差别是，当指定长度的DMA传输结束后，软件不能立即关闭SPI，因为此时最后一帧数据还在移位发送中，因此软件需要查询BUSY标志直到移位发送结束，再关闭SPI模块。

数据帧长度与 RAM 数据组织方式

SPI 传输帧长度可以配置为 8、16、24、32bit。

当数据帧长度为 8bit 时，DMA 每次搬运 1byte，4 次搬运填满 RAM 一个地址，字内采用小端存储：
RAM word: { data3，data2，data1，data0 }

当数据帧长度为 16bit 时，DMA 每次搬运 2bytes，2 次搬运填满 RAM 一个地址，字内采用小端存储：
RAM word: { data1，data0 }

当数据帧长度为 24bit 时，DMA 每次搬运 1 word，1 次搬运填满 RAM 一个地址，但是有效数据仅占用 RAM 字内低 24bit：
RAM word: { 8'h0，data0 }

当数据帧长度为 32bit 时，DMA 每次搬运 1 word，1 次搬运填满 RAM 一个地址：
RAM word: { data0 }

19.6 寄存器

offset 地址	名称	符号
SPI1 寄存器(模块起始地址:0x40010800)		
0x00000000	SPI1 控制寄存器 1 （SPI1 Control Register1）	SPI1_CR1
0x00000004	SPI1 控制寄存器 2 （SPI1 Control Register2）	SPI1_CR2
0x00000008	SPI1 控制寄存器 3 （SPI1 Control Register3）	SPI1_CR3
0x0000000C	SPI1 中断使能寄存器 （SPI1 Interrupt Enable Register）	SPI1_IER
0x00000010	SPI1 中断状态寄存器 （SPI1 Status Register）	SPI1_ISR
0x00000014	SPI1 发送数据缓冲寄存器 （SPI1 Transmit Buffer）	SPI1_TXBUF
0x00000018	SPI1 接收数据缓冲寄存器 （SPI1 RPCEive Buffer）	SPI1_RXBUF
SPI2 寄存器(模块起始地址:0x40014800)		
0x00000000	SPI2 控制寄存器 1 （SPI2 Control Register1）	SPI2_CR1
0x00000004	SPI2 控制寄存器 2 （SPI2 Control Register2）	SPI2_CR2
0x00000008	SPI2 控制寄存器 3 （SPI2 Control Register3）	SPI2_CR3
0x0000000C	SPI2 中断使能寄存器 （SPI2 Interrupt Enable Register）	SPI2_IER
0x00000010	SPI2 中断状态寄存器 （SPI2 Status Register）	SPI2_ISR
0x00000014	SPI2 发送数据缓冲寄存器 （SPI2 Transmit Buffer）	SPI2_TXBUF
0x00000018	SPI2 接收数据缓冲寄存器 （SPI2 RPCEive Buffer）	SPI2_RXBUF

19.6.1 SPIx 控制寄存器 1（SPIx_CR1）

名称	SPIx_CR1(x=1,2)							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				IOSWAP	MSPA	SSPA	MM
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-1

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WAIT		BAUD			LSBF	CPOL	CPHA
位权限	R/W-00		R/W-001			R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:12	-	RFU：未实现，读为 0
11	**IOSWAP**	MOSI 和 MISO 引脚交换 (IO swapping) 0：默认引脚顺序 1：交换引脚顺序
10	**MSPA**	Master Sampling Position Adjustment，Master 对 MISO 信号的采样位置调整，用于高速通信时补偿 PCB 走线延迟 1：采样点延迟半个 SCK 周期 0：不调整
9	**SSPA**	Slave Sending Position Adjustment，Slave MISO 发送位置调整 1：提前半个 SCK 周期发送 0：不调整
8	**MM**	Master/Slave 模式选择。 1：Master 模式 0：Slave 模式
7:6	**WAIT**	Master 模式下，每发送完一帧后加入至少(1+WAIT)个 SCK cycle 等待时间，再传输下一帧的数据。如果 SSN 由硬件控制，并且 SSNM=1，则硬件会自动拉高 SSN。
5:3	**BAUD**	Master 模式波特率配置位: 000： $f_{APBCLK}/2$ 001： $f_{APBCLK}/4$ 010： $f_{APBCLK}/8$ 011： $f_{APBCLK}/16$ 100： $f_{APBCLK}/32$ 101： $f_{APBCLK}/64$ 110： $f_{APBCLK}/128$ 111： $f_{APBCLK}/256$ 当通信正在进行的时候，不能修改这些位。
2	**LSBF**	帧格式 (LSB First) 0：先发送 MSB 1：先发送 LSB 注：当通信在进行时不能改变该位的值。
1	**CPOL**	时钟极性选择 (Clock Polarity) 1：串行时钟停止在高电平 0：串行时钟停止在低电平 注：当通信在进行时不能改变该位的值 注：当 SSN 为低时不能改变该位的值
0	**CPHA**	时钟相位选择 (Clock Phase) 1：第二个时钟边沿是第一个捕捉边沿 0：第一个时钟边沿是第一个捕捉边沿 注：当通信在进行时不能改变该位的值。

19.6.2 SPIx 控制寄存器 2（SPIx_CR2）

名称	SPIx_CR2(x=1,2)							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DUMMY_EN	DLEN2			RXO	DLEN		HALFDUPLEX
位权限	R/W-0	R/W-0			R/W-0	R/W-00		R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	HD_RW	CMD8b	SSNM	TXO_AC	TXO	SSN	SSNSEN	SPIEN
位权限	R/W-0	R/W-1	R/W-0	R/W-1	R/W-0	R/W-1	R/W-0	R/W-0

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15	**DUMMY_EN**	4 线半双工协议下是否在读操作中插入 dummy cycle (Dummy cycle Enable) 0：不插入 dummy cycle 1：在读命令之后插入一个 dummy cycle
14:12	**DLEN2**	spi 通信长度，与 DLEN 组合形成最终配置,需大于 3bit {DLEN2，DLEN}:((DLEN+1)*8-DLEN2)bit 00000:8bit 00001:16bit 00010:24bit 00011:32bit 00100:7bit 00101:15bit 00110:23bit 00111:31bit
11	**RXO**	RXONLY 控制位，此寄存器置位时，SPI 可以连续接收，无需软件写 TXBUF (RPCEive Only mode) 1：启动 Master 的单接收模式 0：关闭单接收模式（收发全双工）
10:9	**DLEN**	通信数据字长配置 (Data Length) 00：8bit 01：16bit 10：24bit 11：32bit
8	**HALFDUPLEX**	通信模式选择 (Half-Duplex mode) 0：标准 SPI 模式，4 线全双工 1：DCN 模式，4 线半双工
7	**HD_RW**	半双工模式下主机读写操作配置 (Read/Write config for Half-Duplex mode) 0：4 线半双工协议下主机写入从机 1：4 线半双工协议下主机读取从机
6	**CMD8b**	半双工模式下定义 command 帧长度 (Command 8 bits)

位号	助记符	功能描述
		1：command 帧固定为 8bit 0：command 帧长度由 DLEN 定义
5	**SSNM**	Master 模式下 SSN 控制模式选择 (SSN mode) 1：每发送完一帧后 Master 拉高 SSN，维持高电平时间由 WAIT 寄存器控制 0：每发送完一帧后 Master 保持 SSN 为低
4	**TXO_AC**	TXONLY 硬件自动清空的使能 (TXONLY auto-clear enable) 1：TXONLY 硬件自动清零有效，软件使能 TXO 后，等待发送完毕后，硬件清零 0：关闭 TXONLY 硬件自动清零
3	**TXO**	TXONLY 控制位 (Transmit Only mode enable) 1：启动 Master 的单发送模式 0：关闭单发送模式（收发全双工）
2	**SSN**	Master 模式下，如果 SSNSEN 为 1，软件可以通过此位控制 SSN 输出电平 1：SSN 输出高电平 0：SSN 输出低电平
1	**SSNSEN**	Master 模式下，软件控制 SSN 使能 (SSN Software Enable) 1：Master 模式下 SSN 输出由软件控制 0：Master 模式下 SSN 输出由硬件自动控制
0	**SPIEN**	SPI 使能 (SPI enable) 1：使能 SPI 0：关闭 SPI，清空发送接收缓存

19.6.3 SPIx 控制寄存器 3（SPIx_CR3）

名称	SPIx_CR3(x=1,2)							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				TXBFC	RXBFC	MERRC	SERRC
位权限	U-0				W-0	W-0	W-0	W-0

位号	助记符	功能描述
31:4	**-**	RFU：未实现，读为 0
3	**TXBFC**	Transmit Buffer Clear，软件写 1 清除发送缓存，写 0 无效
2	**RXBFC**	RPCEive Buffer Clear，软件写 1 清除发送缓存，写 0 无效

位号	助记符	功能描述
1	**MERRC**	Master Error Clear，软件写 1 清除 HSPISTA.MERR 寄存器
0	**SERRC**	Slave Error Clear，软件写 1 清除 HSPISTA.SERR 寄存器

19.6.4 SPIx 中断控制寄存器（SPIx_IER）

名称	SPIx_IER(x=1,2)							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		SSNRIE	SSNFIE	-	ERRIE	TXIE	RXIE
位权限	U-0		R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:6	**-**	RFU：未实现，读为 0
5	**SSNRIE**	从机 ssn 上升沿中断使能
4	**SSNFIE**	从机 ssn 下降沿中断使能
3	**-**	RFU：未实现，读为 0
2	**ERRIE**	SPI 错误中断使能 (Error Interrupt Enable)
1	**TXIE**	发送完成中断使能 (Transmit Interrupt Enable)
0	**RXIE**	接收完成中断使能 (RPCEive Interrupt Enable)

19.6.5 SPIx 中断标志寄存器（SPIx_ISR）

名称	SPIx_ISR(x=1,2)							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-			DCN_TX	-	RXCOL	TXCOL	BUSY
位权限	U-0			R/W-1	U-0	R/W-0	R/W-0	R-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	-	MERR	SERR	-	TXBE	RXBF
位权限	U-0	R-0	R-0	U-0	R-1	R-0

位号	助记符	功能描述
31:13	-	RFU：未实现，读为 0
12	**DCN_TX**	半双工模式下（HALFDUPLEX=1），配置在每个数据帧的最后 bit 发送的 DCN 信号电平 (Data/Command transmit config) 0：DCN=0，表示命令帧 1：DCN=1，表示数据帧 软件应在发送前设置 DCN_TX 寄存器，如果 DCN_TX=0，硬件在完成一帧发送后，自动将 DCN_TX 置 1，即默认只会发送一个命令帧，后续都是数据帧。
11	-	RFU：未实现，读为 0
10	**RXCOL**	接收缓存溢出，软件写 1 清零 (RPCEive Collision flag,write 1 to flag)
9	**TXCOL**	发送缓存溢出，软件写 1 清零 (Transmit Collision flag,write 1 to clear)
8	**BUSY**	SPI 空闲标志，只读(busy flag) 1：SPI 传输进行中 0：SPI 传输空闲
7	-	RFU：未实现，读为 0
6	**MERR**	Master Error 标志(Master Error flag) 当 Master 下传输未满 8 位 SSN 就被拉高时，MERR 置位
5	**SERR**	Slave Error 标志(Slave Error flag) 当 Slave 下传输未满 8 位 SSN 就被拉高时，SERR 置位
4:2	-	RFU：未实现，读为 0
1	**TXBE**	TX Buffer Empty 标志位(TX Buffer Empty flag) 1：发送缓存空，软件写 TXBUF 清零 0：发送缓存满
0	**RXBF**	RX Buffer Full 标志位(RX Buffer Full flag) 1：接收缓存满，软件读 RXBUF 清零 0：接收缓存空

19.6.6 SPIx 发送缓存寄存器（SPIx_TXBUF）

名称	SPIx_TXBUF(x=1,2)							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	TXBUF[31:24]							
位权限	W-0000 0000							
位	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23
位名	TXBUF[23:16]							
位权限	W-0000 0000							
位	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15
位名	TXBUF[15:8]							
位权限	W-0000 0000							
位	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7

位名	TXBUF[7:0]
位权限	W-0000 0000

位号	助记符	功能描述
31:0	**TXBUF**	SPI 发送缓存 (Transmit Buffer)

19.6.7 SPIx 接收缓存寄存器（SPIx_RXBUF）

名称	SPIx_RXBUF(x=1,2)							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RXBUF[31:24]							
位权限	R-0000 0000							
位	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23	Bit23
位名	RXBUF[23:16]							
位权限	R-0000 0000							
位	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15	Bit15
位名	RXBUF[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7	Bit7
位名	RXBUF[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	**RXBUF**	SPI 接收缓存 (RPCEive Buffer)

20 直接存储访问控制器（DMA）

20.1 概述

- 4通道外设PDMA，支持Peripherals<>RAM传输
- 1通道存储器MDMA，支持Flash<>RAM传输
- 外设DMA传输由外设请求触发，DMA工作期间不影响CPU运行
- 外设通道最大传输长度8192次，支持byte/half-word/word传输
- Flash->RAM通道最大传输长度8192次，只支持word传输
- 支持Flash连续编程（RAM->Flash），需要预先进行擦除，一次编程固定为256字节
- RAM指针递增、递减
- 可产生半程中断和全程中断
- 通道优先级可配置（4级优先级）

20.2 工作原理

外设 DMA 为 Peripheral<>RAM 通道，采用外设请求触发方式进行数据传输，每个外设通道都可以支持外设->RAM 或者 RAM->外设的数据传输，并且根据目标外设类型的不同，自适应选择 byte/half-word/word 传输方式。DMA 作为 Master，在收到 request 后将发起 AHB transactions 进行数据操作，外设目标地址根据通道接入选择自动定位，RAM 目标地址则根据寄存器配置定位。

每个 channel 可以从多个外设中选择一个作为 source 或 destination，同时软件可以设置通道优先级，当两个通道同时要访问 RAM 时，由优先级决定谁先访问，另一个通道将被挂起，直到优先通道访问完毕。
外设请求可以是准备发送（RAM/Flash->Peripheral）或接收完成（Peripheral->RAM），数据传输通过 AHB 总线完成，当 DMA 访问外设时，CPU 对同一个外设的访问将引起冲突，哪个 Master 访问被挂起取决于 BusMatrix 设置的仲裁优先级。这里需要注意的是，由于大部分外设都被挂在 APB 总线上，APB 映射到 AHB 仅为一个 slave，因此当 DMA 访问 APB 中任意外设时，CPU 即使访问 APB 下的其他外设，也同样会引起总线仲裁。通过 DIR 寄存器可以配置每个通道的传输方向，软件必须保证传输方向配置与实际挂载到这个通道上的外设请求相一致。比如通道 1 当前挂载的外设请求是 UART0 接收，则必须将 DIR 寄存器配置为 0（数据从外设读出，写入 RAM），每次 UART0 接收完一帧数据，将发送 RXD0 请求给 DMA，DMA 响应请求后，从 UART0 接收缓存寄存器读取数据，如果 DIR 被错误的配置为 1，则 DMA 对 UART0 接收缓存寄存器的写操作将被 UART0 忽略。

软件可设置 DMA 的存储器指针，用于配置 DMA 传输的起始地址，可以选择指针递增或递减方式。另有 TRFLEN 寄存器配置传输次数，根据起始地址和传输次数，计算得到终止地址，当存储器指针指向终止地址时，本次传输结束，关闭通道。

当 channel 被使能后，DMA 就准备好接受通道所选中的外设请求。当配置传输长度一半的字节被传输后，一个 HTIF（Half transfer interrupt flag）中断置位；当配置传输长度全部完成后，TCIF（Transfer complete interrupt flag）中断置位。上述中断都可以被相应的中断使能寄存器屏蔽。
在 DMA 一个完整 transfer block 完成之前，软件随时可以关闭 channel 使能，此时 DMA 将被挂起，如果软件此后重新使能通道，则 DMA 继续执行之前挂起的操作。

20.3 结构框图

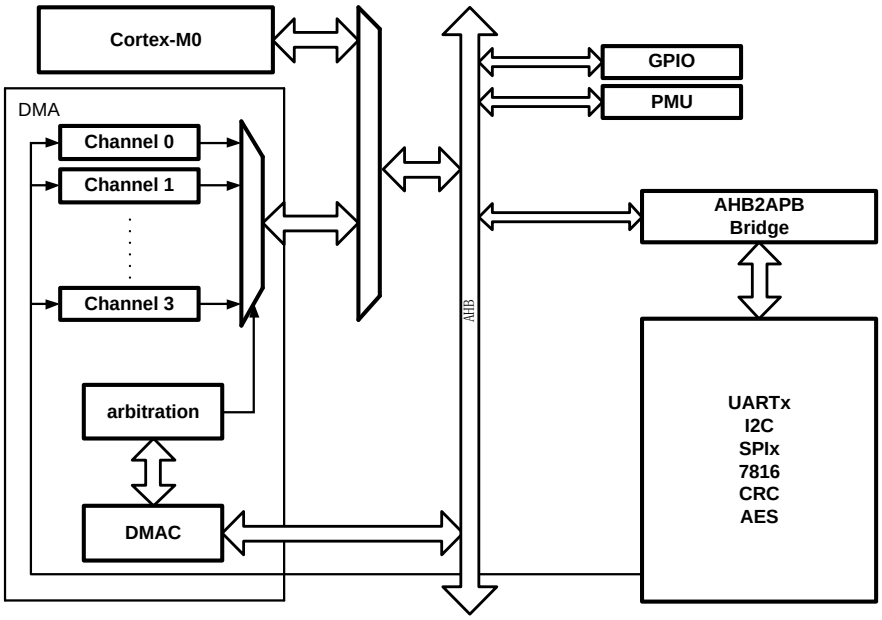


图 20-1 DMA 结构框图

20.4 工作流程

DMA 寄存器配置：



图 20-2 DMA 寄存器配置

DMA 对请求响应分成两部分处理：通道请求处理过程和数据搬运过程。

- 通道请求处理

a) DMA 接受到请求，跳到步骤 b

b) 判断是否有其他通道正在搬运数，若有，则停留在步骤 b 直至其他通道当次搬运完成；若无，进一步判断是否有其他同时置起的请求信号，若有，则判断当前通道优先级是否高于其他通道，若是，则跳到步骤 c 并向数据搬运过程发起请求，若否，则停留在步骤 b 直至其他通道当次搬运完成

c) 并等待数据搬运完成响应信号，得到响应则，跳到步骤 d，否则停在步骤 c

d) 数据搬运长度+1，判断是否达到设定长度，若是则产生通道使能关闭脉冲；判断请求是否释放，若是，则跳到步骤 a，若否，则停留在步骤 d 判断数据传输达到设定长度，否则跳到步骤 a

- 数据搬运

a) 等待通道请求处理过程发起请求

b) 向 HADDR 写源地址

c) 向 HADDR 写目的地址，同时读取 HRDATA

d) 将读到的 HRDATA 数据写到 HWDATA

e) 向通道请求处理过程发出搬运完成响应，并跳到步骤 a

DMA 工作的流程如下图所示：

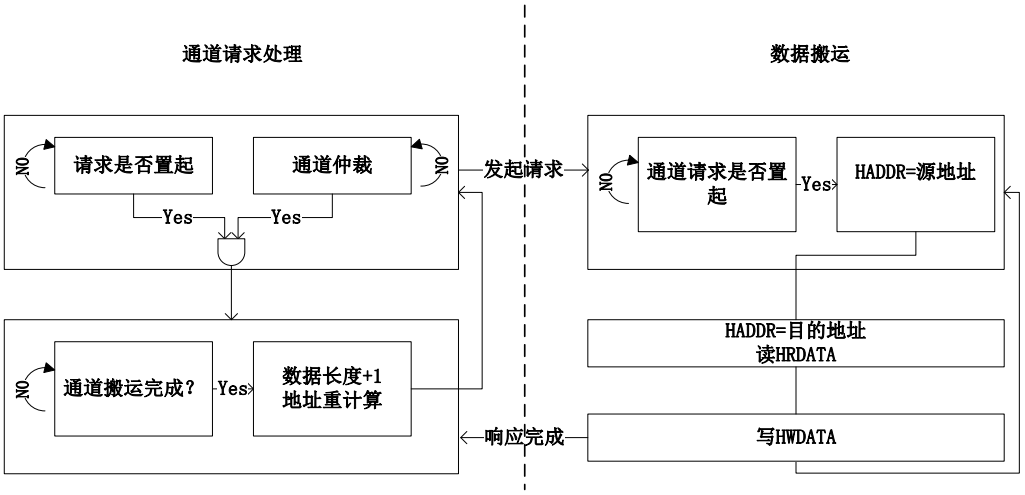


图 20-3 DMA 工作流程

20.5 访问带宽

DMA 外设通道支持字节/半字/字访问，每个通道都可以通过通道控制寄存器中的 BDW 位来配置传输带宽。

20.6 通道控制

20.6.1 DMA 请求映射

DMA 共有 4 个优先级可配的外设通道，每个通道可接受 8 个请求响应，根据每个通道的配置寄存器选择其中一个请求送入通道控制器，通道控制器根据各个通道的 busy 状态和优先级选择其中一个通道请求进行响应处理，外设请求映射如下。

编号	外设	通道0	通道1	通道2	通道3
0	***SPI1***	SPI1_RX	SPI1_RX	SPI1_TX	SPI1_TX
1	***SPI2***			SPI2_RX	SPI2_TX
2	***UART0***	RXD0	TXD0	RXD0	TXD0
3	***UART1***	RXD1	TXD1	RXD1	TXD1
4	***UART4***	RXD4			TXD4
7	***UART5***		RXD5		TXD5
8	***I2C***	I2C_TX	I2C_RX	I2C_TX	I2C_RX
9	***AES***	AES_IN		AES_OUT	
10	***CRC***		CRC	CRC	
11	***MFE-IA***	MFE-IA	MFE-IA		
12	***MFE-IB***	MFE-IB	MFE-IB		
13	***MFE-V***			MFE-V	MFE-V
		8	8	8	8

表 20-1DMA 通道映射

外设请求映射通过CHxSSEL寄存器配置，上表中从上到下分别表示CHxSSEL=0~7情况下有效的外设请求信号。比如针对通道0，当CH0SSEL=2时，被选中的外设请求是UART1_RX，即UART1的数据接收DMA请求被连接到DMA通道0的请求输入。

20.6.2 通道优先级

DMA 总共有 4 个外设通道，每个通道的优先级别可以通过寄存器配置为：very high,high,low,very low。当多个通道配置为相同优先级别时，通道序号越大，优先级别越低。

DMA 每搬运完一次数据都会重新进行通道请求选择，假设通道 0 传输长度为 3，通道 1 传输长度为 2。当通道 0 完成第二次传输准备进行第三次数据搬运时，通道 1 请求响应置起，这时通道控制器根据通道优先级切换至通道 1 数据搬运，直至通道 1 数据全部搬运完成，通道寄存器再切换回通道 0 完成剩下的数据搬运。

20.6.3 传输方向定义

在 DMA 通道定义规则中，_RX 表示 DMA 从外设读取数据，写入 RAM，_TX 表示 DMA 从 RAM/Flash 读取数据，写入外设。

软件在配置每个通道的外设分配之后，还需要配置 CHx_DIR 寄存器设定通道传输方向，错误的方向设置会导致 DMA 无法正常工作。

20.6.4 循环模式

外设 DMA 通道支持循环模式（Circular mode）。循环模式下，当 CHxTSIZE 寄存器定义的传输长度完成后，DMA 不会自动停止，而是返回 RAM 指针寄存器定义的起始地址，继续传输。DMA 的半程中断和全程中断还是会正常置起，DMA 不会终止传输，直到软件关闭通道。

通过置位 CHxCTRL.CIRC 寄存器使能循环模式。

存储 DMA 通道不支持循环模式。

20.7 寄存器

offset 地址	名称	符号
DMA(模块起始地址:0x40000400)		
0x00000000	DMA 全局控制寄存器 （DMA Global Control Register）	DMA_GCR
0x00000004	通道 0 控制寄存器 （Channel 0 Control Register）	DMA_CH0CR
0x00000008	通道 0 存储器指针寄存器 （Channel 0 Memory Address Register）	DMA_CH0MAR
0x0000000C	通道 1 控制寄存器 （Channel 1 Control Register）	DMA_CH1CR
0x00000010	通道 1 存储器指针寄存器 （Channel 1 Memory Address Register）	DMA_CH1MAR
0x00000014	通道 2 控制寄存器 （Channel 2 Control Register）	DMA_CH2CR
0x00000018	通道 2 存储器指针寄存器 （Channel 2 Memory Address Register）	DMA_CH2MAR
0x0000001C	通道 3 控制寄存器 （Channel 3 Control Register）	DMA_CH3CR
0x00000020	通道 3 存储器指针寄存器 （Channel 3 Memory Address Register）	DMA_CH3MAR
0x0000003C	通道 7 控制寄存器 （Channel 7 Control Register）	DMA_CH7CR
0x00000040	通道 7 Flash 指针寄存器 （Channel 7 Flash Address Register）	DMA_CH7FAR
0x00000044	通道 7 RAM 指针寄存器 （Channel 7 RAM Address Register）	DMA_CH7MAR
0x00000048	DMA 中断状态标志寄存器 （DMA Interrupt Status Register）	DMA_ISR

20.7.1 DMA 全局控制寄存器（DMA_GCR）

名称	DMA_GCR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						ADDRERR_EN	EN
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:2	-	RFU：未实现，读为 0
1	**ADDRERR_EN**	DMA 错误地址中断使能 (DMA address error interrupt enable) 1：允许错误地址中断 0：禁止错误地址中断
0	**EN**	DMA 全局使能 (DMA enable) 1：DMA 使能 0：DMA 关闭

20.7.2 通道 x 控制寄存器（DMA_CHxCR）

名称	DMA_CHxCR(x=0,1,2,3)							
Offset	0x00000004 + x*0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-			TSIZE[12:8]				
位权限	U-0			R/W-0000 0000				
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	TSIZE[7:0]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-		PRI		INC	SSEL		
位权限	U-0		R/W-00		R/W-0	R/W-000		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	DIR	BDW		CIRC	FTIE	HTIE	EN
位权限	U-0	R/W-0	R/W-00		R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:29	-	RFU：未实现，读为 0
28:16	**TSIZE**	Channelx 传输长度，最大 8192 次传输 *注意：禁止将 CHxTSIZE 配置为 0*
15:14	-	RFU：未实现，读为 0
13:12	**PRI**	Channelx 优先级 (Channels Priority) 00：Low 01：Medium 10：High 11：Very High
11	**INC**	RAM 地址增减设置 (Channelx Ram address Incremental) 1：RAM 地址递增 0：RAM 地址递减
10:8	**SSEL**	Channelx 外设请求映射 (Channelx request Source Select) 每个通道可以接受 8 个外设请求，外设请求的映射参见 20.6.1DMA 请求映射
7	-	RFU：未实现，读为 0
6	**DIR**	通道传输方向 (Direction) 0：从外设读取数据写入 RAM

位号	助记符	功能描述
		1：从 RAM 读取数据写入外设
5:4	**BDW**	传输带宽设置 (Bandwidth) 00：字节，8bit 01：半字，16bit 10：字，32bit 11：RFU
3	**CIRC**	循环缓冲模式 (Circular mode enable) 0：关闭循环模式 1：使能循环模式
2	**FTIE**	Channelx 传输完成中断使能 (Channelx Finished-Transfer Interrupt Enable) 1：使能传输完成中断 0：关闭传输完成中断
1	**HTIE**	Channelx 半程传输完成中断使能 (Channelx Half-Transfer Interrupt Enable) 1：使能半程中断 0：关闭半程中断
0	**EN**	Channelx 使能 (Channelx Enable) 1：启动通道 0 0：关闭通道 0

20.7.3 通道 x 存储器指针寄存器（DMA_CHxMAR）

名称	DMA_CHxMAR(x=0,1,2,3)							
Offset	0x00000008 + x*0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	MEMAR[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	MEMAR[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	MEMAR[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MEMAR[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**MEMAR**	Channelx 存储器指针地址，DMA 传输启动前软件向此寄存器写入存储器目标地址。(Channel x Memory Address pointer) 当指针指向空地址时，DMA 访问将触发 hardfault 当指针指向 Flash 时，禁止向 Flash 写入数据。 软件可以查询当前 DMA 传输的目标存储器地址。

20.7.4 通道 7 控制寄存器（DMA_CH7CR）

名称	DMA_CH7CR							
Offset	0x0000003C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-				TSIZE[11:8]			
位权限	U-0				R/W-0000			
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	TSIZE[7:0]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-		PRI		-	DIR	RI	FI
位权限	U-0		R/W-00		U-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					FTIE	HTIE	EN
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:28	**-**	RFU：未实现，读为 0
27:16	**TSIZE**	Channel7 传输长度 (Channel 7 Transfer Size)，1-4096 次传输，仅在 Flash->RAM 传输时有效，RAM->Flash 传输为固定长度 64 次传输
15:14	**-**	RFU：未实现，读为 0
13:12	**PRI**	Channel7 优先级 (Channel 7 Priority) 00：Low 01：Medium 10：High 11：Very High
11	**-**	RFU：未实现，读为 0
10	**DIR**	Channel7 传输方向 (Channel 7 Direction) 1：Flash->RAM 传输 0：RAM->Flash 传输
9	**RI**	Channel7 RAM 地址增减设置，仅在 Flash->RAM 传输中有效 (Channel 7 Ram Incremental) 1：RAM 地址递增 0：RAM 地址递减
8	**FI**	Channel7 Flash 地址增减设置，仅在 Flash->RAM 传输中有效 (Channel 7 Flash Incremental) 1：Flash 地址递增 0：Flash 地址递减
7:3	**-**	RFU：未实现，读为 0
2	**FTIE**	Channel7 传输完成中断使能 (Channel 7 Finished-Transfer Interupt Enable) 1：使能传输完成中断 0：关闭传输完成中断
1	**HTIE**	Channel7 半程传输完成中断使能 (Channel 7 Half-Transfer Interrupt Enable) 1：使能半程中断

位号	助记符	功能描述
		0：关闭半程中断
0	**EN**	Channel7 使能 (Channle 7 Enable) 1：启动通道 0 0：关闭通道 0

20.7.5 通道 7 Flash 指针寄存器（DMA_CH7FAR）

名称	DMA_CH7FAR							
Offset	0x00000040							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	FLSAD[14:8]						
位权限	U-0	R/W-000 0000						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	FLSAD[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:15	**-**	RFU：未实现，读为 0
14:0	**FLSAD**	Channel7 Flash 指针地址（word 地址），DMA 传输启动前软件向此寄存器写入 Flash 目标地址，DMA 启动后此寄存器随 DMA 传输自增或自减 (Channel 7 Flash Address pointer) 软件可以查询当前 DMA 传输的目标 Flash 地址 此寄存器低位（bit5-0）仅在 Flash->RAM 传输中有效，RAM->Flash 传输中默认对齐 Flash 的 half-sector 起始地址

20.7.6 通道 7 RAM 指针寄存器（DMA_CH7RAR）

名称	DMA_CH7RAR							
Offset	0x00000044							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				RAMAD[11:8]			
位权限	U-0				R/W-0000			

名称	DMA_CH7RAR							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RAMAD[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:12	-	RFU：未实现，读为 0
11:0	**RAMAD**	Channel7 RAM 字指针地址，DMA 传输启动前软件向此寄存器写入 RAM 目标地址（word 地址），DMA 启动后此寄存器随 DMA 传输自增或自减 (Channel 7 RAM Address pointer) 软件可以查询当前 DMA 传输的目标 RAM 地址

20.7.7 DMA 中断状态标志寄存器（DMA_ISR）

名称	DMA_ISR							
Offset	0x00000048							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							ADDRERR
位权限	U-0							R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHFT[7:0]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHHT[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:17	-	RFU：未实现，读为 0
16	**ADDRERR**	DMA 传输地址错误标志，硬件置位，软件写 1 清零 (DMA address error flag,write 1 to clear)
15:8	**CHFT**	DMA 通道 x 传输完成标志(DMA channel Finished-Transfer Flag,write 1 to clear)，硬件置位，软件写 1 清零 1：对应通道传输完成 0：对应通道传输未完成
7:0	**CHHT**	DMA 通道 x 传输半程标志 (DMA channel Half-Transfer Flag,write 1 to clear)，硬件置位，软件写 1 清零

21 循环冗余校验（CRC）

21.1 概述

循环冗余校验(Cyclic Redundancy Check，CRC)是最为常用的计算机和仪表数据通信的校验方法，MG33M0XXERB中CRC计算单元为完全独立模块，通过软件控制可进行I2C、UART和SPI模块有串行数据流接口的收发CRC计算和校验。

此外，CRC也可进行Flash内容的完整性校验。通过结合DMA，可以实时计算Flash中程序内容的CRC结果，并生成一个完整性签名，与程序一同保存在Flash中。通过校验这个CRC签名，可以验证Flash内容是否正确、完整。

- 支持7/8/16/32位CRC，支持任意多项式
- 初值可设置
- CRC快速算法，1个时钟周期完成8bit CRC运算，4个时钟周期完成32bit CRC运算
- 支持输入输出数据顺序自动调整（以字节、半字、或全字为单位）
- 支持对输出结果异或

21.2 软件配置过程

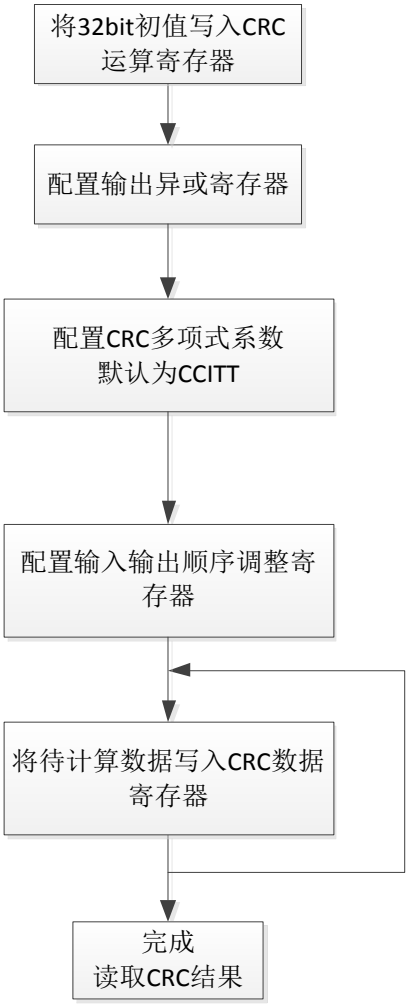


图 21-1CRC 运算流程图

CRC 配置及计算流程如下：

- CRC开始计算的时候，配置运算移位寄存器中的初始值，范围是0x0000_0000~0xFFFF_FFFF。
- 配置输出异或寄存器CRC_XOR
- 软件需配置好CRC_CR中RFLTIN处理使能；输出RFLTO和XOR处理使能
- 软件将需要计算CRC码的数据放入数据寄存器(CRC_DR)，然后自动开始计算逐次移位。
- 计算完毕后，结果数据回写到数据寄存器，软件根据当前计算状态BUSY位来判断是否能取结果：
- 若多项式为7bit多项式则结果为CRC_DR[6:0]，若多项式为8bit多项式则结果为CRC[7:0]，若多项式为16bit多项式则结果为CRC_DR[15:0]，若多项式为32bit多项式则结果为CRC_DR[31:0]；
- 计算完前一次CRC后，数据寄存器中会保留前一次结果，作为后续数据的移位寄存器初始值。在多次连续触发CRC计算后，软件最终读取的是累积计算的完整数据的CRC值。

21.3 Golden 数据

提供 Golden 数据表格供应用中测试及校验使用。

多项式	输入序列	初始值(16 进制)		
		全 0	全 F	6363
		CRC 计算结果（16 进制）		
CRC-8	5A5A	0F	D8	C5
	1223344	F9	28	96
CRC-16	5A5A	5DD9	DDD4	9696
	11223344	7D35	7D11	4698
CRC-CCITT	5A5A	1ACB	07C4	1877
	11223344	DD33	59F3	DD06

表 21-1CRC golden 数据

21.4 DMA 接口

CRC与DMA之间通道为单向的（RAM->CRC）。CRC模块可以通过DMA模块读取并校验RAM数据，其工作流程如图所示。CRC向DMA发起请求，DMA接收请求后，读取RAM并将数据写入CRC模块的CRC_DR寄存器中。CRC模块接收到数据后，撤销DMA请求并开始计算校验值，校验完成后，CRC模块重新置起DMA请求。

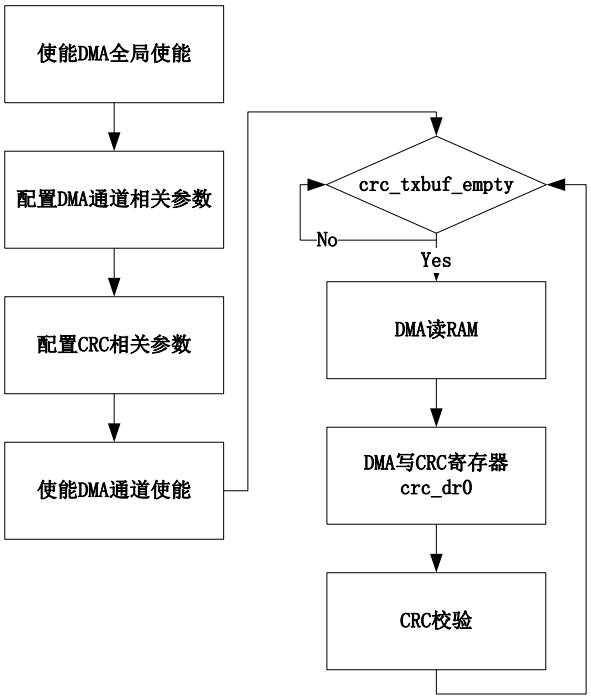


图21-2使用DMA对RAM中的数据进行CRC运算

21.5 Flash 数据完整性校验

通过CRC和DMA可以进行Flash内容的完整性校验，解决方案是：

- 首先通过DMA将Flash内容搬运到RAM中
- 通过DMA将RAM中缓存的Flash数据搬运到CRC模块进行计算
- 重复以上过程直到完成所有Flash数据的校验

21.6 寄存器

offset 地址	名称	符号
CRC(模块起始地址:0x40010000)		
0x00000000	CRC 数据寄存器 （CRC Data Register）	CRC_DR
0x00000004	CRC 控制状态寄存器 （CRC Control Register）	CRC_CR
0x00000008	CRC LFSR 寄存器 （CRC Linear Feedback Shift Register）	CRC_LFSR
0x0000000C	CRC 输出异或寄存器 （CRC output XOR Register）	CRC_XOR
0x0000001C	CRC 多项式寄存器 （CRC Polynominal Register）	CRC_POLY

21.6.1 CRC 数据寄存器（CRC_DR）

名称	CRC_DR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DR[31:24]							
位权限	R/W-1111 1111							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DR[23:16]							
位权限	R/W-1111 1111							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DR[15:8]							
位权限	R/W-1111 1111							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DR[7:0]							
位权限	R/W-1111 1111							

位号	助记符	功能描述
31:0	**DR**	CRC_DR 用于作为数据输入寄存器，并且在运算结束后保存 CRC 计算结果。(CRC Data Register) 作为输入时：若 word 操作使能，则对 CRC_DR[31:0]进行计算，共 4 次 byte 运算（由低到高）；否则对 CRC_DR[7:0]进行计算，共 1 次 byte 运算。 保存结果时：若为 7 位多项式结果保存在 CRC_DR[6:0]，若为 8 位多项式结果保存在 CRC_DR[7:0]，若为 16 位多项式结果保存在 CRC_DR[15:0]，若为 32 位多项式结果保存在 CRC_DR[31:0]。

21.6.2 CRC 控制状态寄存器（CRC_CR）

名称	CRC_CR							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						OPWD	PARA
位权限	U-0						R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFLTIN		RFLTO	RES	BUSY	XOR	SEL	
位权限	R/W-00		R/W-0	R-0	R-0	R/W-0	R/W-01	

位号	助记符	功能描述
31:10	-	RFU：未实现，读为 0
9	**OPWD**	WORD 操作使能 (Operation by Word) 0：字节操作，CRC 计算仅针对 CRCDR 最低字节进行 1：字操作，CRC 计算针对 CRCDR 全部 4 字节进行
8	**PARA**	CRC 快速计算使能 (Parallel Calculation) 0：串行运算，计算 1 个字节需要 8 个时钟周期 1：并行计算，计算 1 个字节需要 1 个时钟周期
7:6	**RFLTIN**	CRC 输入反转控制 (Reflected Input) 00：输入不反转 01：输入按字节反转 10：输入按半字反转 11：输入按字反转 例如：计算数据为 0x11223344， 如果 RFLTIN==01，则将数据变为 0x8844CC22，再进行计算 如果 RFLTIN==10，则将数据变为 0x448822CC，再进行计算 如果 RFLTIN==11，则将数据变为 0x22CC4488，再进行计算
5	**RFLTO**	CRC 输出反转控制 (Reflected Output) 0：输入不反转 1：输入按字节反转 例如： 如果 RFLTO==1，若当前计算的 CRC 结果为 0x1234，则输出的结果为 0x2C48 如果 RFLTO==0，则直接输出 0x1234 注意：此结果不一定为最终输出结果，还需要看 XOR 是否为 1，详见本寄存器 bit2 说明
4	**RES**	CRC 结果标志位，只读 (Result Flag) 0：CRC 结果为 0 1：CRC 结果非全 0
3	**BUSY**	CRC 运算标志位，只读 (Busy) 0：CRC 运算结束

位号	助记符	功能描述
		1：CRC 运算进行中
2	**XOR**	输出异或使能 (Output XORed with CRC_XOR register enable) 0：输出不异或 CRC_XOR 寄存器 1：输出异或 CRC_XOR 寄存器
1:0	**SEL**	CRC 多项式位宽选择 (Polynomial width Selection) 00：32 位 01：16 位 10：8 位 11：7 位

21.6.3 CRC LFSR 寄存器（CRC_LFSR）

名称	CRC_LFSR							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	LFSR[31:24]							
位权限	R/W-1111 1111							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	LFSR[23:16]							
位权限	R/W-1111 1111							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	LFSR[15:8]							
位权限	R/W-1111 1111							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LFSR[7:0]							
位权限	R/W-1111 1111							

位号	助记符	功能描述
31:0	**LFSR**	CRC 线性反馈移位寄存器 (Linear Feedback Shift Register) 运算开始前可以由软件写入 CRC 初始值

21.6.4 CRC 输出异或寄存器（CRC_XOR）

名称	CRC_XOR							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	XOR[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	XOR[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	XOR[15:8]							
位权限	R/W-0000 0000							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	XOR[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**XOR**	CRC 运算结果异或寄存器 (eXclusive OR) 当 CRC_CR.XOR 为 1 时，CRC 结果输出前将异或此寄存器的数据。

21.6.5 CRC 多项式寄存器（CRC_POLY）

名称	CRC_POLY							
Offset	0x0000001C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	POLY[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	POLY[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	POLY[15:8]							
位权限	R/W-0001 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	POLY[7:0]							
位权限	R/W-0010 0001							

位号	助记符	功能描述
31:0	**POLY**	CRC 运算多项式系数 (CRC Polynominals)

22 通用定时器组（Timer Array）

22.1 功能描述

定时器阵列TMRA共包括4个8bit Basic Timer（可级联成2个16bit Timer），4个16bit ExtendedTimer。如下图所示：

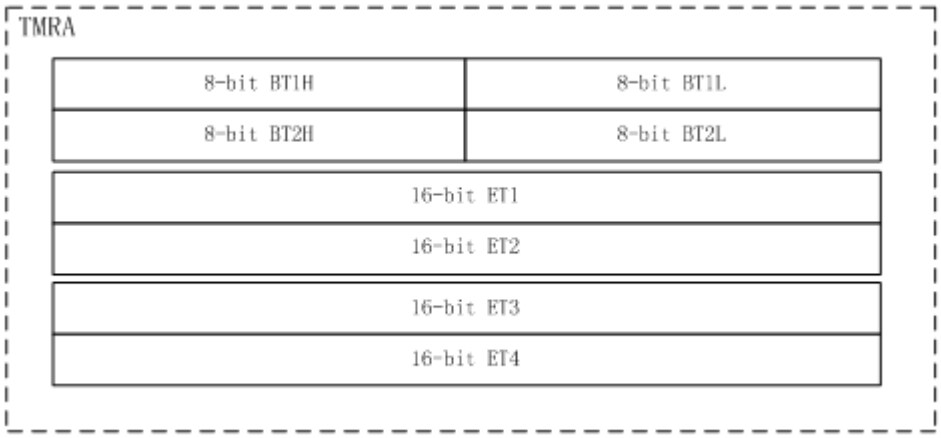


图 22-1 通用定时器组

通用定时器特点：

- 丰富的计数源选择
  - ✓ 在选择内部信号作为定时器的计数源时可选择丰富的计数源信号
- 输入控制
  - ✓ 可选择外部输入信号作为定时器的输入信号
  - ✓ 外部输入信号计数沿可设
  - ✓ 可实现电能表专用的双输入信号相加并实现方向检测
- Basic Timer
  - ✓ 4个8位定时/计数器，时钟源/计数源可分别选择，均支持预置数、重加载、软件加载等功能，可级联成2个16位定时/计数器；
  - ✓ 包含8位初值寄存器和比较寄存器，支持计数、输入捕捉、输出比较和PWM

- ✓ 可配置成支持电能表专用的电量脉冲计数器，计数匹配信号可由输出引脚输出，输出信号可选择电平和脉冲，电平和脉冲的极性可设，脉冲宽度可设置；
- ✓ 捕捉功能仅支持16位捕捉模式，捕捉模式支持多周期捕捉（由预分频器配合）、周期捕捉、脉宽捕捉等，均支持清零和不清零模式，支持单次捕捉；

- Extended Timer
  - ✓ 4个16bit扩展定时器
  - ✓ 每个扩展定时器包含一个16位计数器、一个16位初值寄存器和一个16位比较寄存器，初值寄存器同时作为捕捉寄存器（存放捕捉值）；
  - ✓ 允许在计数过程中改变计数初值，完成动态的定时时间更新；
  - ✓ 捕捉模式下有两种模式，带清零的捕捉模式和不带清零的捕捉模式
  - ✓ 支持PWM
  - ✓ 可级联为32位定时器使用
- 中断系统
  - ✓ 提供丰富的中断源和中断使能信号供MCU控制和查询，提高系统响应的实时性

22.2 Basic Timer 模块

22.2.1 概述

Basic Timer是4个相同的8bit计数器，可级联成2个16bit定时器（BT1和BT2）。每个16bit定时器各带有一个8bit预分频器。

作为8位定时/计数功能时两个8位定时/计数器的时钟源/计数源可分别选择，均支持预置数、重加载、软件加载等功能；计数功能可配置成支持电能表专用的电量脉冲计数器，计数匹配信号可由输出引脚输出，输出信号可选择电平和脉冲，电平和脉冲的极性可设，脉冲宽度可设置。

捕捉功能仅支持16位捕捉模式，捕捉模式支持多周期捕捉、周期捕捉、脉宽捕捉等，均支持带清零和不清零清零模式；支持单次捕捉，即捕捉一次后停止捕捉功能，方便软件处理。

Timer输入信号支持8bit边沿预分频，可对输入信号的上升沿或下降沿进行预分频，以获得更灵活的计数源和捕捉源。

22.2.2 结构框图

BT1的结构框图，其中CNTL和CNTH代表2个8bit计数器：

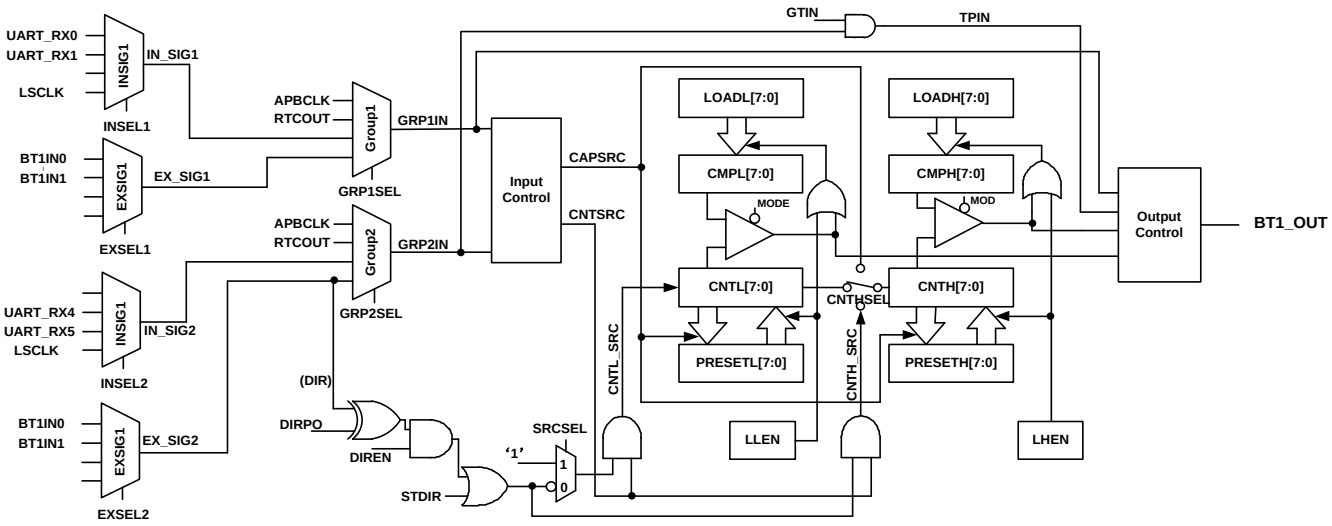


图 22-2BT1 结构图

BT1支持使用外部输入的信号（DIR）来分别控制高低位计数器计数。

BT2的结构框图，与BT1类似，只是输入信号源有所不同：

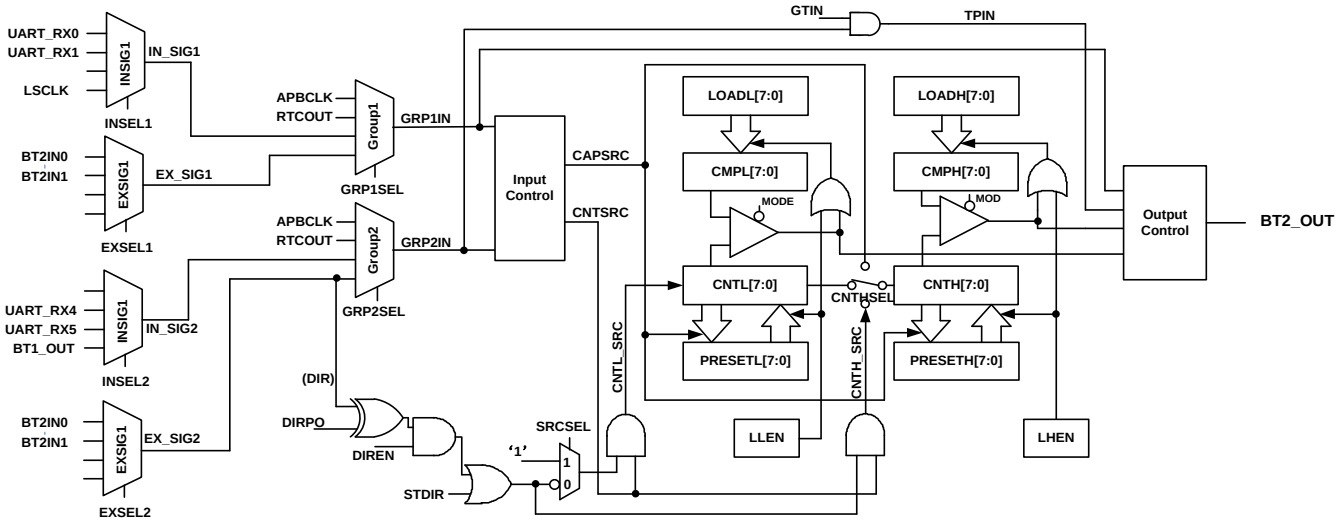


图 22-3BT2 结构图

BT1和BT2的输入控制逻辑示意图如下，可以实现对计数源的预分频，以及计数、捕捉的边沿选择。

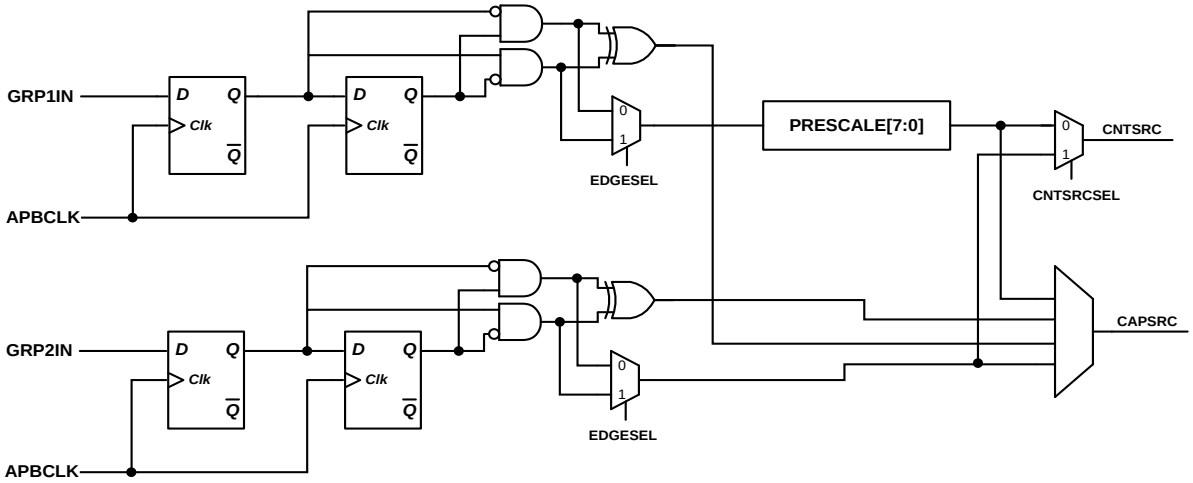


图 22-4BT1/2 输入控制逻辑

BT1和BT2的输出控制逻辑示意图如下，比较值匹配后，可以输出电平或脉冲信号，脉冲信号宽度可以设置，输出极性可配置。

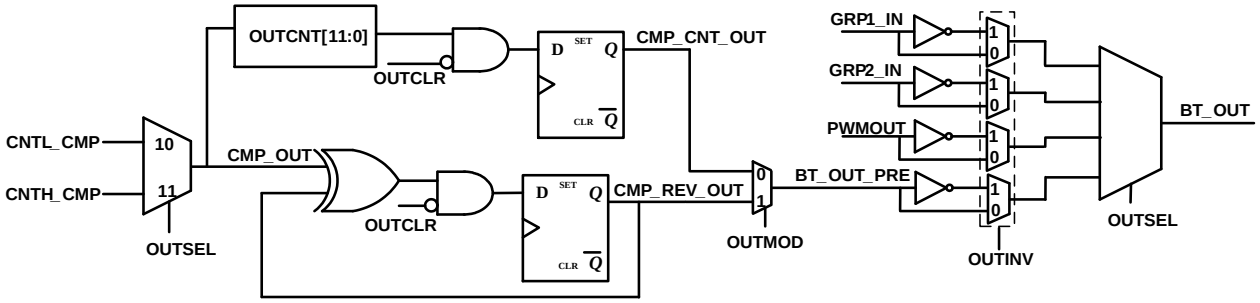


图 22-5BT1/2 输出控制逻辑

22.2.3 工作模式

22.2.3.1 计数模式

- 16bit级联计数模式：

16bit计数值等于16bit比较寄存器时，比较中断状态寄存器只有CMPHIF置起。下图的参考波形中，CHTHSEL=00/11表示级联模式；LOADL和LOADH为比较值加载寄存器；LLEN和LHEN是加载使能寄存器，16位级联计数模式下软件对LHEN写1将使BasicTimer自动加载比较值和计数器预设值，随后自动启动计数；CMPH和CMPL为高低位比较寄存器；CLEN和CHEN是计数器使能信号；CNTL和CNTH是两组8bit计数器；COMPHIF和COMPHIF为高低计数器比较中断标志位；OVHIF和OVLIF为高低计数器溢出标志位。

当16bit级联计数器的计数值等于比较寄存器{CMPH,CMPL}时，CMPHIF中断标志置位，同时计数器自动归零，重新开始计数。

在计数器启动后，软件可以通过改写LOADL和LOADH寄存器动态调整下一个计数周期使用的比较值；当计数值匹配比较值，并重启计数器时，Basic Timer也会同时重新从LOAD寄存器加载比较值，这样下一个计数周期的长度也就相应的改变了。

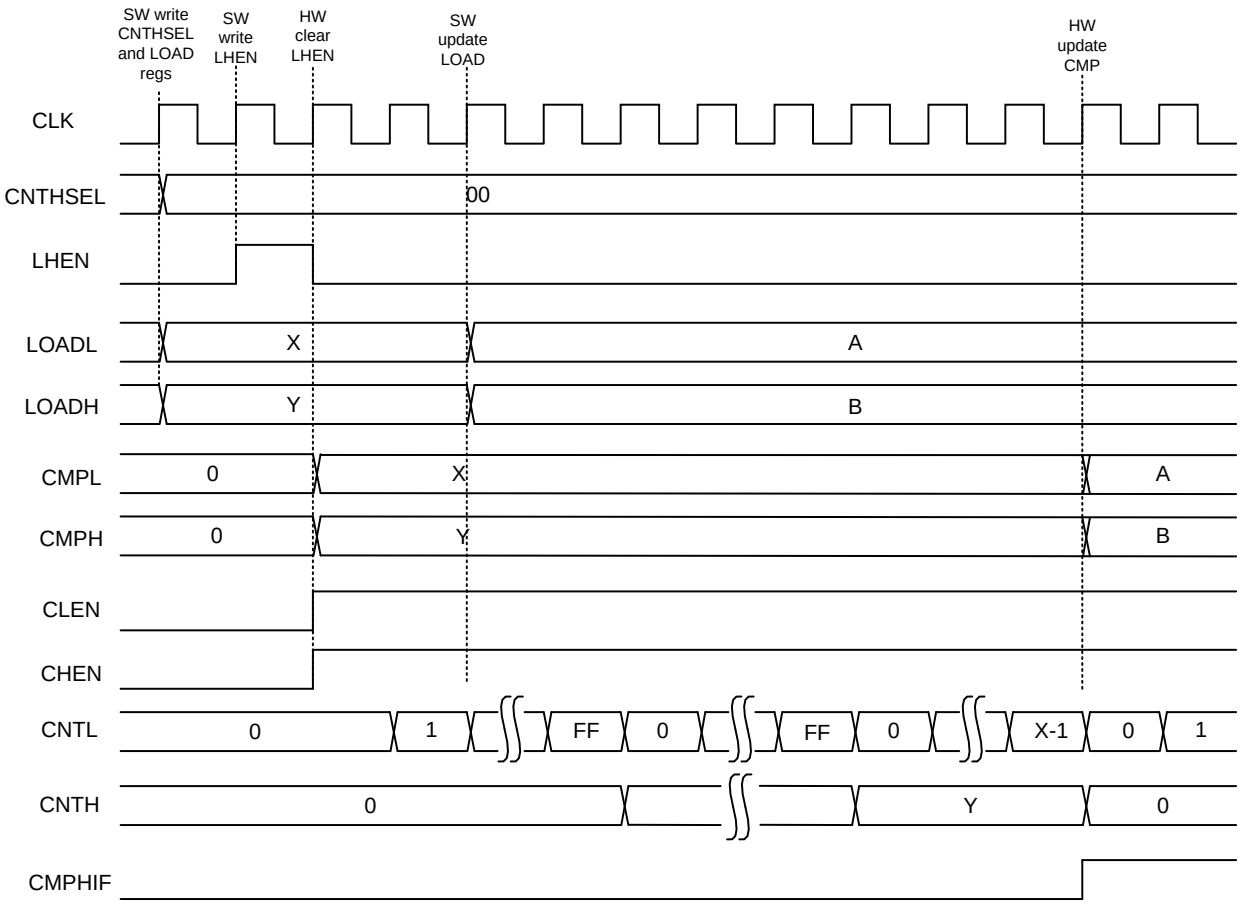


图 22-6BT 16bit 级联计数

- 8bit独立计数模式

8bit独立计数模式下，每个8bit计数器独立工作，波形示意图如下。

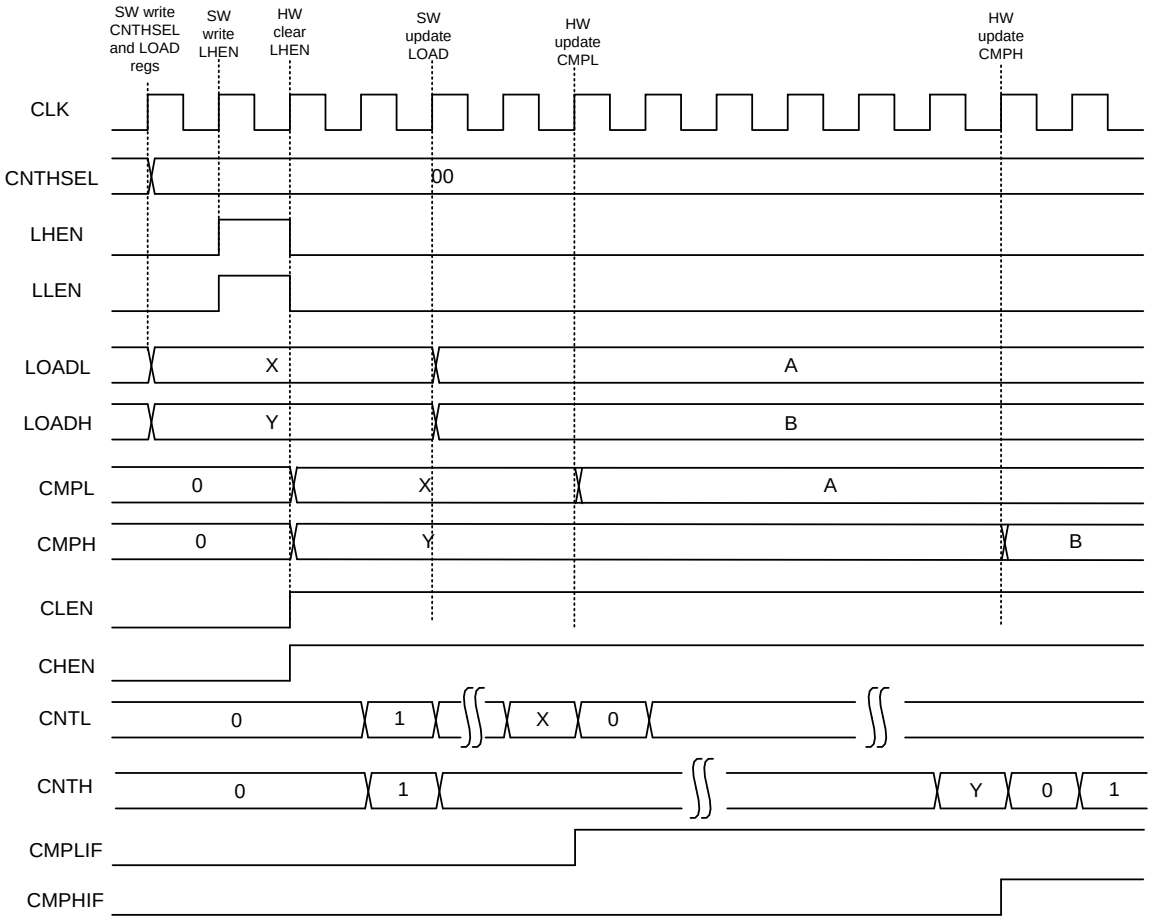


图 22-7BT 8bit 独立计数

22.2.3.2 捕捉模式

捕捉模式只能工作在16bit级联模式下，从0开始计数。当选择上升沿捕捉周期模式时，电路在检测到捕捉源CAPSRC的有效沿时把计数器CNTL和CNTH的值捕捉到寄存器PRESETL和PRESETH中，并置位中断标志位CAPIF。

下图以捕捉CAPSRC信号上升沿为例。

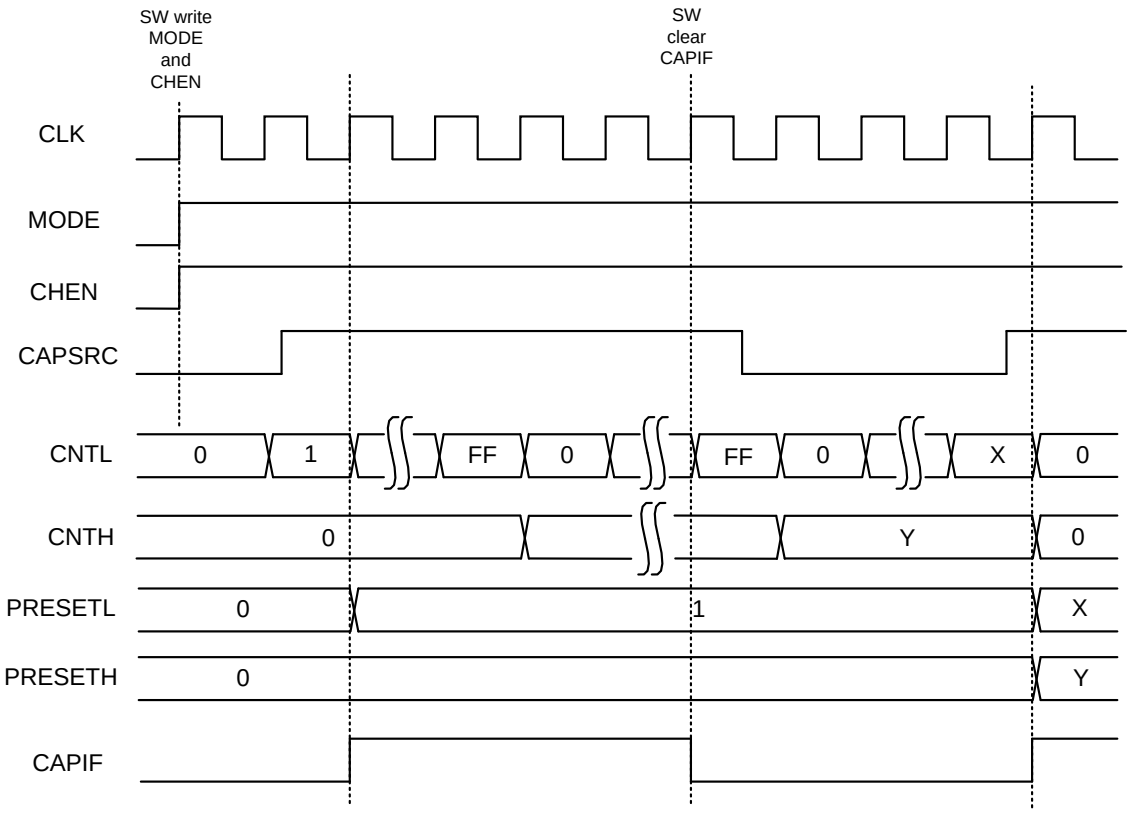


图 22-8BT 捕捉模式

捕捉模式支持清零捕捉和单次捕捉

- 清零捕捉

不论在脉冲宽度还是周期捕捉情况下，捕捉到第一个沿后将计数器清零产生中断，捕捉到第二个沿后把计数值锁存到高低位预置数寄存器，同时清零计数器。

- 单次捕捉

单次捕捉是指捕捉到一个有效的脉冲宽度（宽度捕捉）或者一个有效的周期（周期捕捉）后停止计数。以带清零捕捉模式下周期捕捉为例见下图：CAPSRC为捕捉源信号；PRESETL和PRESETH为预置数寄存器；CLEN和CHEN为计数器使能信号；CNTL和CNTH为计数器；CAPIF为捕捉中断标志位。

22.2.3.3 8bit PWM 模式

PWM模式开启时，使用CNTL计数，加载控制寄存器中LLEN不能配置为1。PWM启动后CNTL首先从PRESETL值开始计数，并连续与LOADL寄存器比较，当CNTL<LOADL时，输出波形为低，当匹配发生时（CNTL=LOADL），输出波形为高电平，并保持直到CNTL计数值等于0xFF，随后计数器自动重载为PRESETL值，并将输出波形恢复为低电平。

示意图如下：

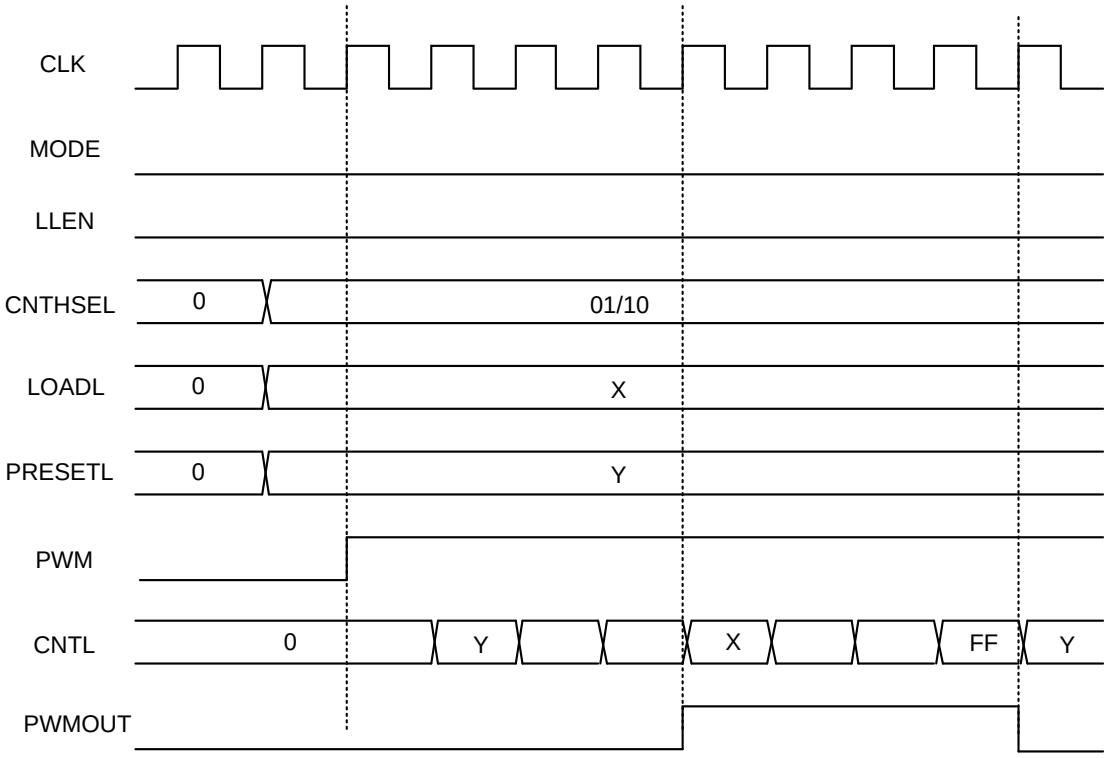


图 22-98bit PWM

22.2.3.4 脉冲输出模式

当设置了BT_OUT输出脉冲宽度寄存器后，模块可以输出相应的脉冲宽度。当计数器匹配到来后的第一个LSCLK时钟上升沿开始触发脉冲输出，计数时钟为32768Hz。输出脉冲宽度=([OUTCNTH,OUTCNTL]+1)/32768秒。以高8BIT计数器匹配为例，设[OUTCNTH,OUTCNTL]=1，波形如下：LOADH为高位加载寄存器；LHEN是高位加载使能寄存器，用来把高位加载寄存器的值加载进高位比较寄存器里；CMPH为高位比较寄存器；CHEN高位是计数器使能信号；CNTH是高位计数器；LSCLK是32768HZ时钟信号；CMP_CNT是以32768HZ为计数周期的脉冲宽度内部计

数器，当它计数到等于[OUTCNTH,OUTCNTL]的值时回到0；BT_OUT为输出脉冲信号。

当XTLF停振时，脉冲输出将基于RCLP时钟。

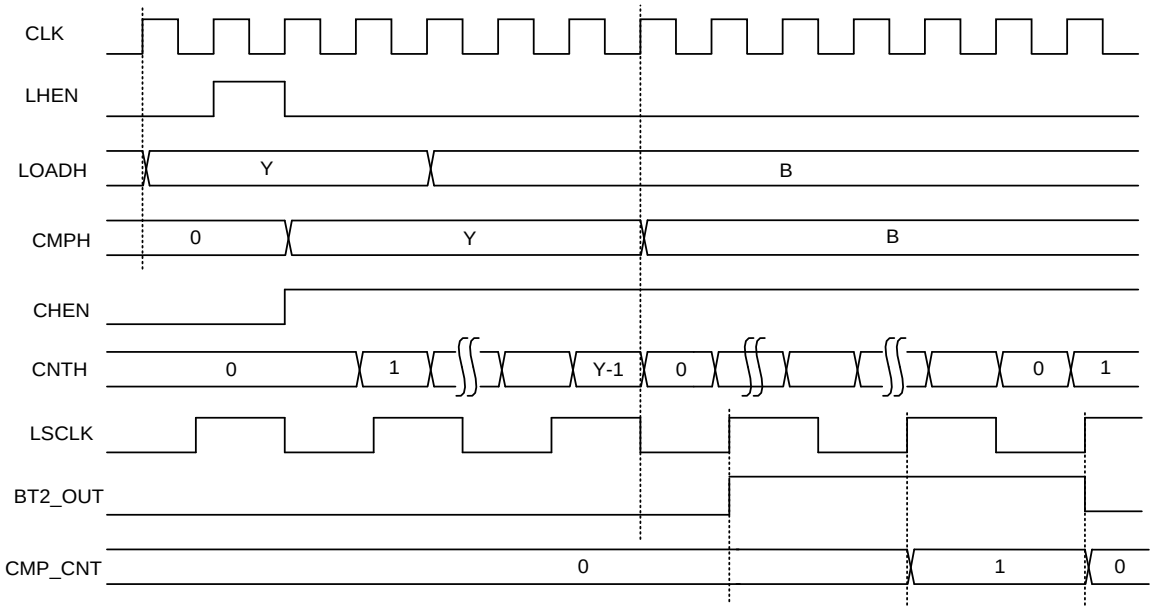


图 22-10 输出脉冲

22.2.3.5 Toggle 输出模式

当设置了输出BT_OUT控制寄存器的OUTMOD位为1后，当比较匹配后模块可以输出与之前相反的电平（Toggle）。以高8位的计数器为例，示意波形如下图。

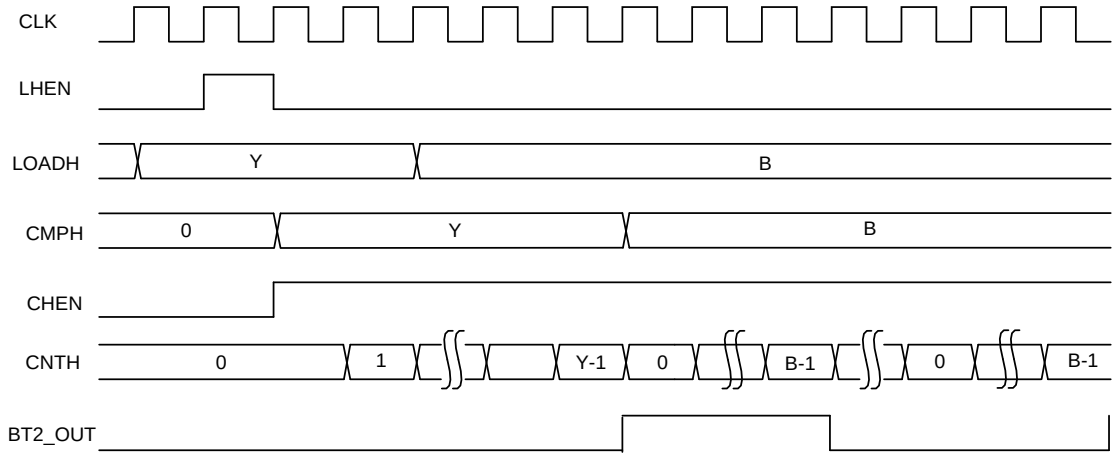


图 22-11 输出翻转

22.2.4 功能说明

22.2.4.1 计数源预分频功能

通过写计数源预分频寄存器，分频数=（X+1），即0x00表示1分频，0xFF表示256分频。预分频后的信号为单周期脉冲同步计数使能信号。假设X=2，计数源预分频示意图如下：PRESCALE为分频寄存器；CNTSRC为分频后的计数脉冲；CNTL为计数器；这里假设BT1对GRP1IN输入信号进行计数。

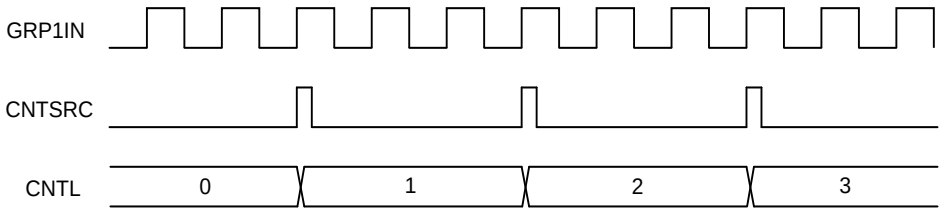


图 22-12 计数源预分频

22.2.4.2 计数器加载功能

预置数功能（PRESET）：加载控制寄存器（LHEN/LLEN）有效时将预置数寄存器（PRESET）的值加载到计数器中作为初值。

比较寄存器（CMP）：存放计数目标值，计数模式下有效；当计数器当前值与比较寄存器匹配、或加载控制有效时，硬件自动将LOAD寄存器的值加载到比较寄存器中。

22.2.5 寄存器

模块起始地址：0x4001_3000

offset 地址	名称	符号
BT1 寄存器（模块起始地址 0x40013000）		
0x00	Basic Timer1 控制寄存器 1 (Basic Timer 1 Control Register 1)	BT1_CR1
0x04	Basic Timer1 控制寄存器 2 (Basic Timer 1 Control Register 2)	BT1_CR2
0x08	Basic Timer1 配置寄存器 1 (Basic Timer 1 Config Register 1)	BT1_CFGR1
0x0C	Basic Timer1 配置寄存器 2 (Basic Timer 1 Config Register 2)	BT1_CFGR2
0x10	Basic Timer1 预分频寄存器 (Basic Timer 1 Prescaler Register)	BT1_PRES
0x14	Basic Timer1 加载控制寄存器 (Basic Timer 1 Load Control Register)	BT1_LOADCR
0x18	Basic Timer1 低位计数器寄存器 (Basic Timer 1 Counter Low)	BT1_CNTL
0x1C	Basic Timer1 高位计数器寄存器 (Basic Timer 1 Counter High)	BT1_CNTH
0x20	Basic Timer1 预置数寄存器 (Basic Timer 1 Preset Register)	BT1_PRESET
0x24	Basic Timer1 低位加载寄存器 (Basic Timer 1 Load Register Low)	BT1_LOADL
0x28	Basic Timer1 高位加载寄存器 (Basic Timer 1 Load Register High)	BT1_LOADH
0x2C	Basic Timer1 低位比较寄存器 (Basic Timer 1 Compare Register Low)	BT1_CMPL
0x30	Basic Timer1 高位比较寄存器 (Basic Timer 1 Compare Register High)	BT1_CMPH
0x34	Basic Timer1 输出脉冲宽度寄存器 (Basic Timer 1 Output Counter)	BT1_OUTCNT
0x38	Basic Timer1 输出控制寄存器 (Basic Timer 1 Output Control Register)	BT1_OCR
0x3C	Basic Timer1 中断使能寄存器 (Basic Timer 1 Interrupt Enable Register)	BT1_IER
0x40	Basic Timer1 中断标志寄存器 (Basic Timer 1 Interrupt Status Register)	BT1_ISR
BT2 寄存器（模块起始地址 0x40013044）		
0x00	Basic Timer2 控制寄存器 1 (Basic Timer2 Control Register 1)	BT2_CR1
0x04	Basic Timer2 控制寄存器 2 (Basic Timer2 Control Register 2)	BT2_CR2
0x08	Basic Timer2 配置寄存器 1 (Basic Timer2 Config Register 1)	BT2_CFGR1
0x0C	Basic Timer2 配置寄存器 2 (Basic Timer2 Config Register 2)	BT2_CFGR2
0x10	Basic Timer2 预分频寄存器	BT2_PRES

offset 地址	名称	符号
	(Basic Timer2 Prescaler Register)	
0x14	Basic Timer2 加载控制寄存器 (Basic Timer2 Load Control Register)	BT2_LOADCR
0x18	Basic Timer2 低位计数器寄存器 (Basic Timer2 Counter Low)	BT2_CNTL
0x1C	Basic Timer2 高位计数器寄存器 (Basic Timer2 Counter High)	BT2_CNTH
0x20	Basic Timer2 预置数寄存器 (Basic Timer2Preset Register)	BT2_PRESET
0x24	Basic Timer2 低位加载寄存器 (Basic Timer2Load Register Low)	BT2_LOADL
0x28	Basic Timer2 高位加载寄存器 (Basic Timer2Load Register High)	BT2_LOADH
0x2C	Basic Timer2 低位比较寄存器 (Basic Timer2Compare Register Low)	BT2_CMPL
0x30	Basic Timer2 高位比较寄存器 (Basic Timer2Compare Register High)	BT2_CMPH
0x34	Basic Timer2 输出脉冲宽度寄存器 (Basic Timer2Output Counter)	BT2_OUTCNT
0x38	Basic Timer2 输出控制寄存器 (Basic Timer2Output Control Register)	BT2_OCR
0x3C	Basic Timer2 中断使能寄存器 (Basic Timer2Interrupt Enable Register)	BT2_IER
0x40	Basic Timer2 中断标志寄存器 (Basic Timer2Interrupt Status Register)	BT2_ISR

22.2.5.1 BasicTimer x 控制寄存器 1 (BTx_CR1)

*两个 8bit 定时器 BT1H 和 BT1L 组合成 BT1；两个 8bit 定时器 BT2H 和 BT2L 组合成 BT2

名称	BTx_CR1 (x=1,2)							
offset	0x00/0x44							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHEN	CLEN	MODE	EDGESEL	CAPMOD	CAPCLR	CAPONCE	PWM
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

Bit	助记符	功能描述
31:8	-	RFU，未实现，读为 0

Bit	助记符	功能描述
7	CHEN	高 8 位计数器（BT1H 或 BT2H）启动控制 (Counter-Highend enable) 1：启动高 8bit 计数器，在计数器模式下启动时将预置数值和加载值分别加载至计数器和比较寄存器；捕捉模式下启动时计数器由零开始自由计数，计数到 0xFFFF 后产生溢出信号然后由零开始重新计数，捕捉功能只工作在 16 位模式；在 16 位的定时/计数和捕捉模式下 CHEN 作为 16 位计数器的启动控制，CLEN 自动失效 0：停止高 8bit 计数器
6	CLEN	低 8 位计数器（BT1L 或 BT2L）启动控制 (Counter-Lowend enable) 1：启动低 8bit 计数器，在计数器模式下启动时将预置数值和加载值分别加载至计数器和比较寄存器；捕捉模式下启动时计数器由零开始自由计数，计数到 0xFFFF 后产生溢出信号然后由零开始重新计数，捕捉功能只工作在 16 位模式；在 16 位的定时/计数和捕捉模式下 CHEN 作为计数器的启动控制，CLEN 自动失效 0：停止低 8bit 计数器计数
5	MODE	工作模式选择 (work mode) 1：16 位捕捉模式 0：8 位定时/计数模式，若高位计数器计数源选择为低位计数器的溢出信号，则可实现 16 位定时/计数模式
4	EDGESEL	计数模式下的计数沿和周期捕捉时的捕捉沿选择位 (edge select) 1：计数模式采样计数源下降沿，周期捕捉模式时下沿捕捉 0：计数模式采样计数源上升沿，周期捕捉模式时上沿捕捉 注：不支持系统时钟的下降沿计数，捕捉源和计数源为系统时钟时选择下降沿将不会有效计数。
3	CAPMOD	捕捉模式控制（只在捕捉模式下有效）(capture mode) 1：脉冲宽度捕捉 0：脉冲周期捕捉
2	CAPCLR	带清零捕捉模式控制 (capture clear) 1：不论在脉冲宽度还是周期捕捉情况下，捕捉到第一个沿后将计数器清零产生中断，捕捉到第二个沿后锁存（锁存到高低位预置数寄存器）计数值并同时清零计数器 0：捕捉不清零，计数器一直自由计数
1	CAPONCE	单次捕捉控制 (capture once) 1：单次捕捉有效，在捕捉到一次脉冲宽度或脉冲周期后计数器停止，若需要再次捕捉需重新启动 0：连续捕捉
0	PWM	PWM 模式输出 (pulse width modulation) 1：PWM 输出使能 0：PWM 输出不使能

22.2.5.2 BasicTimer x 控制寄存器 2 (BTx_CR2)

名称	BTx_CR2 (x=1,2)							
offset	0x04/0x48							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							

位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SIG2SEL	SIG1SEL	CNTHSEL	CNTHSEL	DIREN	STDIR	SRCSEL	DIRPO
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

Bit	助记符	功能描述
31:8	-	RFU，未实现，读为 0
7	SIG2SEL	计数器内部计数源信号选择 (signal group2 select) 1：内部计数源信号选择 Group2 0：内部计数源信号选择 Group1
6	SIG1SEL	计数器内部捕捉源信号选择 (signal group1 select) 1：内部捕捉源信号选择 Group1 0：内部捕捉源信号选择 Group2
5:4	CNTHSEL	高 8 位计数器计数源选择 (Counter Highend source select) 00/11：选择 ET1 的低位计数器的溢出信号，与低位计数器组成 16 位计数器 01：选择内部捕捉源信号 10：选择内部计数源信号或外部 DIR 输入组合信号
3	DIREN	外部输入 DIR 控制使能。通常电量脉冲输出时同时会输出一个由高低电平指示正反向的方向信号 DIR。电路将通过 DIR 信号电平的高低，分别控制高位计数器和低位计数器计数使能，以实现针对正向、反向脉冲的各种计数功能 (direction bit enable) 1：外部输入的 DIR 信号有效，此时高低位计数器是否计数可由外部输入的 DIR 信号控制。 0：外部输入的 DIR 信号无效，此时高低位计数器是否计数将由内部控制信号控制。
2	STDIR	内部 DIR 控制信号，当 DIREN 为 0，即外部输入 DIR 控制无效时，可由该信号代替 DIR 输入，直接控制内部计数器的计数。当需要外部 DIR 输入，即 DIREN 为 1 时，该位应设置为 0 (set direction) 1：内部 DIR 信号为高电平，则高 8 位计数器计数
1	SRCSEL	低位计数器计数使能控制选择信号 (source select) 1 低位计数器计数使能端选则常使能。此时低位计数器计数不受 DIR 控制，可将正反向所有脉冲一并计数 0：低位计数器计数使能端选则由寄存器 STDIR 或外部 EX_SIG2 输入控制。
0	DIRPO	输入信号 2 极性选择 (direction polarity) 1：对外部输入 DIR 信号 EX_SIG2 反向 0：对外部输入 DIR 信号 EX_SIG2 不反向

外部DIR信号（EX_SIG2）、内部控制寄存器与计数器计数的关系如下表：

DIR（EX_SIG2）	DIRPO	DIREN	STDIR	SRCSEL	CNTL	CNTH
X	X	0	0	1	√	x
X	X	0	1	1	√	√
0	0	1	0	1	√	x
1	0	1	0	1	√	√
0	1	1	0	1	√	√
1	1	1	0	1	√	x
X	X	0	0	0	√	x
X	X	0	1	0	x	√
0	0	1	0	0	√	x
1	0	1	0	0	x	√
0	1	1	0	0	x	√
1	1	1	0	0	√	x

22.2.5.3 BasicTimer x 配置寄存器 1 (BTx_CFGR1)

名称	BTx_CFGR1 (x=1,2)							
offset	0x08/0x4C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		-		GRP2SEL		GRP1SEL	
位权限	U-0		U-0		R/W-00		R/W-00	

Bit	助记符	功能描述
31:8	-	RFU，未实现，读为 0
7:6	-	RFU，未实现，读为 0
5:4	-	RFU，未实现，读为 0
3:2	GRP2SEL	Group2 信号选择控制 (Group2 source select) 00 = APBCLK 01 = RTCOUT(见 RTCB_TMFEL) 10 = IN_SIG2，内部输入信号 2 11 = EX_SIG2，外部输入信号 2 注：不支持 APBCLK 的下降沿捕捉和计数，捕捉源和计数源为 APBCLK 时选择下降沿将不会有效捕捉和计数。
1:0	GRP1SEL	Group1 信号选择控制（可作为捕捉模式下采样时钟选择，同时可作为信号捕捉源）(Group1 source select) 00 = APBCLK

Bit	助记符	功能描述
		01 = RTCOUT(见 RTCB_TMFEL) 10 = IN_SIG1，内部输入信号 1 11 = EX_SIG1，外部输入信号 1 注：不支持 APBCLK 的下降沿捕捉和计数，捕捉源和计数源为 APBCLK 时选择下降沿将不会有效捕捉和计数。

22.2.5.4 BasicTimer x 配置寄存器 2 (BTx_CFGR2)

名称	BTx_CFGR2 (x=1,2)							
offset	0x0C/0x50							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXSEL2		EXSEL1		INSEL2		INSEL1	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

Bit	助记符	功能描述
31:8	-	RFU，未实现，读为 0
7:6	EXSEL2	外部输入信号选择控制 2 (external source select2) 00 = BT1_IN0/BT2_IN0 01 = BT1_IN1/BT2_IN1 10 RFU 11 RFU
5:4	EXSEL1	外部输入信号选择控制 1 (external source select1) 00 = BT1_IN0/BT2_IN0 01 = BT1_IN1/BT2_IN1 10 RFU 11 RFU
3:2	INSEL2	内部输入信号选择控制 2 (internal source select 2) 00 RFU 01 = UART_RX4/UART_RX4 10 = UART_RX5/UART_RX5 11 = LSCLK/BT1_OUT
1:0	INSEL1	内部输入信号选择控制 1 (internal source select 1) 00 = UART_RX0/UART_RX0 01 = UART_RX1/UART_RX1 10 RFU 11 = LSCLK/LSCLK

22.2.5.5 BasicTimer x 预分频寄存器 (BTx_PRES)

名称	BTx_PRES (x=1,2)							
offset	0x10/0x54							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PRESCALE							
位权限	R/W-00000000							

位号	位名	说明
31:8	-	RFU，未实现，读为 0
7:0	PRESCALE	输入 Group1 的预分频寄存器 (Group1 input signal prescaler) 分频数=（X+1），即 00 表示 1 分频，FF 表示 256 分频。预分频后的信号都为单周期脉冲的形式，占空比 1:X

22.2.5.6 BasicTimer x 加载控制寄存器 (BTx_LOADCR)

名称	BTx_LOADCR							
offset	0x14/0x58							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-			LHEN	-			LLEN
位权限	U-0			R/W-0	U-0			R/W-0

位号	位名	说明
31:5	-	RFU，未实现，读为 0

位号	位名	说明
4	LHEN	高位加载控制 (Counter highend load enable) 写 1 将预置数寄存器 ET1PRESETH 和加载寄存器 ET1LOADH 分别加载到计数值寄存器 ET1CNTH 和比较寄存器 ET1CMPH，写 0 无效，该位硬件自动清 0。在 16 位的定时/计数下 LHEN 作为计数器的加载控制，LLEN 自动失效
3:1	-	RFU，未实现，读为 0
0	LLEN	低位加载控制 (Counter lowend load enable) 写 1 将预置数寄存器 PRESETL 和加载寄存器 LOADL 分别加载到计数值寄存器 ET1CNTL 和比较寄存器 ET1CMPL，写 0 无效，该位硬件自动清 0。在 16 位的定时/计数下 LHEN 作为计数器的加载控制，LLEN 自动失效

22.2.5.7 BasicTimer x 低位计数器寄存器 (BTx_CNTL)

名称	BTx_CNTL (x=1,2)							
offset	0x18/0x5C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNTL							
位权限	R-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	CNTL	计数器低位计数值寄存器 (counter lowend) LLEN 有效时加载预置数到该寄存器。

22.2.5.8 BasicTimer x 高位计数器寄存器 (BTx_CNTH)

名称	BTx_CNTH (x=1,2)							
offset	0x1C/0x60							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							

位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNTH							
位权限	R-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	CNTH	计数器高位计数值寄存器 (counter highend) LHEN 有效时加载预置数到该寄存器。

22.2.5.9 BasicTimer x 预置数寄存器 (BTx_PRESET)

名称	BTx_PRESET (x=1,2)							
offset	0x20/0x64							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PRESETH							
位权限	R/W-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PRESETL							
位权限	R/W-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
15:8	PRESETH	计数器高位预置数寄存器 (preset highend) 用于保存高位计数器初值，或保存捕捉结果高 8bit
7:0	PRESETL	计数器低位预置数寄存器 (preset lowend) 用于保存低位计数器初值，或保存捕捉结果低 8bit

22.2.5.10 BasicTimer x 低位加载寄存器 (BTx_LOADL)

名称	BTx_LOADL (x=1,2)							
offset	0x24/0x68							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							

位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LOADL							
位权限	R/W-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	LOADL	计数器低位加载寄存器 (load lowend counter) 在计数匹配或执行加载命令时将加载寄存器的值加载至比较工作寄存器。

22.2.5.11 BasicTimer x 高位加载寄存器 (BTx_LOADH)

名称	BTx_LOADH (x=1,2)							
offset	0x28/0x6C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LOADH							
位权限	R/W-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	LOADH	计数器高位加载寄存器 (load highend counter) 在计数匹配或执行加载命令时将加载寄存器的值加载至比较工作寄存器。当工作在 8 位定时/计数器模式时，该高位加载寄存器不支持加载值为 0x00 的设置。

22.2.5.12 BasicTimer x 低位比较寄存器 (BTx_CMPL)

名称	BTx_CMPL (x=1,2)							
offset	0x2C/0x70							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CMPL							
位权限	R-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	CMPL	计数器低位比较寄存器 (compare lowend) 加载寄存器的值加载后将写入该寄存器，该寄存器与计数器比较，若计数值大于等于该寄存器的值，则产生计数匹配信号至输出控制模块，并产生相应中断。

22.2.5.13 BasicTimer x 高位比较寄存器 (BTx_CMPH)

名称	**BTx_CMPH (x=1,2)**							
offset	0x30/0x74							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CMPH							
位权限	R-00000000							

位号	位名	说明
31:8	--	**未实现：读为 0**
7:0	CMPH	计数器高位比较寄存器 (compare highend) 加载寄存器的值加载后将写入该寄存器，该寄存器与计数器比较，若计数值大于等于该寄存器的值，则产生计数匹配信号至输出控制模块，并产生相应中断。

22.2.5.14 BasicTimer x 输出脉冲宽度寄存器 (BTx_OUTCNT)

名称	BTx_OUTCNT (x=1,2)							
offset	0x34/0x78							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				OUTCNT[11:8]			
位权限	U-0				R/W-0000			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	OUTCNT[7:0]							
位权限	R/W-00000000							

位号	位名	说明
31:12	--	**未实现：读为 0**
11:0	OUTCNT	计数器输出脉冲宽度计数器 (output pulse width counter) 该寄存器用于调整输出脉冲宽度。计数时钟为 32768Hz，对应的输出脉冲宽度范围为 30.5uS~125mS。输出脉冲宽度=(OUTCNT+1)/32768 秒

22.2.5.15 BasicTimer x 输出控制寄存器 (BTx_OCR)

名称	BTx_OCR (x=1,2)							
offset	0x38/0x7C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		OUTCLR	OUTINV	OUTMOD	OUTSEL		
位权限	U-0		R/W-0	R/W-0	R/W-0	R/W-000		

位号	位名	说明
31:6	---	未实现：读为 0

位号	位名	说明
5	OUTCLR	输出清零，该位硬件自动清0，清0后输出由原信号驱动 (output clear) 1 = 输出清零，若设置了输出反向则清零后输出为高电平，反之为低电平（只适用于 OUTMOD 输出模式=1 输出之前反向电平的情况，OUTMOD 输出模式=0 输出脉冲模式无效） 0 = 写入无效
4	OUTINV	输出电平反向选择 (output inverted) 1 = 输出电平取反（CHEN/CLEN 有效后，ETOUT 信号输出本信号在 CHEN/CLEN 有效之前的状态） 0 = 输出电平不取反（CHEN/CLEN 有效后，ETOUT 信号输出本信号在 CHEN/CLEN 有效之前状态的反态）
3	OUTMOD	输出模式选择 (output mode) 1 = 输出之前的反向电平 0 = 输出脉冲，脉冲宽度可调
2:0	OUTSEL[2:0]	输出信号选择 (output select) 000 = 输出高位计数器的比较信号，只在计数模式有效。 001 = 输出低位计数器的比较信号，只在计数模式有效。 010 = 直接输出 Group1 的输入信号，计数模式、捕捉模式有效。 011 = 直接输出Group2的输入信号，计数模式、捕捉模式有效。 其他 = PWM输出 注：输出信号不能配置为APBCLK的同频信号，实际得到的结果为正向输出高电平，反向输出低电平

22.2.5.16 BasicTimer x 中断使能寄存器 (BTx_IER)

名称	BTx_IER							
offset	0x3C/0x80							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-			CMPHIE	CMPLIE	OVHIE	OVLIE	CAPIE
位权限	U-0			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:5	---	**未实现：读为 0**
4	CMPHIE	扩展定时器高位比较发生信号 (compare highend interrupt enable) 1 = 中断使能 0 = 中断禁止

位号	位名	说明
3	CMPLIE	扩展定时器低位比较发生信号 (compare lowend interrupt enable) 1 = 中断使能 0 = 中断禁止
2	OVHIE	定时器高位溢出信号 (highend overflow interrupt enable) 1 = 中断使能 0 = 中断禁止
1	OVLIE	定时器低位溢出信号 (lowend overflow interrupt enable) 1 = 中断使能 0 = 中断禁止
0	CAPIE	定时器捕捉产生信号 (capture interrupt enable) 1 = 中断使能 0 = 中断禁止

22.2.5.17 BasicTimer x 中断标志寄存器 (BTx_ISR)

名称	BTx_ISR							
offset	0x40/0x84							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		EDGE	CMPHIF	CMPLIF	OVHIF	OVLIF	CAPIF
位权限	U-0		R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:6	---	**未实现：读为 0**
5	EDGESTA	捕捉沿状态 (edge status) 1 = 脉冲宽度捕捉模式时表示捕捉到下沿 0 = 脉冲宽度捕捉模式时表示捕捉到上沿
4	CMPHIF	定时器高位比较发生信号 (compare highend interrupt flag) 1 = 当前计数器的值大于等于比较寄存器的值，该信号将重新加载新的加载寄存器的值到工作寄存器。 0 = 当前计数器的值小于比较寄存器的值
3	CMPLIF	定时器低位比较发生信号 (compare lowend interrupt flag) 1 = 当前计数器的值大于等于比较寄存器的值，该信号将重新加载新的加载寄存器的值到工作寄存器。 0 = 当前计数器的值小于比较寄存器的值
2	OVHIF	定时器高位溢出信号 (highend overflow interrupt flag) 1 = 产生计数溢出 0 = 未产生溢出

位号	位名	说明
1	OVLIF	定时器低位溢出信号 (lowend overflow interrupt flag) 1 = 产生计数溢出 0 = 未产生溢出
0	CAPIF	定时器捕捉产生信号 (capture interrupt flag) 1 = 捕捉到指定的沿 0 = 未捕捉到指定的沿

22.3 Extended Timer 模块

22.3.1 概述

扩展定时器支持以下功能

- 4个独立的16bit定时器
- Auto-reload定时
- 外部事件计数
- 输入边沿捕捉（事件触发、自由计数）
- 脉冲宽度或周期捕捉（PWC模式）
- 脉冲宽度调制（PWM模式）
- 32bit级联模式

4个扩展定时器结构相同，仅是计数源和捕捉源信号不同而已；每个扩展定时器包含一个计数器和一个初值寄存器，初值寄存器同时作为捕捉寄存器使用。扩展定时器使能后自动将初值寄存器的值加载至计数器，然后计数器以这个初值开始计数，计数至溢出后产生溢出信号，同时将初值寄存器的值重新加载至计数器。扩展定时器允许在计数过程中改变计数初值，完成动态的定时时间更新；

支持2种边沿捕捉模式：

- ✓ 事件触发捕捉：使能后计数器保持0，捕捉到第一个有效沿之后定时器才开始计数；
- ✓ 自由计数捕捉：定时器使能后立即由0开始计数，在有效捕捉信号沿到来时锁存当前计数值，同时产生捕捉中断，在下一有效捕捉沿到来时再次锁存当前计数值并产生捕捉中断，在计数溢出后产生溢出中断。

PWC模式与事件触发捕捉类似，只不过在第一个有效沿到来后开始计数，第二个有效沿到来后停止计数，两个有效沿可以独立配置上升或下降，即可以实现正脉冲宽度捕捉、负脉冲宽度捕捉、正沿周期捕捉、负沿周期捕捉。

每个扩展定时器支持多个外部引脚输入，和一个外部引脚输出。

22.3.2 结构框图

ET1结构框图如下：

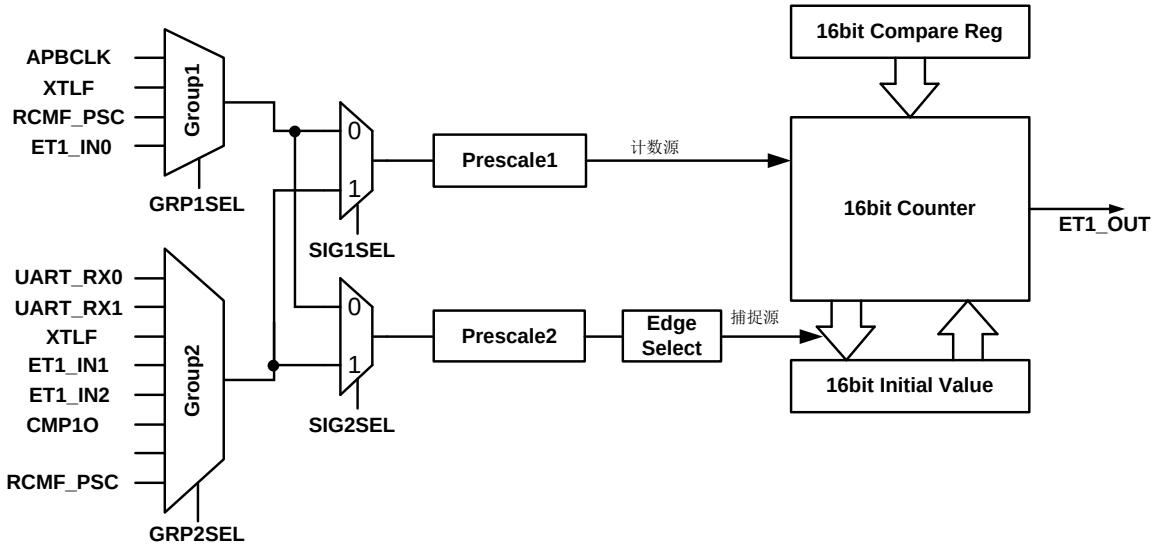


图 22-13 ET1 结构框图

ET2/3/4结构与ET1相同，只是输入信号源不一样。参见输入源选择寄存器定义。

级联模式下，32bit定时器的输入为ET1和ET3的输入，以ET1+ET2级联为例，结构框图如下：

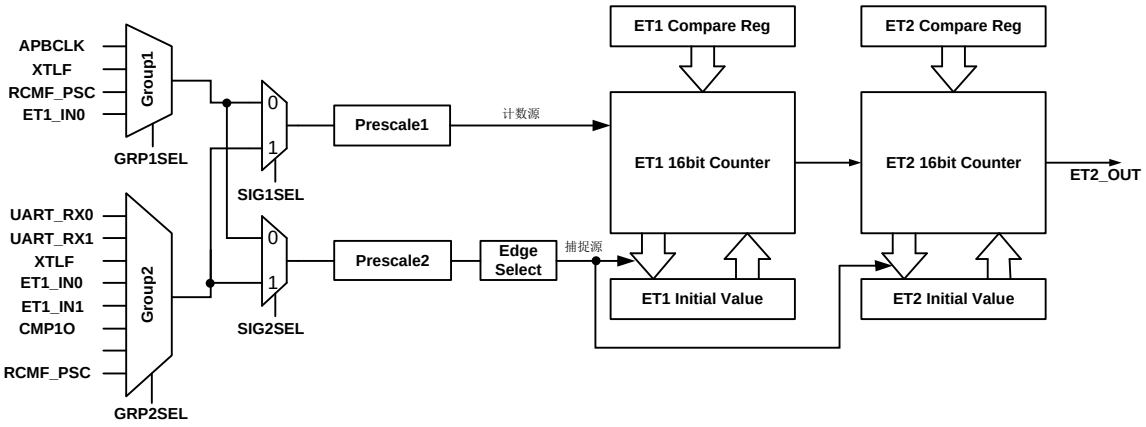


图 22-14 32bit 级联结构框图

级联后的ET1+ET2，仅产生ET2中断标志和ET2输出。

级联后的ET3+ET4，仅产生ET4中断标志和ET4输出。

22.3.3 输入信号

每个扩展定时器的输入分为两组，Group1为计数器计数源选择，Group2为捕捉源选择。根据寄存器设置，Group1和Group2可以互换。

输入信号包括APB总线时钟、XTLF、RCLP、外部GPIO输入、UART接收数据、比较器输出信号、LPTIM输出信号。

每个扩展定时器的计数源和捕捉源具体定义参见寄存器说明。

22.3.4 外部引脚输入数字滤波

ETx的外部引脚输入可以选择是否使能数字滤波。使能数字滤波的情况下，APBCLK连续3次采样相同才认为是输入变化有效；不使能数字滤波时，扩展定时器直接对管脚输入进行采样。

数字滤波示意图如下：

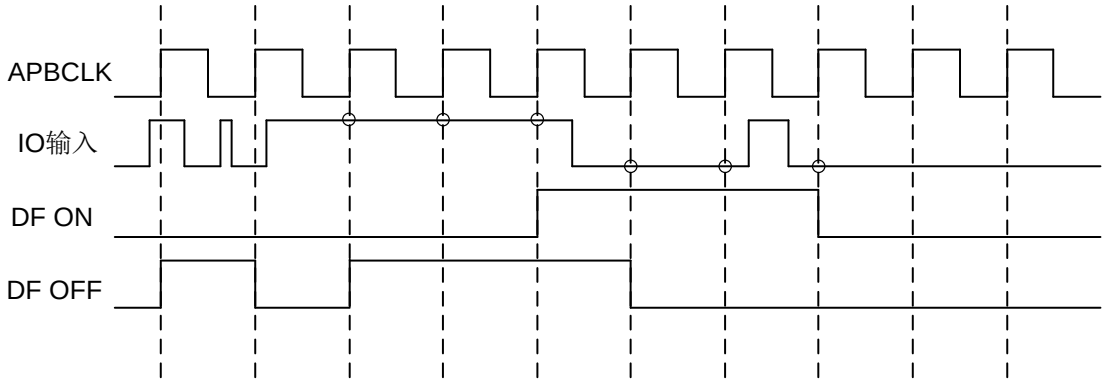


图 22-15 IO 输入数字滤波示意图

22.3.5 功能说明

- 计数器模式

支持16bit计数或级联的32bit计数。当CNTSEL=0，计数器为16bit；当CNTSEL=1，用ET1/ET3的16bit计数溢出信号作为ET2/ET4的计数指示信号。计数模式启动和计数溢出时将初值寄存器的值加载到计数器中。计数值达到0xFFFF时产生计数溢出中断。32bit级联模式下，ET2/ET4的计数值达到0xFFFF时产生级联溢出中断。

- 捕捉功能

ET使能后从0x0000开始自动计数，当捕捉源有效沿到来时，将当前计数值写入初值寄存器，并产生捕捉中断标志。ET保持计数和信号沿捕捉直到被关闭为止。

ETx用APBCLK采样其输入信号进行计数，所以应用中应避免被采样的输入信号频率高于APBCLK时钟频率。

- PWM

扩展定时器支持16bit或32bit的PWM输出，启动PWM之后定时器从初值开始计数，当计数值等于比较寄存器时，PWM输出置1，当计数值溢出时PWM输出置0，16bit PWM如下图所示：

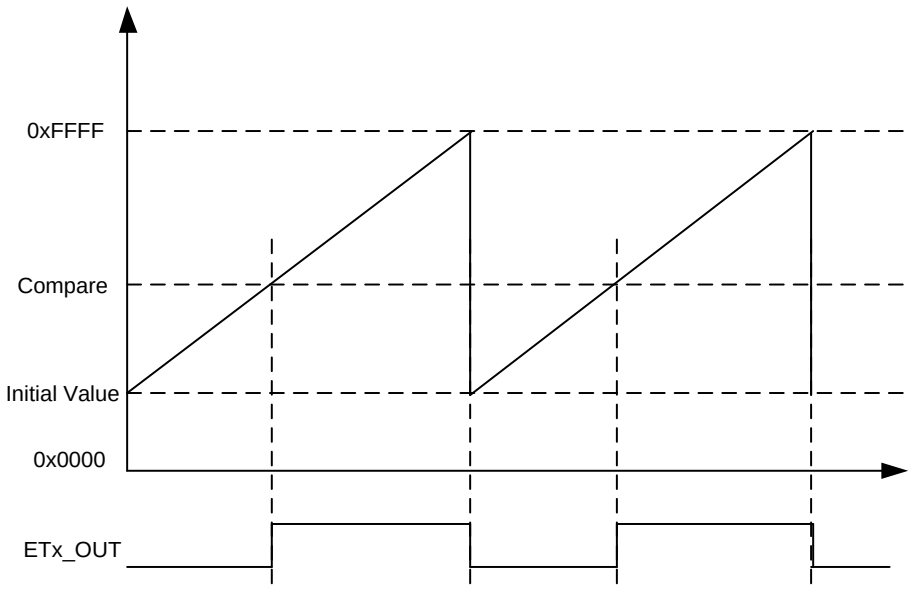


图 22-16 ETx PWM 输出示意图

22.3.6 寄存器

模块起始地址：0x4001_3000

offset 地址	名称	符号
ET1 寄存器(模块起始地址:0x40013090)		
0x00	ET1 控制寄存器 (ET1 Control Register)	ET1_CR
0x04	ET1 输入源选择寄存器 (ET1 Input Select Register)	ET1_INSR
0x08	ET1 预分频寄存器 1 (ET1 Prescaler Register1)	ET1_PSCR1
0x0C	ET1 预分频寄存器 2 (ET1 Prescaler Register2)	ET1_PSCR2
0x10	ET1 初值寄存器 (ET1 Initial Value Register)	ET1_IVR
0x14	ET1 比较寄存器 (ET1 Compare Register)	ET1_CMPR
0x18	ET1 中断使能寄存器 (ET1 Interrupt Enable Register)	ET1_IER
0x1C	ET1 中断标志寄存器 (ET1 Interrupt Status Register)	ET1_ISR
ET2 寄存器(模块起始地址:0x400130B0)		
0x00	ET2 控制寄存器 (ET2 Control Register)	ET2_CR
0x04	ET2 输入源选择寄存器 (ET2 Input Select Register)	ET2_INSR
0x08	ET2 预分频寄存器 1 (ET2 Prescaler Register1)	ET2_PSCR1
0x0C	ET2 预分频寄存器 2 (ET2 Prescaler Register2)	ET2_PSCR2
0x10	ET2 初值寄存器 (ET2 Initial Value Register)	ET2_IVR
0x14	ET2 比较寄存器 (ET2 Compare Register)	ET2_CMPR
0x18	ET2 中断使能寄存器 (ET2 Interrupt Enable Register)	ET2_IER
0x1C	ET2 中断标志寄存器 (ET2 Interrupt Status Register)	ET2_ISR
ET3 寄存器(模块起始地址:0x400130D0)		
0x00	ET3 控制寄存器 (ET3 Control Register)	ET3_CR
0x04	ET3 输入源选择寄存器 (ET3 Input Select Register)	ET3_INSR
0x08	ET3 预分频寄存器 1 (ET3 Prescaler Register1)	ET3_PSCR1
0x0C	ET3 预分频寄存器 2 (ET3 Prescaler Register2)	ET3_PSCR2
0x10	ET3 初值寄存器 (ET3 Initial Value Register)	ET3_IVR
0x14	ET3 比较寄存器 (ET3 Compare Register)	ET3_CMPR

0x18	ET3 中断使能寄存器 (ET3 Interrupt Enable Register)	ET3_IER
0x1C	ET3 中断标志寄存器 (ET3 Interrupt Status Register)	ET3_ISR
ET4 寄存器(模块起始地址:0x4001300F0)		
0x00	ET4 控制寄存器 (ET4 Control Register)	ET4_CR
0x04	ET4 输入源选择寄存器 (ET4 Input Select Register)	ET4_INSR
0x08	ET4 预分频寄存器 1 (ET4 Prescaler Register1)	ET4_PSCR1
0x0C	ET4 预分频寄存器 2 (ET4 Prescaler Register2)	ET4_PSCR2
0x10	ET4 初值寄存器 (ET4 Initial Value Register)	ET4_IVR
0x14	ET4 比较寄存器 (ET4 Compare Register)	ET4_CMPR
0x18	ET4 中断使能寄存器 (ET4 Interrupt Enable Register)	ET4_IER
0x1C	ET4 中断标志寄存器 (ET4 Interrupt Status Register)	ET4_ISR
ETCNT(模块起始地址:0x40013110)		
0x00	ET1 计数值寄存器 (ET1 Counter Register)	ETCNT_CNT1
0x04	ET2 计数值寄存器 (ET2 Counter Register)	ETCNT_CNT2
0x08	ET3 计数值寄存器 (ET3 Counter Register)	ETCNT_CNT3
0x0C	ET4 计数值寄存器 (ET4 Counter Register)	ETCNT_CNT4

22.3.6.1 ETx 控制寄存器（ETx_CR）

名称	ETx_CR (x=1,2,3,4)							
offset	0x90 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					OPOL	EXFLT	PWM
位权限	U-0					R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CEN	MOD	CASEN	EDGESEL	CAPMOD	CAPCLR	CAPONCE	CAPEDGE
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:11	--	未实现：读为0
10	OPOL	输出极性选择 (Output Polarity) 0：输出不取反 1：输出取反
9	EXFLT	外部引脚输入数字滤波使能 1 = 打开引脚输入信号数字滤波 0 = 关闭引脚输入信号数字滤波
8	PWM	PWM 输出控制 1 = PWM 输出使能 0 = PWM输出禁止
7	CEN	启动控制 1 = 启动定时器，在计数器模式下启动时将计数初值加载至计数器和工作寄存器；在捕捉模式下，启动时计数器由零开始自由计数，计数到0xFFFF后产生溢出信号然后由零开始重新计数 0 = 停止计数器计数
6	MOD	工作模式选择 1 = 捕捉模式 0 = 定时/计数模式
5	CASEN	Cascade Enable，扩展定时器级联使能 1 = ET1（ET3）和 ET2（ET4）级联成 32bit 定时器 0 = 16bit 定时器独立工作
4	EDGESEL	计数模式采沿方式选择 （计数时钟选择mcu_clk时该位无效，总是采用mcu_clk时钟上升沿计数） 1 = 计数模式采下降沿 0 = 计数模式采上升沿
3	CAPMOD	捕捉模式控制 1 = 脉宽捕捉 0 = 脉冲周期捕捉
2	CAPCLR	带清零捕捉模式控制 1=事件触发捕捉：使能后计数器保持0，捕捉到第一个有效沿之后timer才开始计数 0 = 捕捉不清零，计数器一直自由计数
1	CAPONCE	单次捕捉控制 1 = 单次捕捉有效，在捕捉到一次脉冲周期后计数器停止，若需要再次捕捉需重新启动 0 = 连续捕捉
0	CAPEDGE	捕捉沿选择 1 = 周期捕捉模式时下沿捕捉 0 = 周期捕捉模式时上沿捕捉

22.3.6.2 ETx 输入源选择寄存器（ETx_INSR）

名称	ETx_INSR (x=1,2,3,4)							
offset	0x94 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SIG2SEL	SIG1SEL	--	GRP2SEL[2:0]			GRP1SEL[1:0]	
位权限	R/W-0	R/W-0	U-0	R/W-000			R/W-00	

位号	位名	说明
31:8	---	**未实现，读为0**
7	**SIG2SEL**	**内部信号2源选择(捕捉源)** 1 = 扩展定时器3的内部信号2选择Group1 0 = 扩展定时器 3 的内部信号 2 选择 Group2
6	**SIG1SEL**	**内部信号1源选择（在计数模式下计数源仅由此选择，捕捉模式下计数源）** 1 = 扩展定时器3的内部信号1选择Group2 0 = 扩展定时器 3 的内部信号 1 选择 Group1
5	---	**未实现，读为0**
4:2	**GRP2SEL[2:0]**	**GROUP2 信号选择控制** **ET1** 000 = UART0_RX 001 = UART1_RX 010 = XTLF 011 = ET1_IN1 100 = ET1_IN2 101 = CMP1O（比较器1输出） 110 RFU 111 = RCMF_PSC **ET2** 000 RFU 001 RFU 010 = XTLF 011 = ET2_IN0 100 = ET2_IN2 101 = CMP1O（比较器1输出） 110 RFU 111 = RCMF_PSC **ET3** 000 = ET3_IN1 001 = XTLF

位号	位名	说明
		010 = UART4_RX 011 = UART5_RX 100 = RTCOUT 101~111 = RFU **ET4** 000 = ET4_IN1 001 = XTLF 010 RFU 011 = UART_RX0 100 = CMP1O（比较器1输出） 101 RFU 110= RTCOUT 111= RCMF_PSC
1:0	**GRP1SEL[1:0]**	**GROUP1 信号选择控制** **ET1** 00 = APBCLK 01 = XTLF 10 = RCMF_PSC 11 = ET1_IN0 **ET2** 00 = APBCLK 01 = XTLF 10 = RCMF_PSC 11 = ET2_IN0 **ET3** 00 = APBCLK 01 = ET3_IN0 10 = RTCOUT 11 = RCMF_PSC **ET4** 00 = APBCLK 01 = ET4_IN0 10 = RTCOUT 11 = RCMF_PSC

22.3.6.3 ETx 预分频寄存器 1（ETx_PSCR1）

名称	ETx_PSCR1 (x=1,2,3,4)							
offset	0x98 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PRESCALE1							

位权限	R/W-00000000

位号	位名	说明
31:8	---	未实现，读为0
7:0	PRESCALE1	输入 Signal1（计数源）的预分频寄存器 00 表示 1 分频，FF 表示 256 分频

22.3.6.4 ETx 预分频寄存器 2（ETx_PSCR2）

名称	ETx_PSCR2 (x=1,2,3,4)							
offset	0x9C + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PRESCALE2							
位权限	R/W-00000000							

位号	位名	说明
31:8	---	未实现，读为0
7:0	PRESCALE2	输入 Signal2（捕捉源）的预分频寄存器 00 表示 1 分频，FF 表示 256 分频。

22.3.6.5 ETx 初值寄存器（ETx_IVR）

名称	ETx_IVR (x=1,2,3,4)							
offset	0xA0 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	INITVALUE[15:8]							
位权限	R/W-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	INITVALUE[7:0]							

位权限	R/W-00000000

位号	位名	说明
31:16	---	未实现，读为0
15:0	INITVALUE	扩展定时器初值寄存器

22.3.6.6 ETx 比较寄存器（ETx_CMPR）

名称	ETx_CMPR (x=1,2,3,4)							
offset	0xA4 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CMP[15:8]							
位权限	R/W-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CMP[7:0]							
位权限	R/W-00000000							

位号	位名	说明
31:16	---	未实现，读为0
15:0	CMP	扩展定时器比较寄存器 该寄存器与计数器比较，若计数值大于等于该寄存器的值，则产生计数匹配信号至输出控制模块，并产生相应中断。

22.3.6.7 ETx 中断使能寄存器（ETx_IER）

名称	ETx_IER (x=1,2,3,4)							
offset	0xA8 + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	---					CMPIE	CAPIE	OVIE
位权限	U-0					R/W-0	R/W-0	R/W-0

位号	位名	说明
31:3	---	未实现：读为 0
2	CMPIE	扩展定时器比较中断使能 1 = 使能 0 = 禁止
1	CAPIE	扩展定时器捕捉中断使能 1 = 使能 0 = 禁止
0	OVIE	扩展定时器3溢出中断使能 1 = 使能 0 = 禁止

22.3.6.8 ETx 中断标志寄存器（ETx_ISR）

名称	ETx_ISR (x=1,2,3,4)							
offset	0xAC + (x-1)*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	---				CMPIF	EDGSTA	CAPIF	OVIF
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:4	---	未实现：读为 0
3	CMPIF	比较状态，写 1 清 0 1 =当前计数器的值大于等于比较寄存器的值 0 =当前计数器的值小于比较寄存器的值
2	EDGESTA	捕捉沿状态标志 1 = 脉冲宽度捕捉模式时表示捕捉到下沿 0 = 脉冲宽度捕捉模式时表示捕捉到上沿
1	CAPIF	扩展定时器捕捉产生信号 1 = 捕捉到指定的沿 0 = 未捕捉到指定的沿
0	OVIF	扩展定时器3溢出信号，当计数器的值由0xFFFF再增加时将置位 1 = 产生计数溢出 0 = 未产生溢出

22.3.6.9 ETx 计数值寄存器(ETCNT _CNTx)

名称	ETCNT_CNTx(x=1,2,3,4)							
地址	0x4001310C + x*0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ETxCNT[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ETxCNT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:16	-	**未实现：读为0**
15:0	CNT	计数器数值

23 32 位基本定时器（BSTIM32）

23.1 概述

MG33M0xxERB包含1个32位基本定时器。
基本定时器包含一个32bit自动重载计数器及一个可编程预分频器。
基本定时器主要用来产生系统时基。

23.2 主要特性

- 32bit向上计数自动重载计数器
- 32bit可编程预分频器，支持实时调整计数时钟分频
- 计数器溢出时产生中断

23.3 结构框图

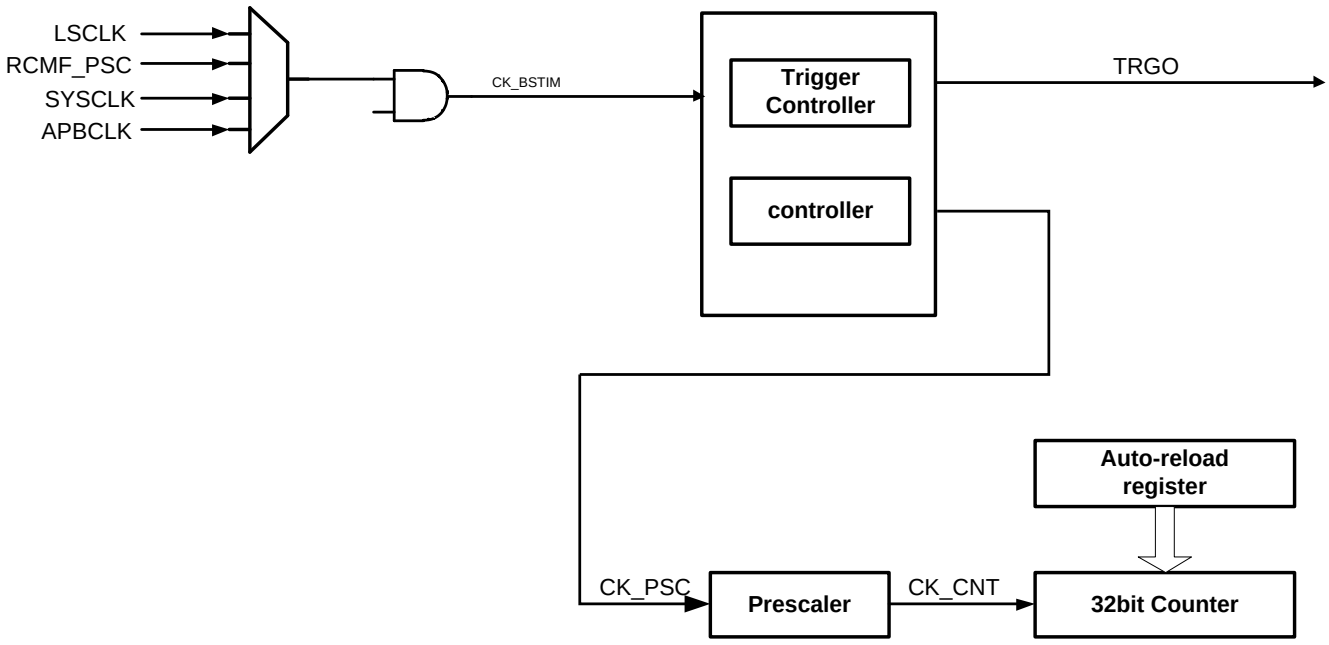


图23-1BSTIM32结构框图

23.4 功能描述

23.4.1 定时单元

基本定时器的定时单元由一个32位计数器和自动重载寄存器组成。计数器向上计数。计数时钟可以通过16位预分频器对APBCLK进行分频后得到。
计数器、自动重载寄存器预分频寄存器都可以由软件改写或读取，即使在计数器正在运行时也是如此。

定时单元包含如下寄存器：

- 计数器（BSTIM_CNT）
- 预分频寄存器（BSTIM_PSC）
- 自动重载寄存器（BSTIM_ARR）

ARR包含preload功能，软件读写ARR可以直接起效，或者只是访问其缓存，通过ARPE（Auto Reload Preload Enable）寄存器控制。当ARPE=1时，软件读写ARR都是访问其缓存寄存器，当update event（ATIM_CNT上溢出或者下溢出）发生时，会将缓存寄存器内的数据更新到ARR中。软件也可以通过寄存器操作主动触发ARR更新。
BSTIM_CNT工作时钟由BSTIM_PSC产生的分频时钟驱动，只有在计数器使能寄存器（CEN）置位时，CNT才开始计数。当CNT=ARR时，本轮计数结束，发送update event。

BSTIM_PSC是一个同步预分频器，能够对APBCLK进行预分频。PSC寄存器同样被缓存，改写PSC实际是改写缓存寄存器，只有当新的update event到来时，才会从缓存寄存器更新PSC。因此在CNT计数过程中，软件可以实时改写PSC。

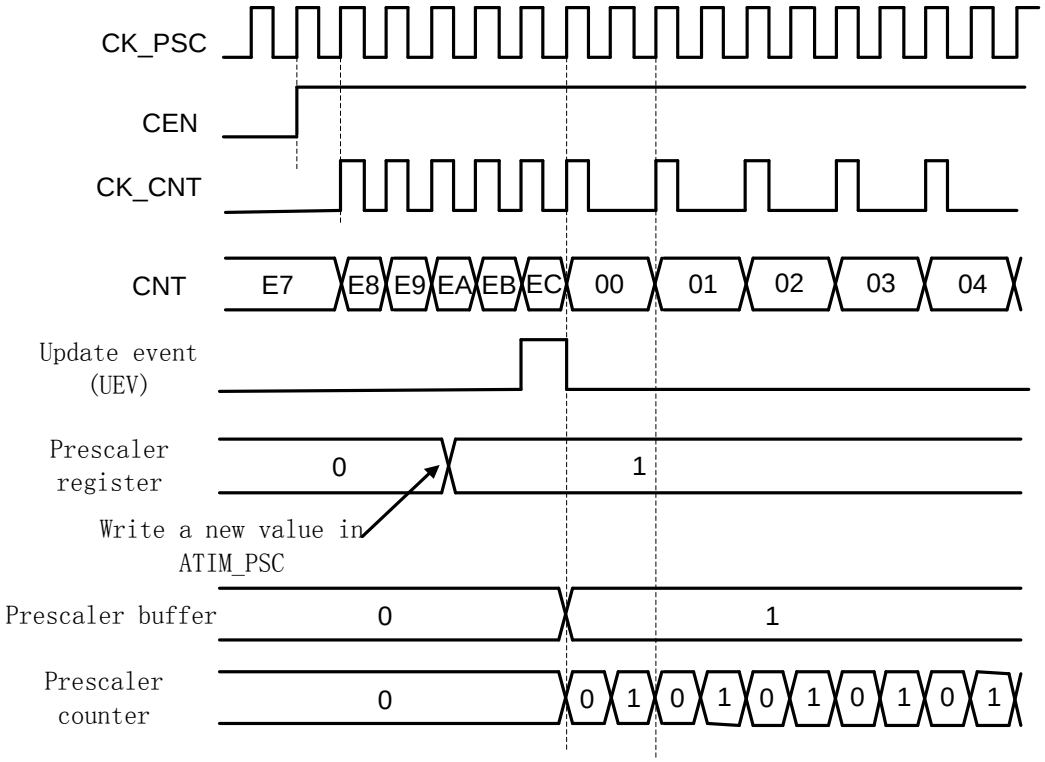


图 23-2 预分频从 1 变为 2 的波形

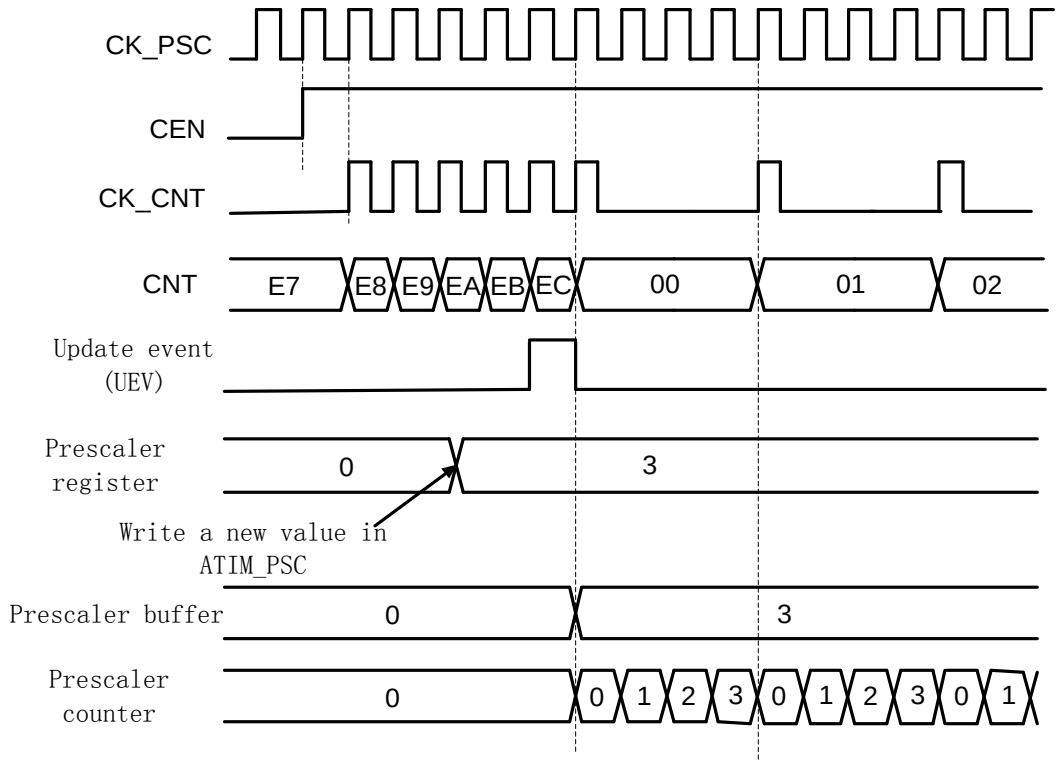


图 23-3 预分频从 1 变为 4 的波形

23.4.2 定时器工作模式

通用定时器只支持向上计数模式。

向上计数

此模式中，计数器使能后从0开始计数，直到CNT=ARR，产生溢出事件，然后重新从0开始计数。

软件可以通过设置UG寄存器直接触发update event，此时CNT和预分频计数器自动清零。设置UG寄存器不会触发UIF（Update Interrupt Flag）中断标志置位。

通过设置UDIS寄存器可以禁止update event，这样可以避免将preload寄存器中的值更新到工作寄存器中。

当update event发生时，以下寄存器被更新，并且UIF置位：

- BSTIM_RCR更新为缓存中的值
- BSTIM_ARR更新为缓存中的值
- BSTIM_PSC更新为缓存中的值

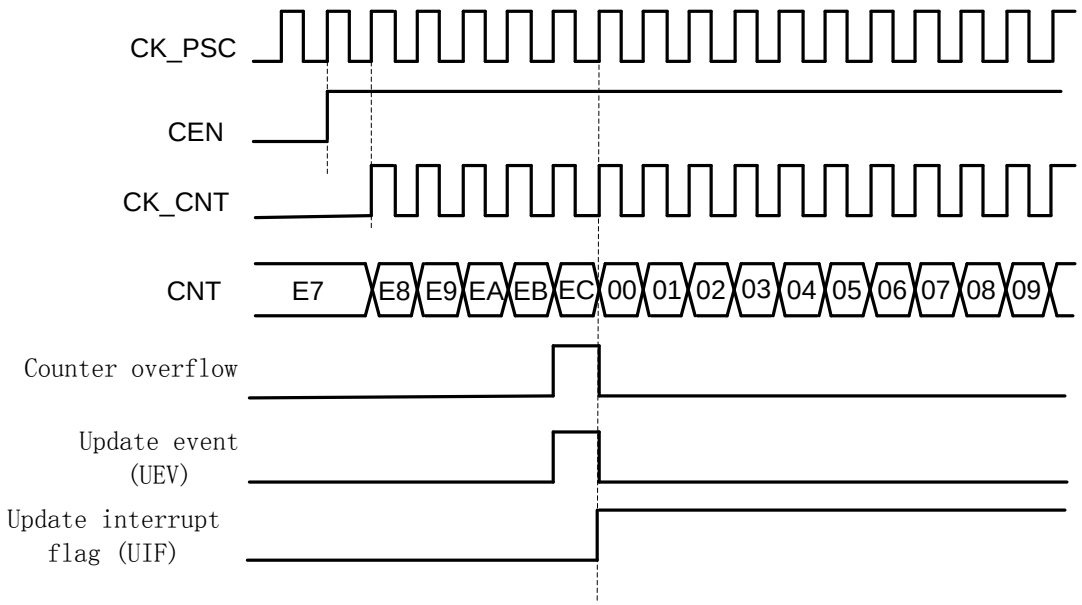


图 23-4 向上计数波形，内部时钟不分频

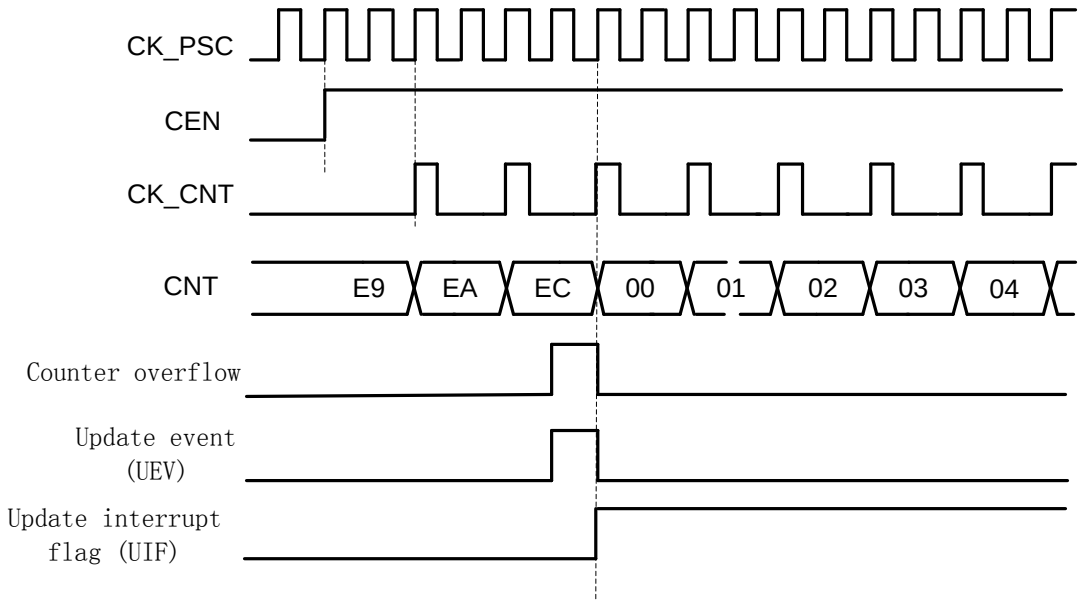


图 23-5 向上计数波形，内部时钟 2 分频

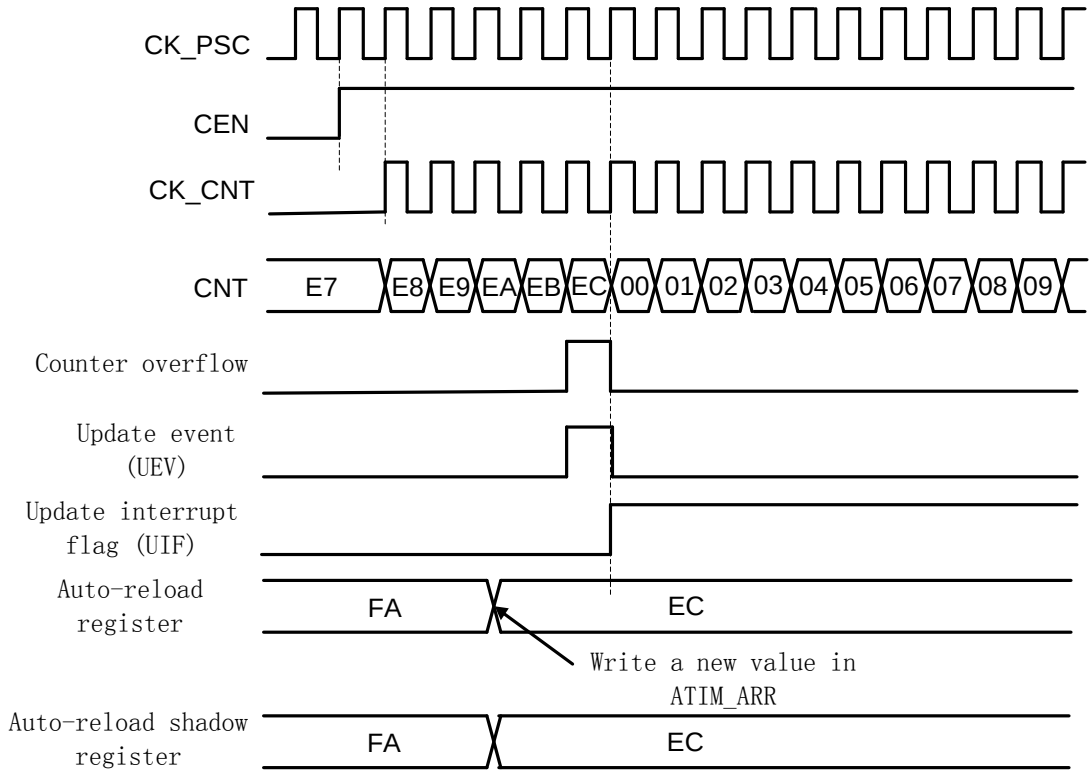


图 23-6ARPE=0（ARR 没有预装载）时的更新事件

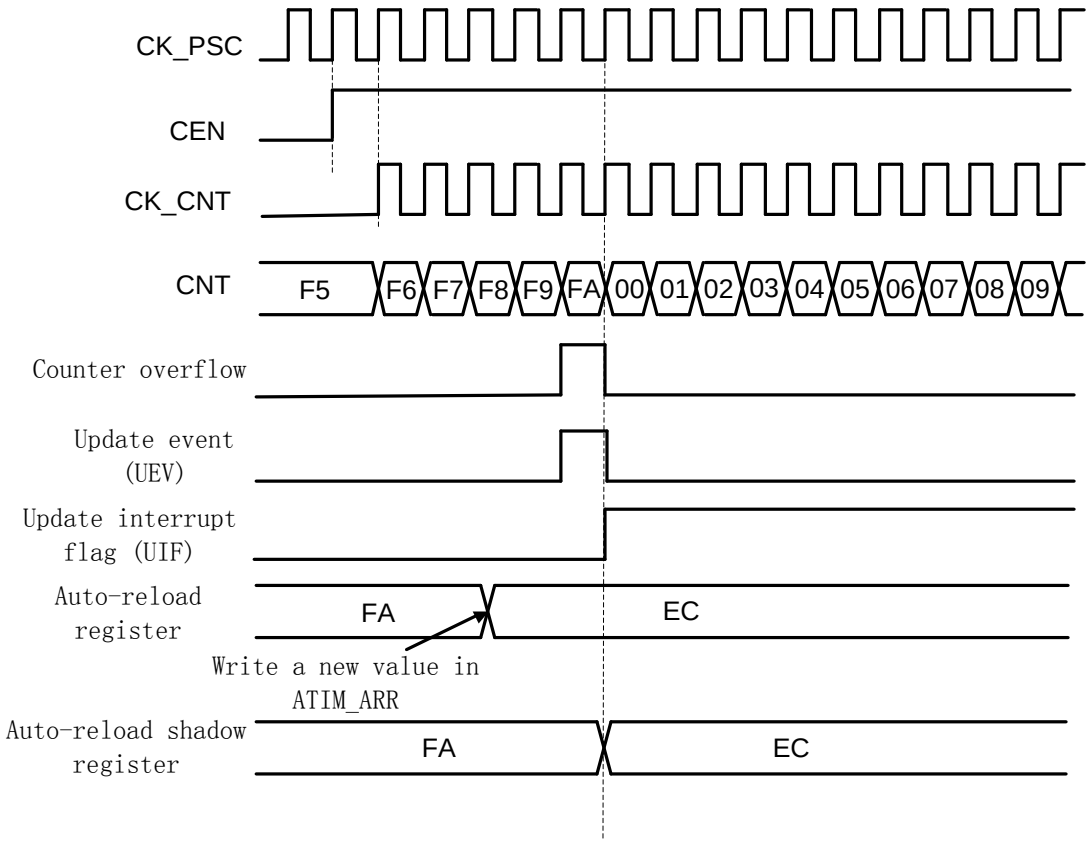


图 23-7ARPE=1（ARR 预装载）时的更新事件

23.4.3 计数器工作时钟

BSTIM使用内部时钟工作，CEN、UG等寄存器位都是软件控制
软件操作UG寄存器后，update信号经过CLK_PSC同步后，计数器值将被重新初始化。

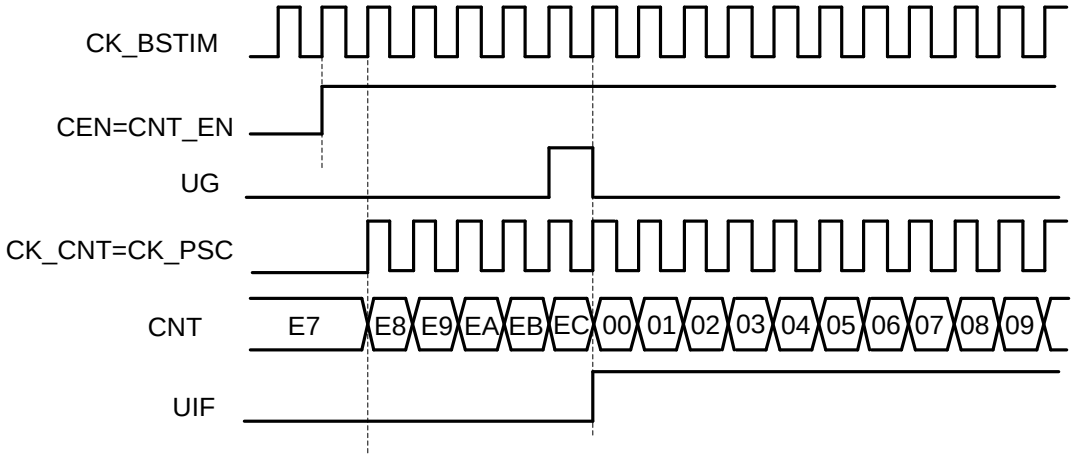


图 23-8 内部时钟源模式，时钟分频因子为 1

23.4.4 Debug 模式

当 Cortex-M0 进入 debug 模式后，定时器可以停止或继续工作，其行为由 DCU 模块的 DBG_TIMx_STOP寄存器定义。

23.5 寄存器

offset 地址	名称	符号
BSTIM32(模块起始地址:0x40016000)		
0x00000000	BSTIM32 控制寄存器 1 （BSTIM32 Control Register1）	BSTIM32_CR1
0x00000004	BSTIM32 控制寄存器 2 （BSTIM32 Control Register2）	BSTIM32_CR2
0x0000000C	BSTIM32 中断使能寄存器 （BSTIM32 Interrupt Enable Register）	BSTIM32_IER
0x00000010	BSTIM32 中断标志寄存器 （BSTIM32 Interrupt Status Register）	BSTIM32_ISR
0x00000014	BSTIM32 事件产生寄存器 （BSTIM32 Event Generation Register）	BSTIM32_EGR
0x00000024	BSTIM32 计数器寄存器 （BSTIM32 Counter Register）	BSTIM32_CNT
0x00000028	BSTIM32 预分频寄存器 （BSTIM32 Prescaler Register）	BSTIM32_PSC
0x0000002C	BSTIM32 自动重载寄存器 （BSTIM32 Auto-Reload Register）	BSTIM32_ARR

23.5.1 BSTIM32 控制寄存器 1（BSTIM32_CR1）

名称	BSTIM32_CR1							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARPE	-			OPM	URS	UDIS	CEN
位权限	R/W-0	U-0			R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:8	-	RFU，未实现，读为 0
7	ARPE	Auto-reload 预装载使能 (Auto-Reload Preload Enable) 0：ARR 寄存器不使能 preload 1：ARR 寄存器使能 preload
6:4	-	RFU，未实现，读为 0

位号	助记符	功能描述
3	OPM	单脉冲输出模式 (One Pulse Mode) 0：Update Event 发生时计数器不停止 1：Update Event 发生时计数器停止（自动清零 CEN）
2	URS	更新请求选择 (Update Request Select) 0：以下事件能够产生 update 中断 - 计数器上溢出或下溢出 - 软件置位 UG 寄存器 - 从机控制器产生 update 1：仅计数器上溢出或下溢出会产生 update 中断或 DMA 请求
1	UDIS	禁止 update (Update Disable) 0：使能 update 事件；以下事件发生时产生 update 事件 - 计数器上溢出或下溢出 - 软件置位 UG 寄存器 - 从机控制器产生 update 1：禁止 update 事件，不更新 shadow 寄存器。当 UG 置位或从机控制器收到硬件 reset 时重新初始化计数器和预分频器。
0	CEN	计数器使能 (Counter Enable) 0：计数器关闭 1：计数器使能 注意：外部触发模式可以自动置位 CEN

23.5.2 BSTIM32 控制寄存器 2（BSTIM32_CR2）

名称	BSTIM32_CR2							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	MMS			-			
位权限	U-0	R/W-000			U-0			

位号	助记符	功能描述
31:7	-	RFU，未实现，读为 0
6:4	MMS	主机模式选择，用于配置主机模式下向从机发送的同步触发信号（TRGO）源(Master Mode Select) 000：BSTIM_EGR 的 UG 寄存器被用作 TRGO 001：计数器使能信号 CNT_EN 被用作 TRGO，可用于同时启动多个定时器

位号	助记符	功能描述
		010：UE（update event）信号被用作 TRGO 011/100/111：RFU 注意：从机定时器或 ADC 必须事先使能工作时钟，才能接收主机定时器发送的 TRGO
3:0	-	RFU，未实现，读为 0

23.5.3 BSTIM32 中断使能寄存器（BSTIM32_IER）

名称	BSTIM32_IER							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							UIE
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	**UIE**	Update 事件中断使能(Update event Interrupt Enable) 0：禁止 Update 事件中断 1：允许 Update 事件中断

23.5.4 BSTIM32 中断标志寄存器（BSTIM32_ISR）

名称	BSTIM32_ISR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	-	UIF
位权限	U-0	R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	**UIF**	Update 事件中断标志，硬件置位，软件写 1 清零。(Update event Interrupt Flag,write 1 to flag) 当以下事件发生时，UIF 置位，并更新 shadow 寄存器 -重复计数器=0，并且 UDIS=0 的情况下，计数器发生溢出 -URS=0 且 UDIS=0 的情况下，软件置位 UG 寄存器初始化计数器 -URS=0 且 UDIS=0 的情况下，触发事件初始化计数器

23.5.5 BSTIM32 事件产生寄存器（BSTIM32_EGR）

名称	BSTIM32_EGR							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							UG
位权限	U-0							W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	**UG**	软件 Update 事件，软件置位此寄存器产生 Update 事件，硬件自动清零(User Generate) 软件置位 UG 时会重新初始化计数器并更新 shadow 寄存器，预分频计数器被清零。

23.5.6 BSTIM32 计数器寄存器（BSTIM32_CNT）

名称	BSTIM32_CNT							
Offset	0x00000024							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CNT[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16

位名	CNT[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**CNT**	计数器值(Counter)

23.5.7 BSTIM32 预分频寄存器（BSTIM32_PSC）

名称	**BSTIM32_PSC**							
Offset	0x00000028							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PSC[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PSC[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PSC[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PSC[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**PSC**	计数器时钟（CK_CNT）预分频值(Counter Clock Prescaler) $f_{CK_CNT}=f_{CK_PSC}/(PSC[31:0]+1)$ 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器

23.5.8 BSTIM32 自动重载寄存器（BSTIM32_ARR）

名称	**BSTIM32_ARR**							
Offset	0x0000002C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	ARR[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	ARR[23:16]							

位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ARR[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARR[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**ARR**	计数溢出时的自动重载值(Auto-Reload Register) 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器

24 16 位基本定时器（BSTIM16）

24.1 概述

MG33M0XXERB包含1个16位基本定时器。

基本定时器包含一个16bit自动重载计数器及一个可编程预分频器。

基本定时器主要用来产生系统时基。

24.2 主要特性

- 16bit向上计数自动重载计数器
- 16bit可编程预分频器，支持实时调整计数时钟分频
- 计数器溢出时产生中断

24.3 结构框图

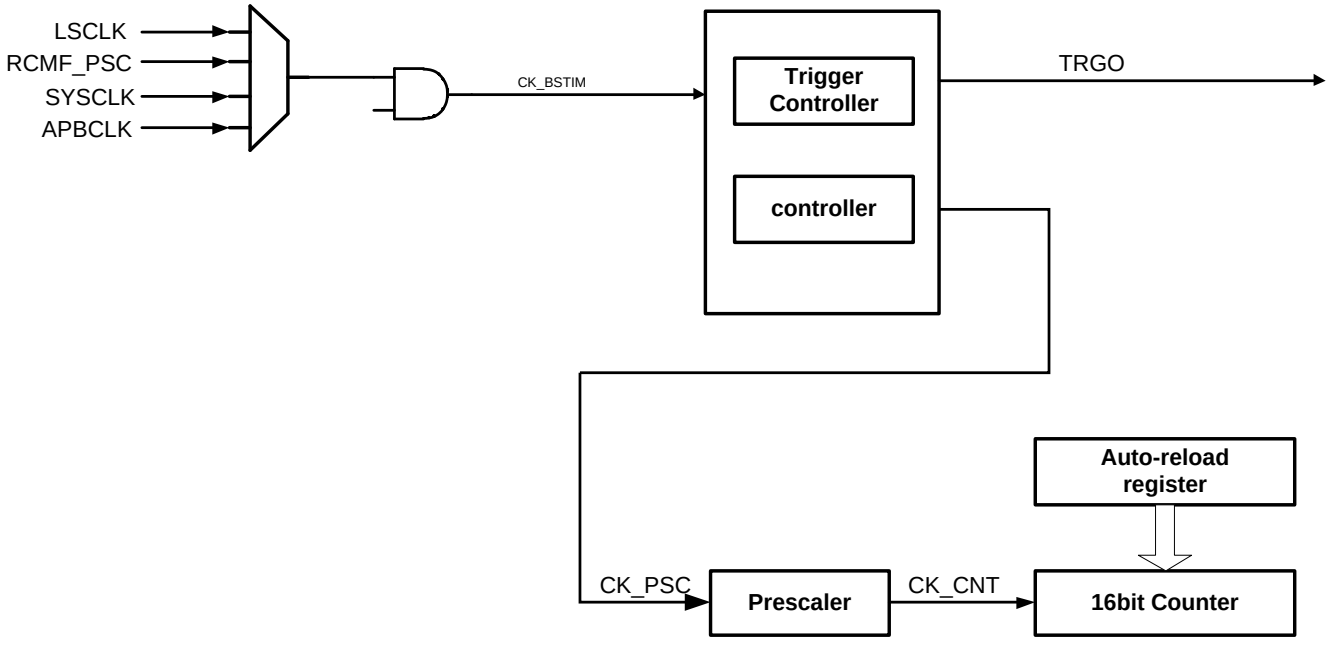


图 24-1 16 位基本定时器结构框图

24.4 功能描述

24.4.1 定时单元

基本定时器的定时单元由一个16位计数器和自动重载寄存器组成。计数器向上计数。计数时钟可以通过16位预分频器对APBCLK进行分频后得到。

计数器、自动重载寄存器预分频寄存器都可以由软件改写或读取，即使在计数器正在运行时也是如此。

定时单元包含如下寄存器：

- 计数器（BSTIM_CNT）
- 预分频寄存器（BSTIM_PSC）
- 自动重载寄存器（BSTIM_ARR）

ARR包含preload功能，软件读写ARR可以直接起效，或者只是访问其缓存，通过ARPE（Auto Reload Preload Enable）寄存器控制。当ARPE=1时，软件读写ARR都是访问其缓存寄存器，当update event（ATIM_CNT上溢出或者下溢出）发生时，会将缓存寄存器内的数据更新到ARR中。软件也可以通过寄存器操作主动触发ARR更新。

BSTIM_CNT工作时钟由BSTIM_PSC产生的分频时钟驱动，只有在计数器使能寄存器（CEN）置位时，CNT才开始计数。当CNT=ARR时，本轮计数结束，发送update event。

BSTIM_PSC是一个同步预分频器，能够对APBCLK进行1~65536分频。PSC寄存器同样被缓存，改写PSC实际是改写缓存寄存器，只有当新的update event到来时，才会从缓存寄存器更新PSC。因此在CNT计数过程中，软件可以实时改写PSC。

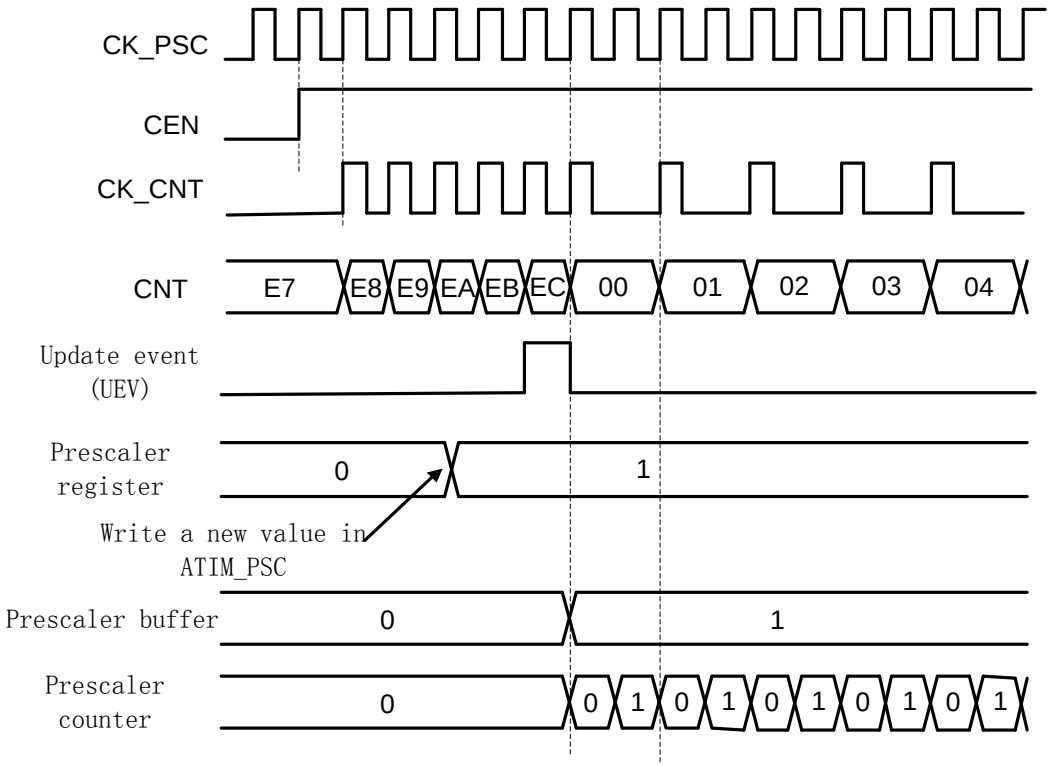


图 24-2 预分频从 1 变为 2 的波形

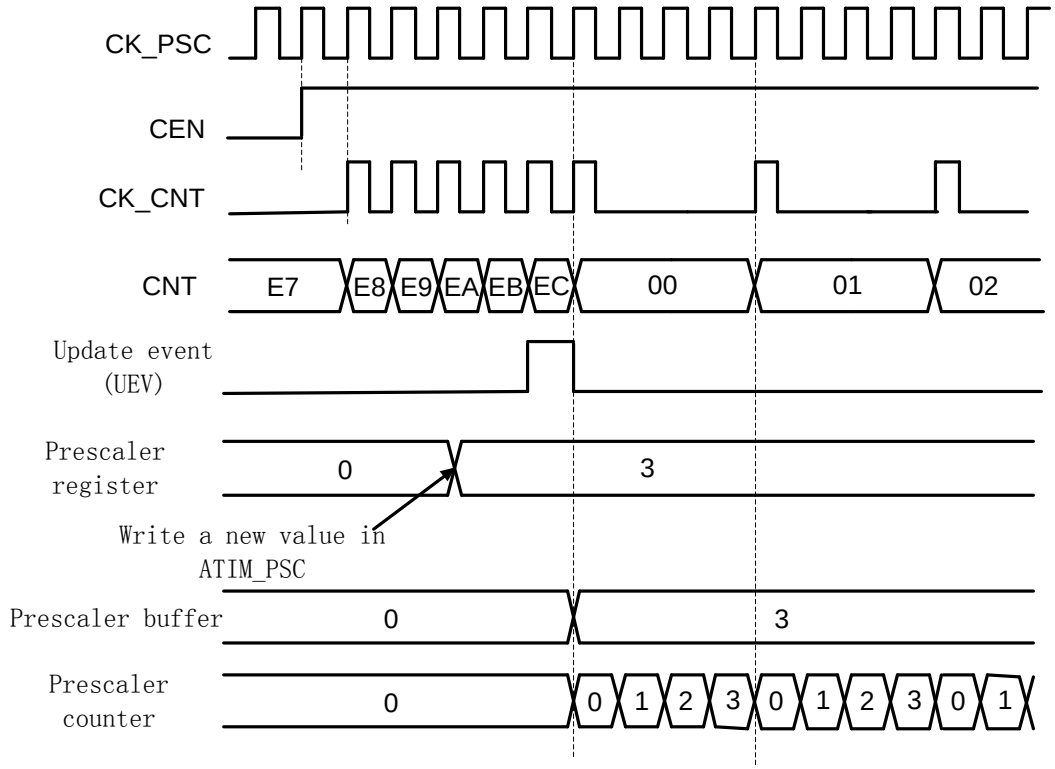


图 24-3 预分频从 1 变为 4 的波形

24.4.2 定时器工作模式

通用定时器只支持向上计数模式。

向上计数

此模式中，计数器使能后从0开始计数，直到CNT=ARR，产生溢出事件，然后重新从0开始计数。

软件可以通过设置UG寄存器直接触发update event，此时CNT和预分频计数器自动清零。设置UG寄存器不会触发UIF（Update Interrupt Flag）中断标志置位。

通过设置UDIS寄存器可以禁止update event，这样可以避免将preload寄存器中的值更新到工作寄存器中。

当update event发生时，以下寄存器被更新，并且UIF置位：

- BSTIM_ARR更新为缓存中的值
- BSTIM_PSC更新为缓存中的值

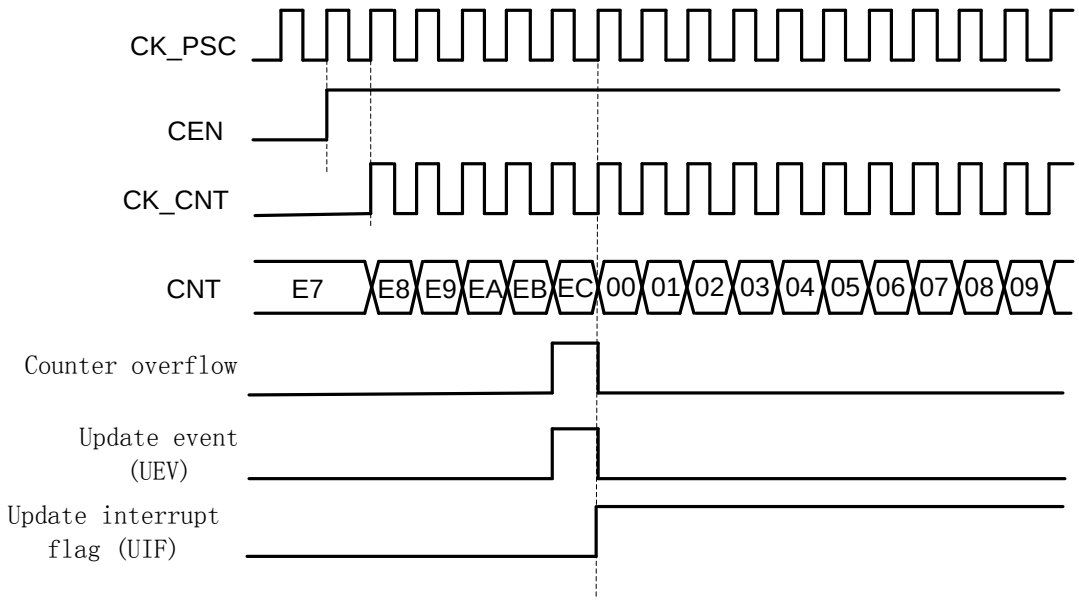


图 24-4 向上计数波形，内部时钟不分频

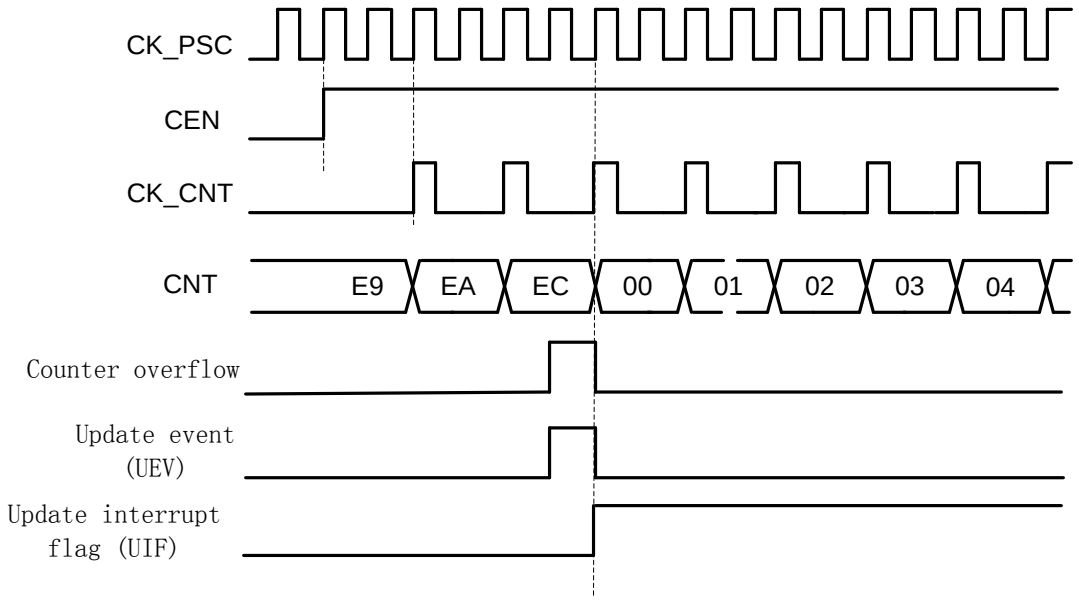


图 24-5 向上计数波形，内部时钟 2 分频

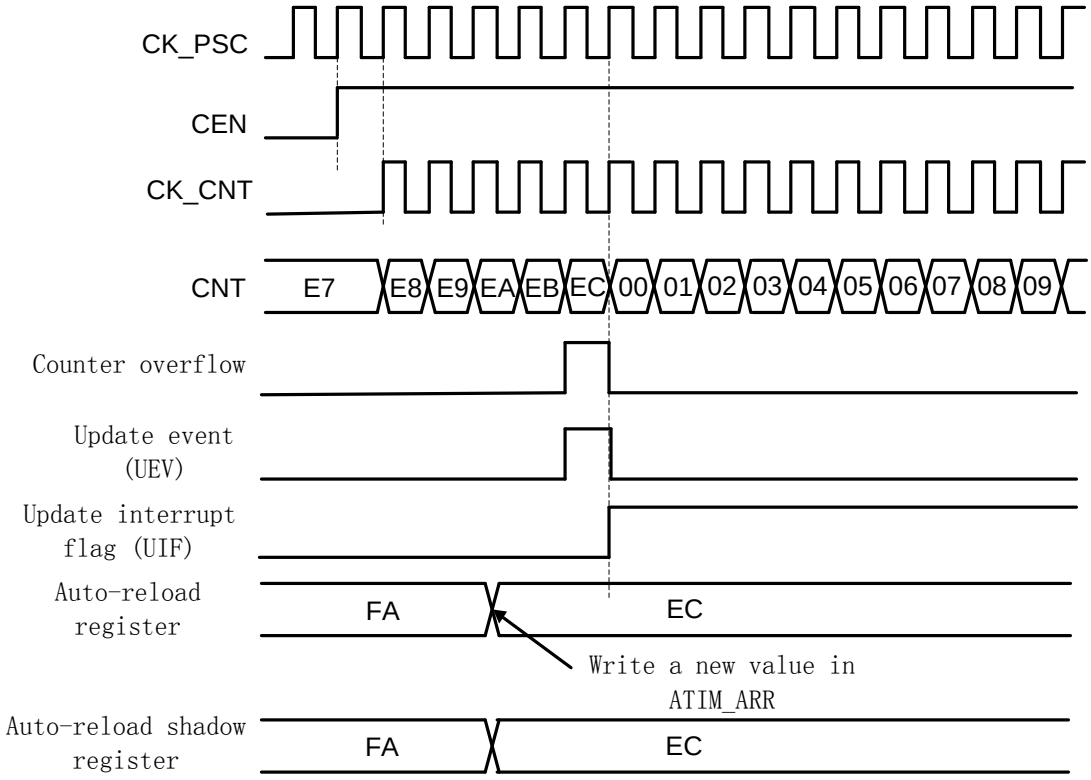


图 24-6 ARPE=0（ARR 没有预装载）时的更新事件

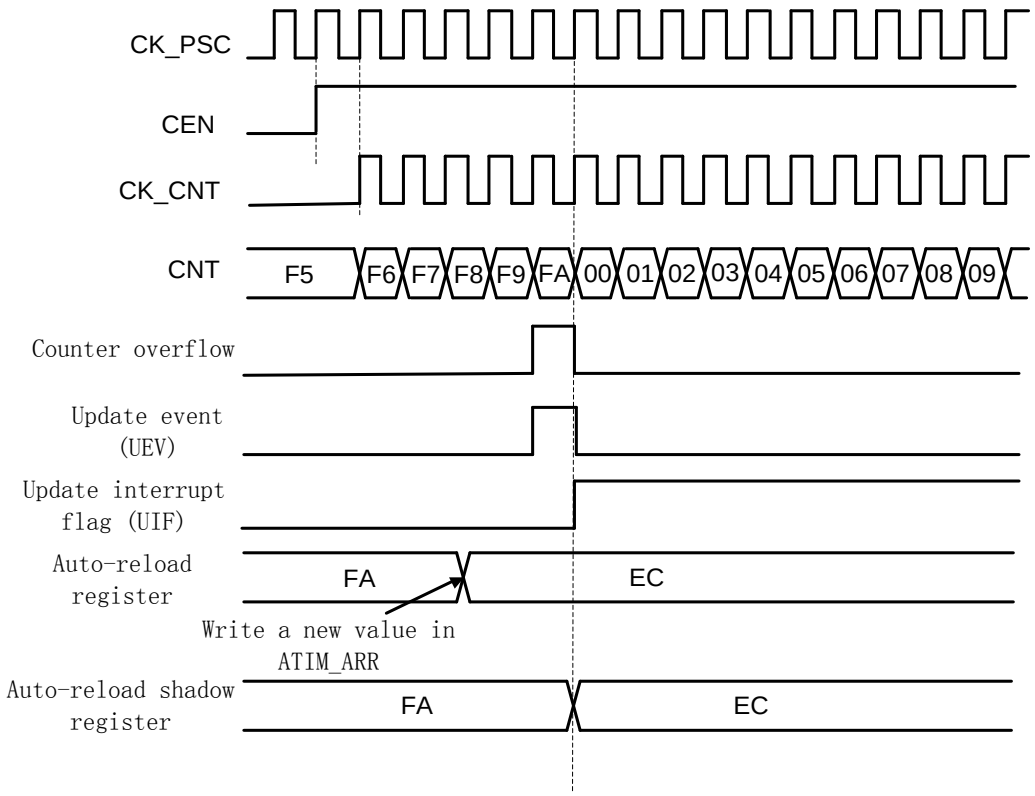


图 24-7 ARPE=1（ARR 预装载）时的更新事件

24.4.3 计数器工作时钟

BSTIM使用内部时钟工作，CEN、UG等寄存器位都是软件控制

软件操作UG寄存器后，update信号经过CLK_PSC同步后，计数器值将被重新初始化。

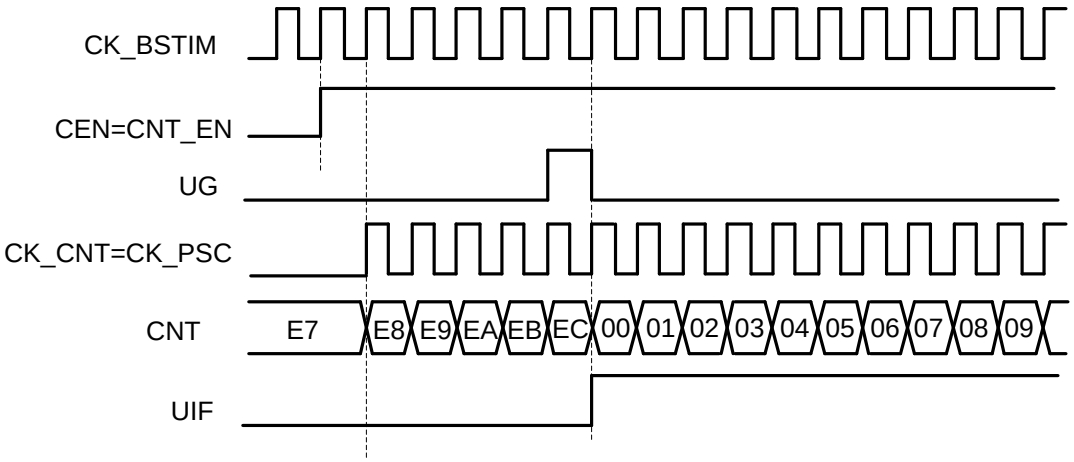


图 24-8 内部时钟源模式，时钟分频因子为 1

24.4.4 Debug 模式

当 Cortex-M0 进入 debug 模式后，定时器可以停止或继续工作，其行为由 DCU 模块的 DBG_TIMx_STOP寄存器定义。

24.5 寄存器

BSTIM16模块起始地址：0x4001_8C00

offset 地址	名称	符号
0x00	BSTIM16 控制寄存器 1 （BSTIM16 Control Register1）	BSTIM16_CR1
0x04	BSTIM16 控制寄存器 2 （BSTIM16 Control Register2）	BSTIM16_CR2
0x0C	BSTIM16 中断使能寄存器 （BSTIM16 Interrupt Enable Register）	BSTIM16_IER
0x10	BSTIM16 中断标志寄存器 （BSTIM Interrupt Status Register）	BSTIM16_ISR
0x14	BSTIM16 事件产生寄存器 （BSTIM16 Event Generation Register）	BSTIM16_EGR
0x24	BSTIM16 计数器寄存器 （BSTIM16 Counter Register）	BSTIM16_CNT
0x28	BSTIM16 预分频寄存器 （BSTIM16 Prescaler Register）	BSTIM16_PSC
0x2C	BSTIM16 自动重载寄存器 （BSTIM16 Auto-Reload Register）	BSTIM16_ARR

24.5.1 BSTIM16 控制寄存器 1（BSTIM16_CR1）

名称	BSTIM16_CR1							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARPE	-			OPM	URS	UDIS	CEN
位权限	R/W-0	U-0			R/W-0	R/W-0	R/W-0	R/W-0

Bit	助记符	功能描述
31:8	-	RFU，未实现，读为 0
7	ARPE	Auto-reload 预装载使能 0：ARR 寄存器不使能 preload 1：ARR 寄存器使能 preload
6:4		

Bit	助记符	功能描述
3	OPM	单脉冲输出模式 0：Update Event 发生时计数器不停止 1：Update Event 发生时计数器停止（自动清零 CEN）
2	URS	更新请求选择 0：以下事件能够产生 update 中断 - 计数器上溢出或下溢出 - 软件置位 UG 寄存器 - 从机控制器产生 update 1：仅计数器上溢出或下溢出会产生 update 中断或 DMA 请求
1	UDIS	禁止 update 0：使能 update 事件；以下事件发生时产生 update 事件 - 计数器上溢出或下溢出 - 软件置位 UG 寄存器 - 从机控制器产生 update 1：禁止 update 事件，不更新 shadow 寄存器。当 UG 置位或从机控制器收到硬件 reset 时重新初始化计数器和预分频器。
0	CEN	计数器使能 0：计数器关闭 1：计数器使能 注意：外部触发模式可以自动置位 CEN

24.5.2 BSTIM16 控制寄存器 2（BSTIM16_CR2）

名称	BSTIM16_CR2							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	MMS			-			
位权限	U-0	R/W-000			U-0			

Bit	助记符	功能描述
31:7	-	RFU，未实现，读为 0
6:4	MMS	主机模式选择，用于配置主机模式下向从机发送的同步触发信号（TRGO）源 000：BSTIM_EGR 的 UG 寄存器被用作 TRGO 001：计数器使能信号 CNT_EN 被用作 TRGO，可用于同时启动多个定时器

Bit	助记符	功能描述
		010：UE（update event）信号被用作 TRGO Others：RFU 注意：从机定时器或 ADC 必须事先使能工作时钟，才能接收主机定时器发送的 TRGO
3:0	-	RFU，未实现，读为 0

24.5.3 BSTIM16 中断使能寄存器（BSTIM16_DIER）

名称	BSTIM16_DIER							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							UIE
位权限	U-0							RW-0

Bit	助记符	功能描述
31:1	**--**	RFU：未实现，读为 0
0	**UIE**	Update 事件中断使能 0：禁止 Update 事件中断 1：允许 Update 事件中断

24.5.4 BSTIM16 状态寄存器（BSTIM16_SR）

名称	BSTIM16_SR							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	-	UIF
位权限	U-0	RW-0

Bit	助记符	功能描述
31:1	--	RFU：未实现，读为 0
0	UIF	Update 事件中断标志，硬件置位，软件写 1 清零。 当以下事件发生时，UIF 置位，并更新 shadow 寄存器 -重复计数器=0，并且 UDIS=0 的情况下，计数器发生溢出 -URS=0 且 UDIS=0 的情况下，软件置位 UG 寄存器初始化计数器 -URS=0 且 UDIS=0 的情况下，触发事件初始化计数器

24.5.5 BSTIM16 事件产生寄存器（BSTIM16_EGR）

名称	BSTIM16_EGR							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							UG
位权限	U-0							W-0

Bit	助记符	功能描述
31:1	--	RFU：未实现，读为 0
0	UG	软件 Update 事件，软件置位此寄存器产生 Update 事件，硬件自动清零 软件置位 UG 时会重新初始化计数器并更新 shadow 寄存器，预分频计数器被清零。

24.5.6 BSTIM16 计数器寄存器（BSTIM16_CNT）

名称	BSTIM16_CNT							
Offset	0x00000024							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16

位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT[15:8]							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT[7:0]							
位权限	RW-00000000							

Bit	助记符	功能描述
31:16	--	RFU：未实现，读为 0
15:0	**CNT**	计数器值

24.5.7 BSTIM16 预分频寄存器（BSTIM16_PSC）

名称	**BSTIM16_PSC**							
Offset	0x00000028							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PSC[15:8]							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PSC[7:0]							
位权限	RW-00000000							

Bit	助记符	功能描述
31:16	--	RFU：未实现，读为 0
15:0	**PSC**	计数器时钟（CK_CNT）预分频值 $f_{CK_CNT}=f_{CK_PSC}/(PSC[15:0]+1)$ 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器

24.5.8 BSTIM16 自动重载（auto-reload）寄存器（BSTIM16_ARR）

名称	**BSTIM16_ARR**							
Offset	0x0000002C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ARR[15:8]							
位权限	RW-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARR[7:0]							
位权限	RW-0000 0000							

Bit	助记符	功能描述
31:16	--	RFU：未实现，读为 0
15:0	**ARR**	计数溢出时的自动重载值 这是一个 preload 寄存器，在 update 事件发生时其内容被载入 shadow 寄存器

25 32 位低功耗定时器（LPTIM32）

25.1 概述

LPTIM32是32bits低功耗定时/计数器模块。通过选择合适的工作时钟，LPTIM32在在各种低功耗模式下保持运行，并且只消耗很低的功耗。LPTIM32甚至可以在没有内部时钟的条件下工作，因此可实现休眠模式下的外部脉冲计数功能。此外，与外部输入的触发信号结合，可以实现低功耗超时唤醒功能。LPTIM32的主要特性有：

- 1 个独立的 32bit 向上计数器
- 3bit 异步时钟预分频器，8 种分频系数（1、2、4、8、16、32、64、128）
- 可选工作时钟：
  - 内部时钟源：LSCLK、APBCLK、RCMF、PLL_L
  - 外部时钟源：LPT_ETR（带有模拟滤波）
- 4 通道 32bit 捕捉/比较寄存器
- 32bit 自动重载寄存器
- 输入极性选择
- 无时钟外部脉冲计数
- 外部触发的休眠超时唤醒
- 32bit PWM 输出

25.2 结构框图

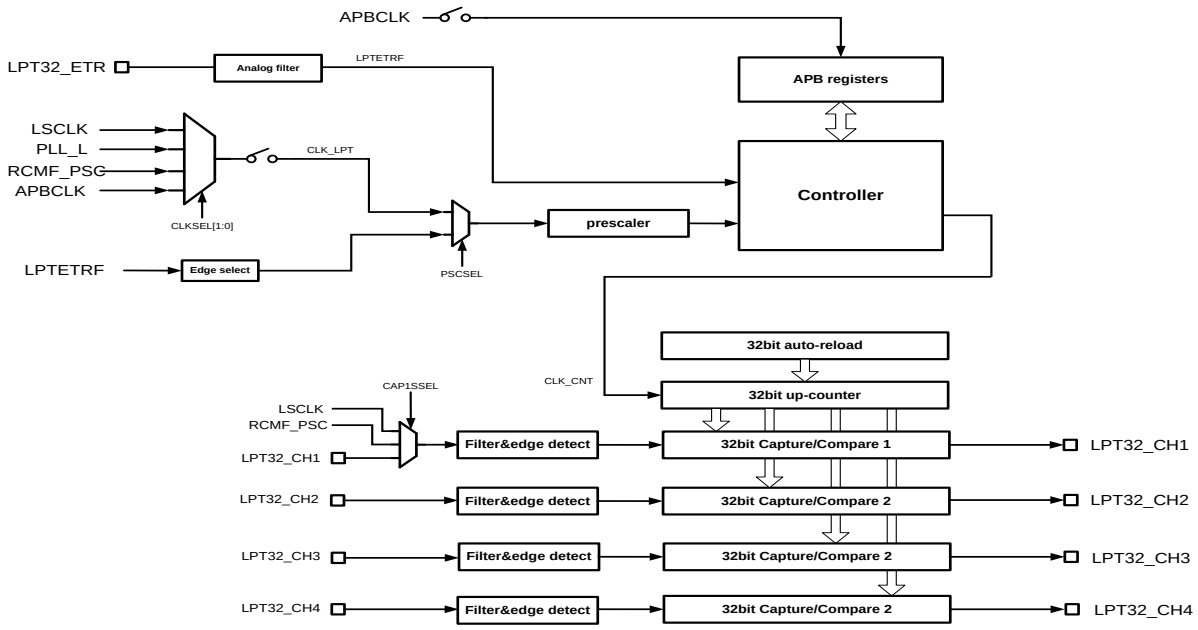


图 25-1LPTIM32 结构框图

25.3 定时器功能

LPTIM32支持4种定时器工作模式：普通定时器、外部脉冲触发计数、外部异步脉冲计数、Timeout模式。

25.3.1 普通定时器

当LPTCFG.TMODE=00时，LPTIM32为普通定时器工作模式

- 使用多路选择后的CLK_LPT时钟计数
- 需要配置CMU模块中的OPCCON2.LPT32CKS寄存器，选择合适的计数时钟
- LPTEN使能置位后有两个计数时钟的同步过程
- 使能后定时器即开始向上计数，直到计数值等于LPTARR

单次计数和连续计数

LPTIM32有两种计数模式——单次计数和连续计数。

连续计数模式：计数器启动后保持运行，直到被关闭为止。计数器达到目标值（LPTARR）后回到0重新开始计数，并产生溢出中断。

单次计数模式：计数器被触发后计数到目标值（LPTARR）后回到0，并自动停止，产生溢出中断，同时硬件自动清除LPTEN。

25.3.2 外部脉冲触发计数

外部脉冲触发计数模式（LPTCFG.TMODE=01）下，LPTIM32将LPT32_ETR引脚输入的信号作为触发信号使用。LPT32_ETR信号首先经过LPTIM32工作时钟采样、同步后，可以在其上升沿、下降沿或上升下降沿触发定时器递增。由于需要使用CLK_CNT采样并识别LPT32_ETR信号的变化沿，这里要求ETR输入信号有效电平宽度必须大于CLK_CNT周期的2倍。软件可以通过LPTCFG.TRIGCFG寄存器设置LPTIM32对LPT32_ETR的哪个边沿计数。

下图举例说明了LPT32_ETR触发计数，上升沿有效的情况。

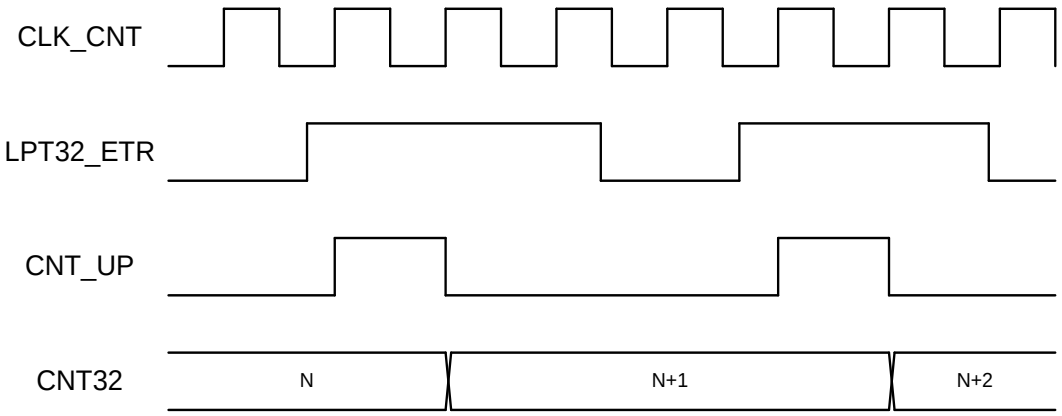


图 25-2 外部 ETR 脉冲上升沿触发计数

25.3.3 外部异步脉冲计数

外部异步脉冲计数模式（LPTCFG.TMODE=10）下，LPTIM32可以将LPT32_ETR引脚输入的信号直接作为计数时钟使用（要配置PSCSEL=1）。这种情况下，LPTIM32全异步工作，不需要使能任何内部时钟。软件可以通过LPTCFG.EDGESEL来选择定时器使用ETR上升沿还是下降沿计数。由于这种模式下LPT32_ETR引脚上的任何干扰信号都有可能引起定时器误动作，因此推荐使能ETR输入模拟滤波功能，能够滤除大约100ns以内的glitch信号。

下图举例说明了外部异步脉冲计数，下降沿有效的情况。

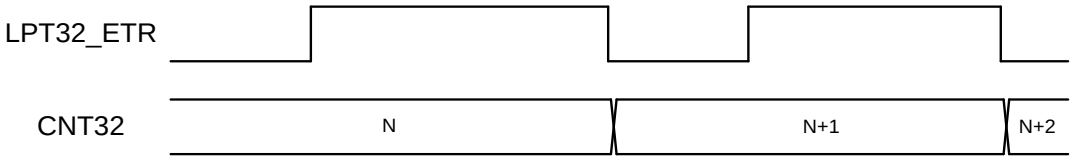


图 25-3 外部 ETR 脉冲异步计数

25.3.4 Timeout 模式

Timeout模式（LPTCFG.TMODE=11）下，LPTIM32将LPT32_ETR引脚输入的信号作为触发信号使用，定时器使用内部时钟CLK_CNT工作。Timeout模式下定时器启动后，不会立即开始计数，而是等待第一个LPT32_ETR信号的有效沿到来。当第一个有效沿到来后，触发定时器开始自由计数，此后每个新的ETR有效沿都会清零计数器，并重新开始计数。根据外部输入ETR信号的实际频率，合理配置计数器工作时钟和溢出上限（LPTARR），可以保持定时器不会溢出。如果定时器出现溢出，则表示在规定时间间隔内没有预期的ETR事件到来，则定时器产生溢出中断，计数值回到0，并自动清除LPTEN结束计数过程。

LPT32_ETR信号首先经过LPTIM32工作时钟采样、同步后，可以在其上升沿、下降沿或上升下降沿触发计数器清零重新计数。由于需要使用CLK_CNT采样并识别LPT32_ETR信号的变化沿，这里要求ETR输入信号有效电平宽度必须大于CLK_CNT周期的2倍。软件可以通过LPTCFG.TRIGCFG

寄存器设置LPTIM32对LPT32_ETR的哪个边沿计数。

下图是timeout模式下使用LPT32_ETR上升沿清零，并最终溢出的例子。

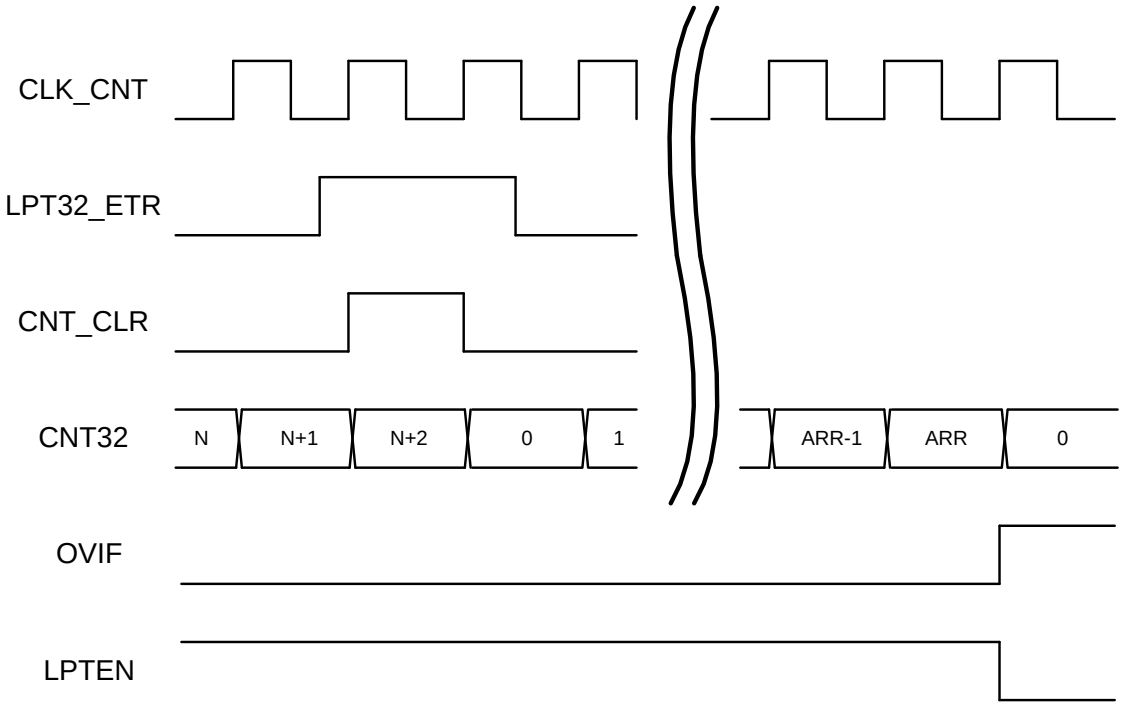


图 25-4TimeOut 模式

使用TimeOut模式，并使能LPTIM32中断，在芯片休眠时可以实现外部信号触发的超时唤醒功能。此时只要LPT32_ETR管脚上有周期性信号输入，就能使芯片保持休眠，而一旦超过规定时间内没有新的触发信号到来，LPTIM超时溢出中断将唤醒芯片。

25.4 捕捉比较功能

LPTIM32带有4个独立的32bit捕捉比较通道，以32bit定时器为时基，结合CCRx寄存器，可以实现两路32bit PWM输出，或32bit输入捕捉功能。

25.4.1 32bit PWM

LPTIM32的两个独立捕捉/比较通道都可以输出32bit PWM波形。PWM功能需要将捕捉/比较通道配置为比较输出。

使能PWM功能后LPTIM32从0x0000_0000开始计数，计数值等于比较值（CCRx）时输出置高，计数值等于目标值寄存器（LPTARR）时输出变低；PWM周期由ARR寄存器决定，占空比由CCRx寄存器决定。LPTCFG.POLARITY寄存器可以配置输出波形的极性。

实现PWM输出功能，需要将LPTCFG.CCxS配置为10，此时LPT_CHx成为输出通道，相应的GPIO自动使能输出功能（软件需将GPIO配置为数字外设功能）。

下图是PWM输出，POLARITY=1的例子。

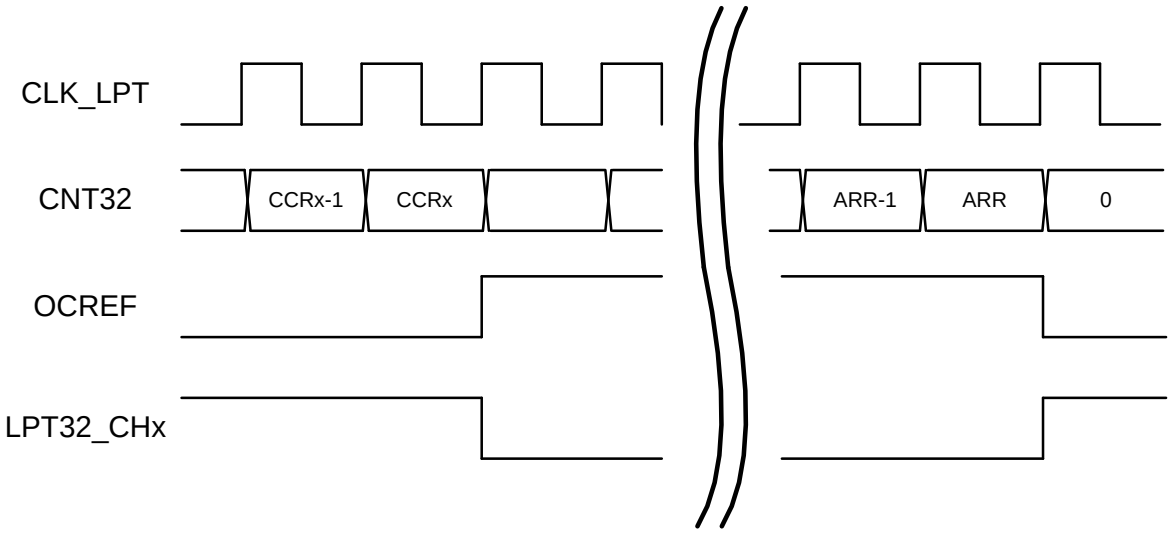


图 25-5PWM 输出

25.4.2 输入捕捉

LPTIM32的4个捕捉/比较通道可以实现4路独立的输入信号周期或电平宽度捕捉功能。输入信号捕捉功能可以配合DMA使用，实现多次连续捕捉结果的自动搬运。

输入捕捉可以配置为针对输入信号的上升沿、下降沿或上升下降沿进行捕捉。每次捕捉发生时，CAPxEDGE寄存器会指示当前捕捉到的是上升沿还是下降沿。

LPTIM32的通道1可以对外部引脚输入或者芯片内部时钟信号（LSCLK、RCMF_PSC）进行捕捉，对内部时钟信号的周期捕捉可以用于软件配合的时钟频率校准；而通道2、3、4只能对外部引脚输入信号进行捕捉。

使能输入模式后，32bit计数器作为时基自由计数，当被捕捉信号的有效边沿到来后，当前计数值被锁存入CCRx寄存器，并产生捕捉中断。软件或DMA读取CCRx寄存器时，硬件都会自动清除捕捉中断，此外捕捉中断也可以由软件写1清零。当捕捉中断未被清除时，又有新的捕捉事件到来，会置位捕捉冲突中断标志（CAPxOVR）。

下图是对输入信号上升下降沿进行捕捉的例子。

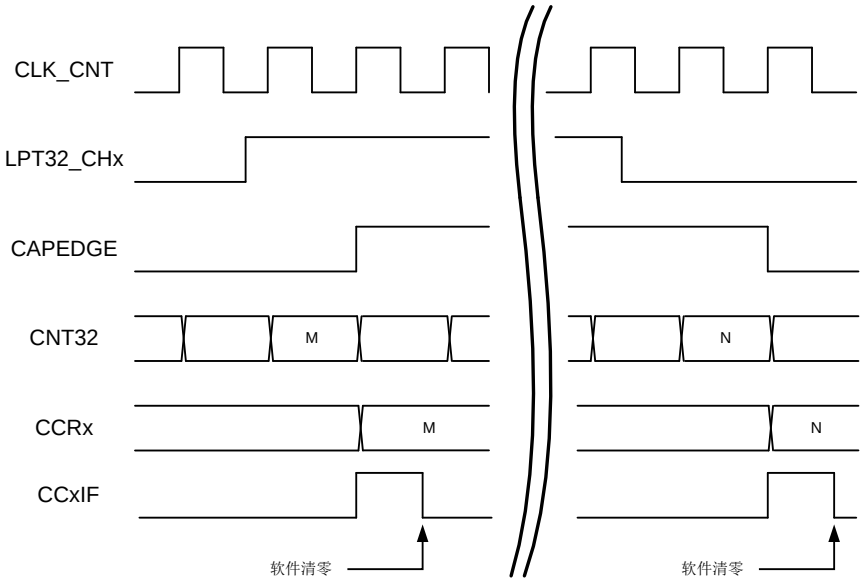


图 25-6PWM 输出

25.5 寄存器

模块基地址：0x4001_3400

offset 地址	名称	符号
0x00	LPTIM32 配置寄存器 （LPTIM32 Config Register）	LPTIM32_CFGR
0x04	LPTIM32 计数值寄存器 （LPTIM32 Counter Register）	LPTIM32_CNT
0x08	LPTIM32 捕捉比较控制和状态寄存器 （LPTIM32 Capture/Compare Control and Status Register）	LPTIM32_CCSR
0x0C	LPTIM32 目标值寄存器 （LPTIM32 Auto-Reload Register）	LPTIM32_ARR
0x10	LPTIM32 中断使能寄存器 （LPTIM32 Interrupt Enable Register）	LPTIM32_IER
0x14	LPTIM32 中断标志寄存器 （LPTIM32 Interrupt Status Register）	LPTIM32_ISR
0x18	LPTIM32 控制寄存器 （LPTIM32 Control Register）	LPTIM32_CR
0x20	LPTIM32 捕捉比较寄存器 1 （LPTIM32 Capture/Compare Register1）	LPTIM32_CCR1
0x24	LPTIM32 捕捉比较寄存器 2 （LPTIM32 Capture/Compare Register2）	LPTIM32_CCR2
0x28	LPTIM32 捕捉比较寄存器 3 （LPTIM32 Capture/Compare Register3）	LPTIM32_CCR4
0x2C	LPTIM32 捕捉比较寄存器 4 （LPTIM32 Capture/Compare Register4）	LPTIM32_CCR4

25.5.1 LPTIM32 配置寄存器（LPTIM32_CFGR）

名称	LPTIM32_CFGR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							ETR_AFEN
位权限	U-0							R/W-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	PSCSEL	-	DIVSEL			-	
位权限	U-0	R/W-0	U-0	R/W-000			U-0	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EDGESEL	TRIGCFG		-		ONST	TMOD	

位权限	R/W-0	R/W-00	U-0	R/W-0	R/W-00

位号	助记符	功能描述
31:25	-	**未实现：读为0**
24	**ETR_AFEN**	ETR 输入模拟滤波使能 (External Trigger input Analog Filter Enable) 0：关闭模拟滤波 1：使能模拟滤波，滤波宽度约 100ns
23:15	-	**未实现：读为0**
14	**PSCSEL**	时钟预分频输入选择 (Prescaler input Select) 0：CLKSEL 选择的时钟 1：LPTETRF 经过边沿选择选择的信号
13	-	**未实现：读为0**
12:10	**DIVSEL**	计数时钟分频选择 (Counter Clock Divider Select) 000：1 分频 001：2 分频 010：4 分频 011：8 分频 100：16 分频 101：32 分频 110：64 分频 111：128 分频
9:8	-	**未实现：读为0**
7	**EDGESEL**	ETR 输入边沿选择 (ETR Clock Edge Select) 0：LPT_ETR 的上升沿计数 1：LPT_ETR 的下降沿计数
6:5	**TRIGCFG**	外部触发边沿选择（需使用内部时钟同步采样 LPT_ETR）(ETR trigger Configuration) 00：LPT_ETR 输入信号上升沿触发 01：LPT_ETR 输入信号下降沿触发 10/11：外部输入信号上升下降沿触发
4:3	-	未实现：读为0
2	**ONST**	单次计数模式使能 (One State Timer enable) 0：连续计数模式：计数器被触发后保持运行，直到被关闭为止。计数器达到目标值后回到 0 重新开始计数，并产生溢出中断。 1：单次计数模式：计数器被触发后计数到目标值后回到 0，并自动停止，产生溢出中断。
1:0	**TMOD**	工作模式选择 (Timer operation Mode) 00：普通定时器模式 01：Trigger 脉冲触发计数模式 10：外部异步脉冲计数模式 11：Timeout 模式

25.5.2 LPTIM32 计数值寄存器（LPTIM32_CNT）

名称	LPTIM32_CNT							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CNT32[31:24]							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CNT32[23:16]							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT32[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT32[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	**CNT32**	32bit 计数器当前计数值(Counter 32bits-wide,read only)

25.5.3 LPTIM32 捕捉比较控制和状态寄存器（LPTIM32_CCSR）

名称	LPTIM32_CCSR							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-						CAP1SSEL	
位权限	U-0						R/W-00	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CAP4EDGE	CAP3EDGE	CAP2EDGE	CAP1EDGE	CC4P	CC3P	CC2P	CC1P
位权限	R-0	R-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CAPCFG4		CAPCFG3		CAPCFG2		CAPCFG1	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CC4S		CC3S		CC2S		CC1S	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

位号	位名	说明
31:26	--	未实现：读为0

位号	位名	说明
25:24	**CAP1SSEL**	通道 1 捕捉源选择(Capture channel 1 source select)，仅在 CH1 通道配置为输入捕捉时有效 00：LPT32_CH1 输入 01：LSCLK 10：RCMF_PSC 11：LPT32_CH1 输入
23	**CAP4EDGE**	通道 4 当前被捕捉的边沿，在 CC2IF 置位时更新(Channel 4 Captured Edge) 1：上升沿 0：下降沿
22	**CAP3EDGE**	通道 3 当前被捕捉的边沿，在 CC1IF 置位时更新(Channel 3 Captured Edge) 1：上升沿 0：下降沿
21	**CAP2EDGE**	通道 2 当前被捕捉的边沿，在 CC2IF 置位时更新(Channel2 Captured Edge) 1：上升沿 0：下降沿
20	**CAP1EDGE**	通道 1 当前被捕捉的边沿，在 CC1IF 置位时更新(Channel 1 Captured Edge) 1：上升沿 0：下降沿
19	**CC4P**	通道4比较输出波形极性选择 (Channel 4 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道4配置为输入捕捉功能时：通道4输入波形极性选择 (Channel 4 input polarity) 0：输入不取反 1：输入取反
18	**CC3P**	通道3比较输出波形极性选择 (Channel 3 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道3配置为输入捕捉功能时：通道3输入波形极性选择 (Channel 3 input polarity) 0：输入不取反 1：输入取反
17	**CC2P**	通道2比较输出波形极性选择 (Channel 2 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道2配置为输入捕捉功能时：通道2输入波形极性选择 (Channel 2 input polarity) 0：输入不取反 1：输入取反

位号	位名	说明
16	**CC1P**	通道1比较输出波形极性选择 (Channel 1 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道1配置为输入捕捉功能时：通道1输入波形极性选择 (Channel 1 input polarity) 0：输入不取反 1：输入取反
15:14	**CAPCFG4**	通道 4 捕捉边沿选择(Channel 4 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
13:12	**CAPCFG3**	通道 3 捕捉边沿选择(Channel 3 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
11:10	**CAPCFG2**	通道 2 捕捉边沿选择(Channel 2 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
9:8	**CAPCFG1**	通道 1 捕捉边沿选择(Channel 1 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
7:6	**CC4S**	通道 4 捕捉/比较功能使能(Channel 4 Capture/Compare Select) 00,11：禁止通道 4 捕捉/比较功能 01：使能通道 4 捕捉功能（LPT32_CH4 为输入） 10：使能通道4比较功能（LPT32_CH4为输出）
5:4	**CC3S**	通道 3 捕捉/比较功能使能(Channel 3 Capture/Compare Select) 00,11：禁止通道 3 捕捉/比较功能 01：使能通道 3 捕捉功能（LPT32_CH3 为输入） 10：使能通道 3 比较功能（LPT32_CH3 为输出）
3:2	**CC2S**	通道 2 捕捉/比较功能使能(Channel 2 Capture/Compare Select) 00,11：禁止通道 2 捕捉/比较功能 01：使能通道 2 捕捉功能（LPT32_CH2 为输入） 10：使能通道2比较功能（LPT32_CH2为输出）
1:0	**CC1S**	通道 1 捕捉/比较功能使能(Channel 1 Capture/Compare Select) 00,11：禁止通道 1 捕捉/比较功能 01：使能通道 1 捕捉功能（LPT32_CH1 为输入） 10：使能通道 1 比较功能（LPT32_CH1 为输出）

25.5.4 LPTIM32 目标值寄存器（LPTIM32_ARR）

名称	LPTIM32_ARR							
Offset	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	ARR[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	ARR[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ARR[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARR[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**ARR**	自动重载目标寄存器(Auto-Reload Register) 当计数器计数值等于 ARR 时，计数器回到初值重新开始向上计数

25.5.5 LPTIM32 中断使能寄存器（LPTIM32_IER）

名称	LPTIM32_IER							
Offset	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				OVR4IE	OVR3IE	OVR2IE	OVR1IE
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIGIE	OVIE	-		CC4IE	CC3IE	CC2IE	CC1IE
位权限	R/W-0	R/W-0	U-0		R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:12	--	**未实现：读为0**
11	**OVR4IE**	通道 4 捕捉溢出中断使能(Channel 4 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断

位号	位名	说明
10	**OVR3IE**	通道 3 捕捉溢出中断使能(Channel 3 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断
9	**OVR2IE**	通道 2 捕捉溢出中断使能(Channel 2 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断
8	**OVR1IE**	通道 1 捕捉溢出中断使能(Channel 1 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断
7	**TRIGIE**	外部触发到来中断使能位(External Trigger Interrupt Enable) 1：外部触发到来中断使能 0：外部触发到来中断禁止
6	**OVIE**	计数器溢出中断使能位(Counter Over-Flow Interrupt Enable) 1：计数器溢出中断使能 0：计数器溢出中断禁止
5:4	**--**	**未实现：读为0**
3	**CC4IE**	捕捉/比较通道 4 中断使能位(Capture/Compare channel 4 Interrupt Enable) 1：捕捉/比较通道 4 中断使能 0：捕捉/比较通道 4 中断禁止
2	**CC3IE**	捕捉/比较通道 3 中断使能位(Capture/Compare channel 3 Interrupt Enable) 1：捕捉/比较通道 3 中断使能 0：捕捉/比较通道 3 中断禁止
1	**CC2IE**	捕捉/比较通道 2 中断使能位(Capture/Compare channel 2 Interrupt Enable) 1：捕捉/比较通道 2 中断使能 0：捕捉/比较通道 2 中断禁止
0	**CC1IE**	捕捉/比较通道 1 中断使能位(Capture/Compare channel 1 Interrupt Enable) 1：捕捉/比较通道 1 中断使能 0：捕捉/比较通道 1 中断禁止

25.5.6 LPTIM32 中断标志寄存器（LPTIM32_ISR）

名称	**LPTIM32_ISR**							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							

位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				CAP4OVR	CAP3OVR	CAP2OVR	CAP1OVR
位权限	U-0				R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIGIF	OVIF	-		CC4IF	CC3IF	CC2IF	CC1IF
位权限	R/W-0	R/W-0	U-0		R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
31:12	--	**未实现：读为0**
11	**CAP4OVR**	通道 4 捕捉溢出，硬件置位，软件写 1 清零(Channel 4 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC4IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
10	**CAP3OVR**	通道 3 捕捉溢出，硬件置位，软件写 1 清零(Channel 3 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC3IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
9	**CAP2OVR**	通道 2 捕捉溢出，硬件置位，软件写 1 清零(Channel 2 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC2IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
8	**CAP1OVR**	通道 1 捕捉溢出，硬件置位，软件写 1 清零(Channel 1 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC1IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
7	**TRIGIF**	外部触发到来中断标志位，写 1 清零(External Trigger Interrupt Flag) 1：外部触发到来中断产生 0：无中断产生
6	**OVIF**	计数器溢出中断使能位，写 1 清零(Counter Over-Flow Interrupt Flag) 1：计数器溢出中断产生 0：无中断产生
5:4	--	**未实现：读为0**
3	**CC4IF**	捕捉/比较通道 4 中断标志，硬件置位，软件写 1 清零(Capture/Compare channel 4 Interrupt Flag) 1：计数器值和比较值 4 匹配，或者发生捕捉事件 0：无中断产生
2	**CC3IF**	捕捉/比较通道 3 中断标志，硬件置位，软件写 1 清零(Capture/Compare channel 3 Interrupt Flag) 1：计数器值和比较值 3 匹配，或者发生捕捉事件 0：无中断产生
1	**CC2IF**	捕捉/比较通道 2 中断标志，硬件置位，软件写 1 清零(Capture/Compare channel 2 Interrupt Flag) 1：计数器值和比较值 2 匹配，或者发生捕捉事件 0：无中断产生

位号	位名	说明
0	**CC1IF**	捕捉/比较通道 1 中断标志，硬件置位，软件写 1 清零 (Capture/Compare channel 1 Interrupt Flag) 1：计数器值和比较值 1 匹配，或者发生捕捉事件 0：无中断产生

25.5.7 LPTIM32 控制寄存器（LPTIM32_CR）

名称	LPTIM32_CR							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	**-**	**未实现：读为0**
0	**EN**	LPTIM32 使能位 (LPTIM32 Enable) 1：使能计数器计数 0：禁止计数器计数

25.5.8 LPTIM32 捕捉比较寄存器 1（LPTIM32_CCR1）

名称	LPTIM32_CCR1							
Offset	0x00000020							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CCR1[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CCR1[23:16]							

位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR1[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR1[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**CCR1**	捕捉/比较值寄存器 1 (Channel1 Capture/Compare Register)

25.5.9 LPTIM32 捕捉比较寄存器 2（LPTIM32_CCR2）

名称	**LPTIM32_CCR2**							
offset	0x00000024							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CCR2[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CCR2[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR2[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR2[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	**CCR2**	捕捉/比较值寄存器 2 (Channel2 Capture/Compare Register)

25.5.10 LPTIM32 捕捉比较寄存器 3（LPTIM32_CCR3）

名称	**LPTIM32_CCR3**							
offset	0x00000028							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CCR3[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CCR3[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR3[15:8]							

位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR3[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:0	**CCR3**	捕捉/比较值寄存器 3 (Channel3 Capture/Compare Register)

25.5.11 LPTIM32 捕捉比较寄存器 4（LPTIM32_CCR4）

名称	**LPTIM32_CCR4**							
offset	0x0000002C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CCR4[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CCR4[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR4[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR4[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:0	**CCR4**	捕捉/比较值寄存器 4 (Channel4 Capture/Compare Register)

26 16 位低功耗定时器（LPTIM16）

26.1 概述

LPTIM16是16bits低功耗定时/计数器模块。通过选择合适的工作时钟，LPTIM16在在各种低功耗模式下保持运行，并且只消耗很低的功耗。LPTIM16甚至可以在没有内部时钟的条件下工作，因此可实现休眠模式下的外部脉冲计数功能。此外，与外部输入的触发信号结合，可以实现低功耗超时唤醒功能。LPTIM16的主要特性有：

- 1 个独立的 16bit 向上计数器
- 3bit 异步时钟预分频器，8 种分频系数（1、2、4、8、16、32、64、128）
- 可选工作时钟：
  - 内部时钟源：LSCLK、RCMF、APBCLK、PLL_L
  - 外部时钟源：LPT16_ETR（带有模拟滤波）
- 2 通道 16bit 捕捉/比较寄存器
- 16bit 自动重载寄存器
- 输入极性选择
- 无时钟外部脉冲计数
- 外部触发的休眠超时唤醒
- 16bit PWM 输出
- 16bit 输入信号捕捉
- 触发信号输出
- 双通道正交编码器

26.2 结构框图

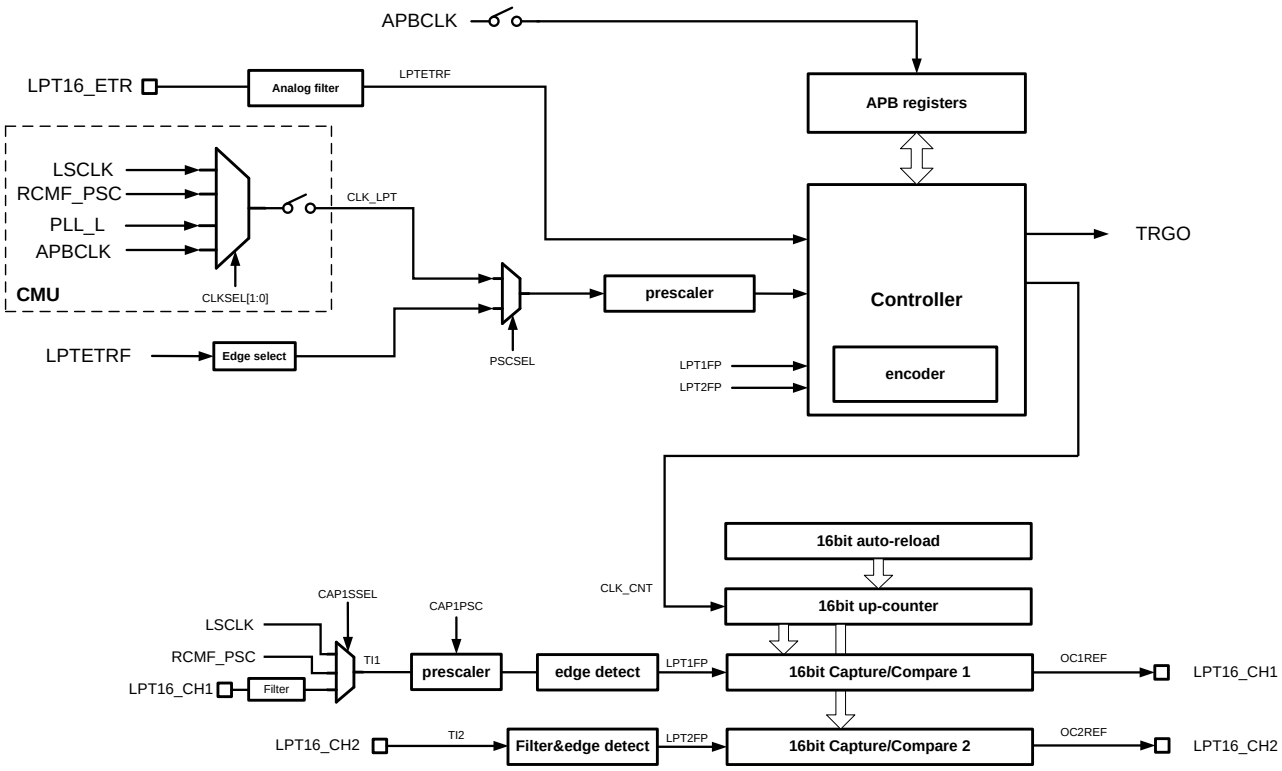


图 26-1 LPTIM16 结构框图

26.3 时钟和复位

LPTIM16的控制和状态寄存器都位于APB总线，因此软件访问寄存器前必须先使能外设总线时钟，详情参见10时钟管理单元（CMU）。

LPTIM16定时器的工作时钟独立于系统总线时钟，可以从多个独立时钟源中选择。通过配置外设独立工作时钟控制寄存器2可以选择LPTIM16的计数时钟源。为了保证定时器工作稳定可靠，禁止在EN为1的情况下修改计数时钟。

在选择了合适的计数时钟之后，还可以通过DIVSEL寄存器对其进行预分频，以获得更低的工作时钟频率。同样，必须在EN为0的情况下修改DIVSEL。

LPTIM16模块可以通过操作LPT16RST寄存器来复位和撤销复位，详情参见**7.8.7APB外设复位寄存器**。

26.4 定时器功能

LPTIM16支持4种定时器工作模式：普通定时器、外部脉冲触发计数、外部异步脉冲计数、Timeout模式。

26.4.1 普通定时器

当LPTCFG.TMODE=00时，LPTIM16为普通定时器工作模式

- 使用多路选择后的CLK_LPT时钟计数
- 需要配置CMU模块中的OPCCON2.LPTCKS寄存器，选择合适的计数时钟
- LPTEN使能置位后有两个计数时钟的同步过程
- 使能后定时器即开始向上计数，直到计数值等于LPTARR

单次计数和连续计数

LPTIM16有两种计数模式——单次计数和连续计数。

连续计数模式：计数器启动后保持运行，直到被关闭为止。计数器达到目标值（LPTARR）后回到0重新开始计数，并产生溢出中断。

单次计数模式：计数器被触发后计数到目标值（LPTARR）后回到0，并自动停止，产生溢出中断，同时硬件自动清除LPTEN。

26.4.2 外部脉冲触发计数

外部脉冲触发计数模式（LPTCFG.TMODE=01）下，LPTIM16将LPT16_ETR引脚输入的信号作为触发信号使用。LPT16_ETR信号首先经过LPTIM16工作时钟采样、同步后，可以在其上升沿、下降沿或上升下降沿触发定时器递增。由于需要使用CLK_LPT采样并识别LPT16_ETR信号的变化沿，这里要求ETR输入信号有效电平宽度必须大于CLK_LPT周期的2倍。软件可以通过LPTCFG.TRIGCFG寄存器设置LPTIM16对LPT16_ETR的哪个边沿计数。

下图举例说明了LPT16_ETR触发计数，上升沿有效的情况。

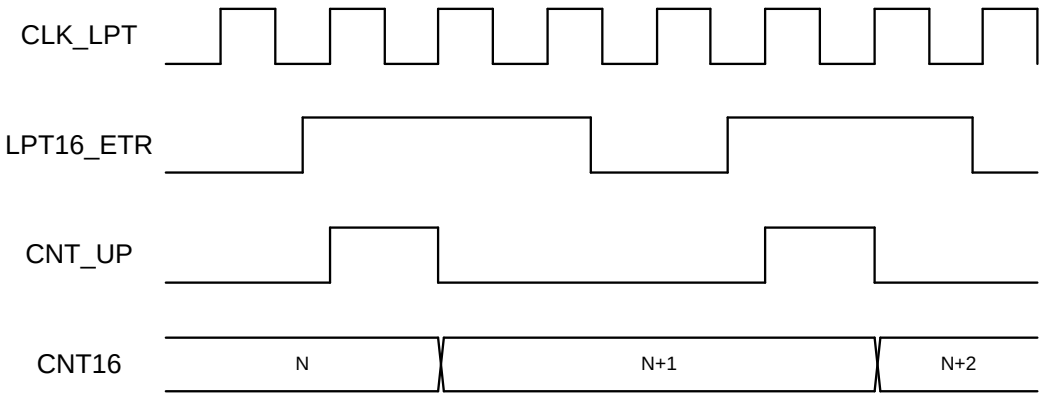


图 26-2 外部 ETR 脉冲上升沿触发计数

26.4.3 外部异步脉冲计数

外部异步脉冲计数模式（LPTCFG.TMODE=10）下，LPTIM16将LPT16_ETR引脚输入的信号直接作为计数时钟使用（要配置PSCSEL=1）。这种情况下，LPTIM16全异步工作，不需要使能任何内部时钟。软件可以通过LPTCFG.EDGESEL来选择定时器使用ETR上升沿还是下降沿计数。由于这种模式下LPT16_ETR引脚上的任何干扰信号都有可能引起定时器误动作，因此推荐使能ETR输入模拟滤波功能，能够滤除大约100ns以内的glitch信号。

下图举例说明了外部异步脉冲计数，下降沿有效的情况。

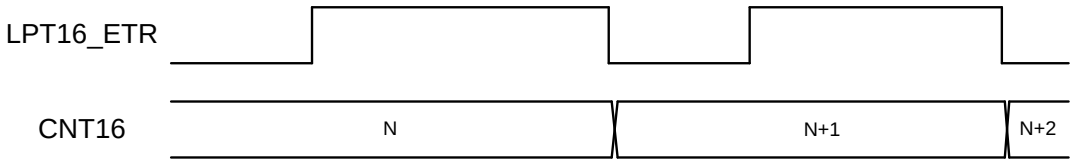


图 26-3 外部 ETR 脉冲异步计数（下降沿）

26.4.4 Timeout 模式

Timeout模式（LPTCFG.TMODE=11）下，LPTIM16将LPT16_ETR引脚输入的信号作为触发信号使用，定时器使用内部时钟CLK_LPT工作。Timeout模式下定时器启动后，不会立即开始计数，而是等待第一个LPT16_ETR信号的有效沿到来。当第一个有效沿到来后，触发定时器开始自由计数，此后每个新的ETR有效沿都会清零计数器，并重新开始计数。根据外部输入ETR信号的实际频率，合理配置计数器工作时钟和溢出上限（LPTARR），可以保持定时器不会溢出。如果定时器出现溢出，则表示在规定时间间隔内没有预期的ETR事件到来，则定时器产生溢出中断，计数值回到0，

并自动清除LPTEN结束计数过程。

LPT16_ETR信号首先经过LPTIM16工作时钟采样、同步后，可以在其上升沿、下降沿或上升下降沿触发计数器清零重新计数。由于需要使用CLK_LPT采样并识别LPT16_ETR信号的变化沿，这里要求ETR输入信号有效电平宽度必须大于CLK_LPT周期的2倍。软件可以通过LPTCFG.TRIGCFG寄存器设置LPTIM16对LPT16_ETR的哪个边沿计数。

下图是timeout模式下使用LPT16_ETR上升沿清零，并最终溢出的例子。

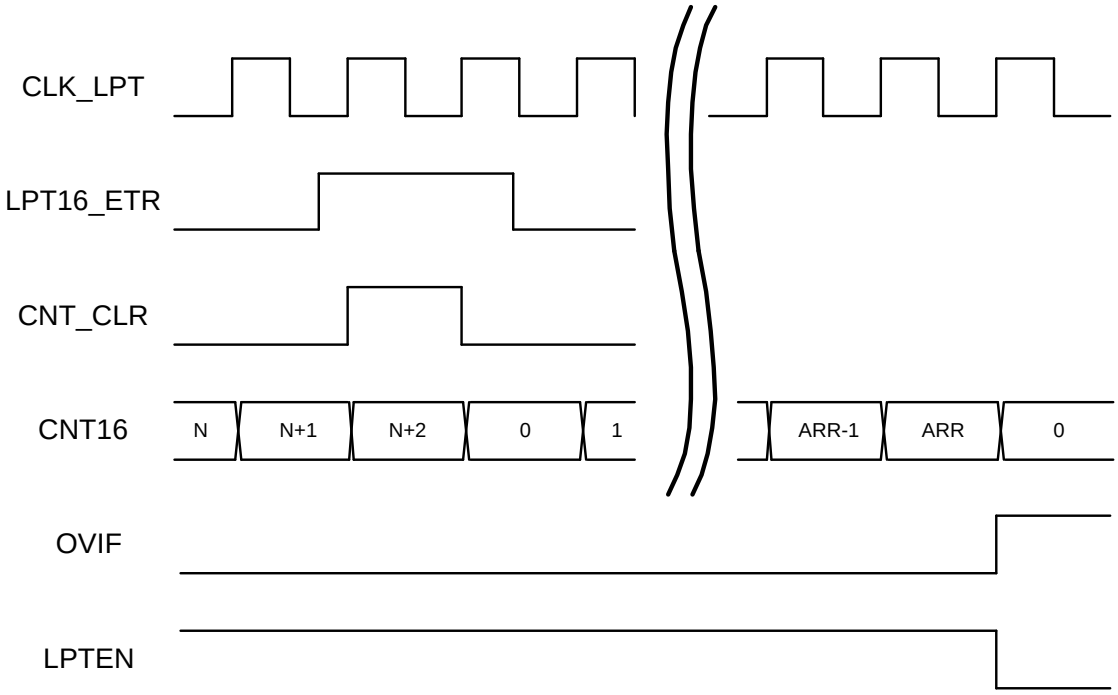


图 26-4TimeOut 模式

使用TimeOut模式，并使能LPTIM中断，在芯片休眠时可以实现外部信号触发的超时唤醒功能。此时只要LPT16_ETR管脚上有周期性信号输入，就能使芯片保持休眠，而一旦超过规定时间内没有新的触发信号到来，LPTIM超时溢出中断将唤醒芯片。

26.5 捕捉比较功能

LPTIM16带有两个独立的16bit捕捉比较通道，以16bit定时器为时基，结合CCRx寄存器，可以实现两路16bit PWM输出，或16bit输入捕捉功能。

26.5.1 16bit PWM

LPTIM16的两个独立捕捉/比较通道都可以输出16bit PWM波形。PWM功能需要将捕捉/比较通道配置为比较输出。

使能PWM功能后LPTIM16从0x0000_0000开始计数，计数值等于比较值（CCRx）时输出置高，计数值等于目标值寄存器（LPTARR）时输出变低；PWM周期由ARR寄存器决定，占空比由CCRx寄存器决定。LPTCFG.POLARITY寄存器可以配置输出波形的极性。

实现PWM输出功能，需要将LPTCFG.CCxS配置为10，此时LPT_CHx成为输出通道，相应的GPIO自动使能输出功能（软件需将GPIO配置为数字外设功能）。

下图是PWM输出，POLARITY=1的例子。

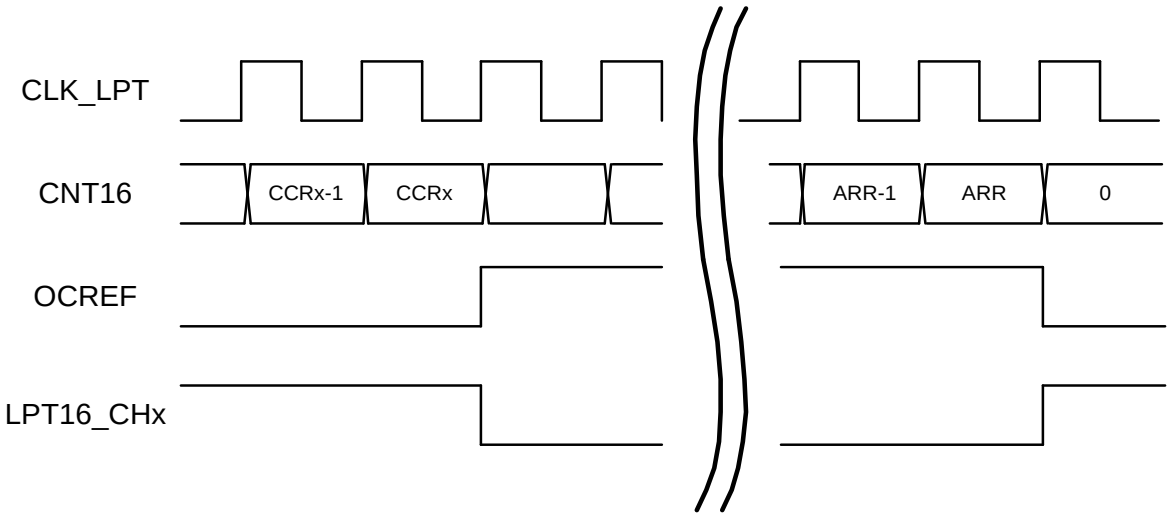


图 26-5PWM 输出

26.5.2 输入捕捉

LPTIM16的两个捕捉/比较通道可以实现两路独立的输入信号周期或电平宽度捕捉功能。输入信号捕捉功能可以配合DMA使用，实现多次连续捕捉结果的自动搬运。

输入捕捉可以配置为针对输入信号的上升沿、下降沿或上升下降沿进行捕捉。每次捕捉发生时，CAPxEDGE寄存器会指示当前捕捉到的是上升沿还是下降沿。

LPTIM16的通道1可以对外部引脚输入或者芯片内部时钟信号进行捕捉，对内部时钟信号的周期捕捉可以用于软件配合的时钟频率校准；而通道2只能对外部引脚输入信号进行捕捉。通道1内置预分

频器，经过对输入信号分频，可以对高频时钟进行分频后的周期捕捉和校准。

使能输入模式后，16bit计数器作为时基自由计数，当被捕捉信号的有效边沿到来后，当前计数值被锁存入CCRx寄存器，并产生捕捉中断；软件读取CCRx寄存器时，硬件都会自动清除捕捉中断，此外捕捉中断也可以由软件写1清零。当捕捉中断未被清除时，又有新的捕捉事件到来，会置位捕捉冲突中断标志（CAPxOVR）。

下图是对输入信号上升下降沿进行捕捉的例子。

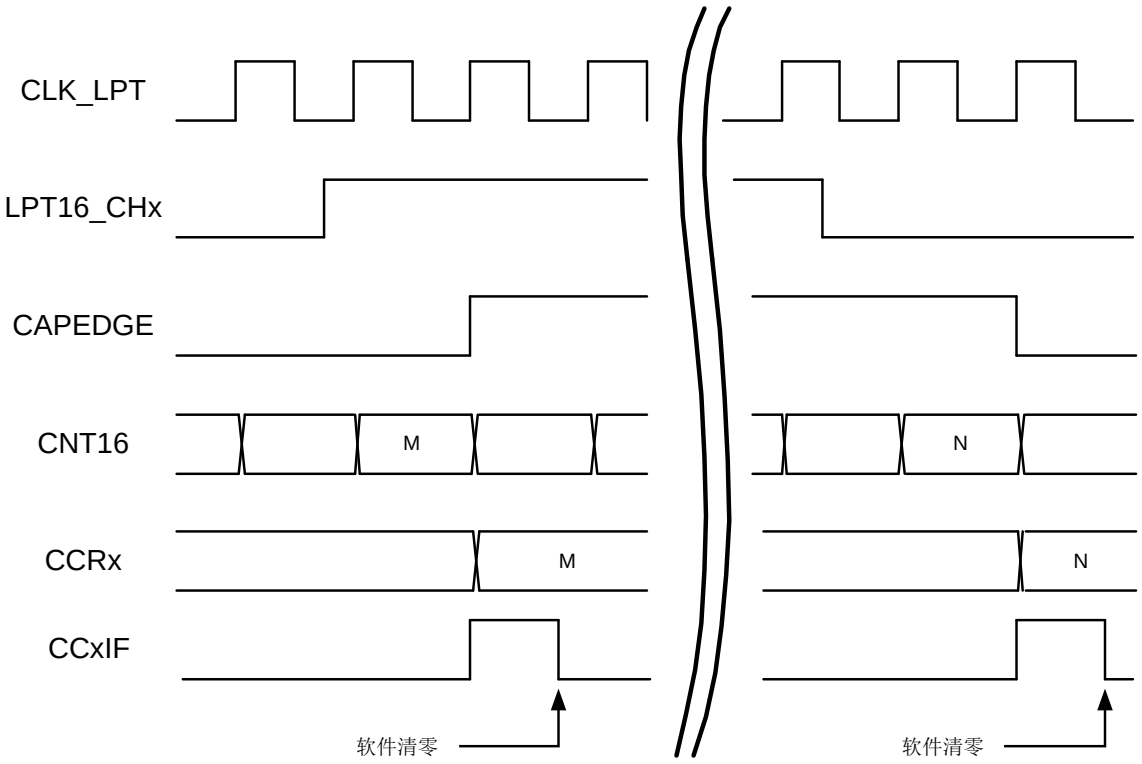


图 26-6 输入信号边沿捕捉

26.5.3 输入数字滤波

两个输入通道可以独立使能或关闭输入数字滤波功能。使能数字滤波的情况下，使用CLK_LPT计数时钟连续采样输入信号三次，相同电平认为有效。

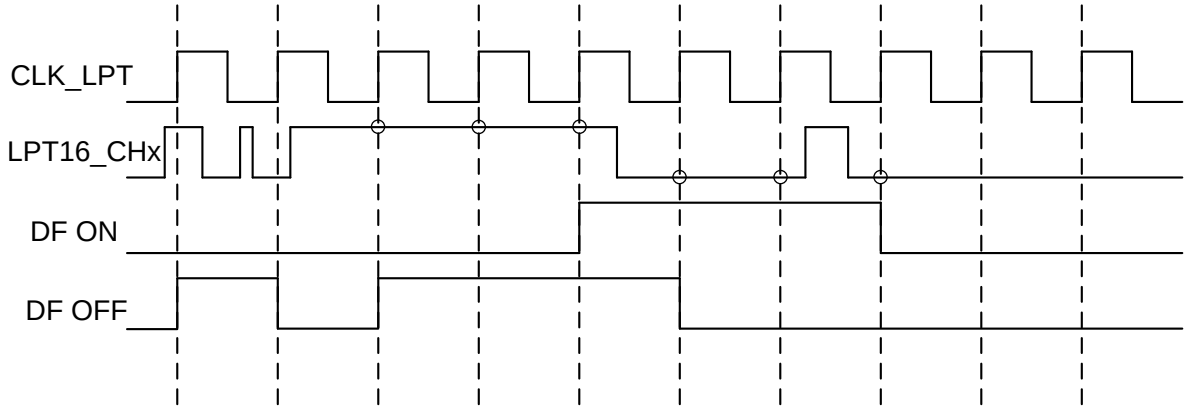


图 26-7 通道输入数字滤波

26.6 正交编码器

编码器接口模式涉及到两个外部输入信号，LPTIM16根据其中一个信号的边沿相对于另一个信号的电平来决定递增还是递减计数值。下表是计数方式与两路输入信号之间的关系：

有效沿	对应信号的电平（LPT1FP对应LPT2FP，LPT2FP对应LPT1FP）	LPT1FP信号		LPT2FP信号	
		上升	下降	上升	下降
仅在LPT1FP处计数	高	递减	递增	不计数	不计数
	低	递增	递减	不计数	不计数
仅在LPT2FP处计数	高	不计数	不计数	递增	递减
	低	不计数	不计数	递减	递增
在LPT1FP和LPT2FP处均计数	高	递减	递增	递增	递减
	低	递增	递减	递减	递增

表 26-1 encoder interface 计数方式

比如在计数器以LPT1FP信号为时钟计数时，如果LPT1FP上升沿采样到LPT2FP为高电平，则计数器递减；如果LPT1FP下降沿采样到LPT2FP为高电平，则计数器递增。

下图为编码器在LPT1FP和LPT2FP边沿同时计数的例子。由于CC1P能够控制输入信号LPT16_CH1的极性，所以当CC1P为1时输入取反，相应的计数器增减方向也会反向。

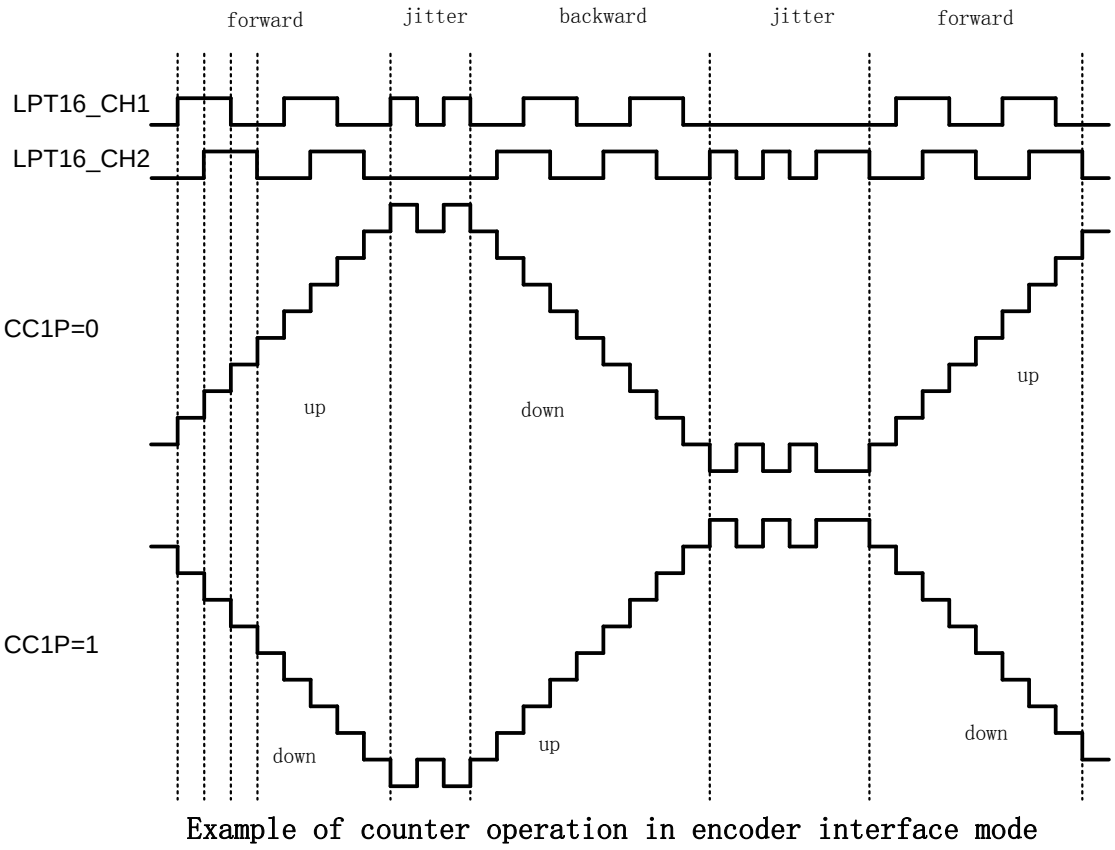


图 26-8 编码器模式下的计数器操作实例

正交编码信号使用LPT16_CHx输入，可以选择对输入信号是否进行数字滤波。注意LPT16_CH1通道上还有预分频电路，在进行正交编码计数时应关闭预分频。

QDIR寄存器用于表示当前输入信号相位关系，当CH1相位领先于CH2时，QDIR=0，反之QDIR=1，此寄存器只读。

当CH1和CH2发生相位翻转时，QDCIF中断标志置位，表示出现换向，如果QDCIE寄存器置位，则产生中断事件。

编码模式输入通道需进行如下设置：

- 在GPIO模块中，配置相应管脚为LPT16_CH1，LPT16_CH2功能
- 选择输入通道，配置LPTIM_CCSR.CC1S=01，LPTIM_CCSR.CC2S=01
- 选择计数有效沿（输入信号极性），配置LPTIM_CCSR.CC1P和CC2P
- 设定编码器模式，配置LPTIM_CFGR.QEMD寄存器
- 使能LPTIM16，置位LPTIM_CR.EN

26.7 寄存器

模块基地址：0x4001_8800

offset 地址	名称	符号
LPTIM16(模块起始地址:0x40018800)		
0x00	LPTIM16 配置寄存器 (LPTIM16 Config Register)	LPTIM16_CFGR
0x04	LPTIM16 计数寄存器 （LPTIM16 Counter Register）	LPTIM16_CNT
0x08	LPTIM16 捕捉比较控制和状态寄存器 （LPTIM16 Capture/Compare Control and Status Register）	LPTIM16_CCSR
0x0C	LPTIM16 目标值寄存器 （LPTIM16 Auto-Reload Register）	LPTIM16_ARR
0x10	LPTIM16 中断使能寄存器 （LPTIM16 Interrupt Enable Register）	LPTIM16_IER
0x14	LPTIM16 中断标志寄存器 （LPTIM16 Interrupt Status Register）	LPTIM16_ISR
0x18	LPTIM16 控制寄存器 （LPTIM16 Control Register）	LPTIM16_CR
0x20	LPTIM16 捕捉比较寄存器 1 （LPTIM16 Capture/Compare Register1）	LPTIM16_CCR1
0x24	LPTIM16 捕捉比较寄存器 2 （LPTIM16 Capture/Compare Register2）	LPTIM16_CCR2

26.7.1 LPTIM16 配置寄存器（LPTIM16_CFGR）

名称	LPTIM16_CFGR							
地址	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							ETR_AFEN
位权限	U-0							R/W-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					MMS		
位权限	U-0					R/W-000		
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	PSCSEL	-	DIVSEL			-	
位权限	U-0	R/W-0	U-0	R/W-000			U-0	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EDGESEL	TRIGCFG		QEMD		ONST	TMOD	
位权限	R/W-0	R/W-00		R/W-00		R/W-0	R/W-00	

位号	位名	说明
31:25	--	**未实现：读为0**
24	**ETR_AFEN**	LPT16_ETR 输入模拟滤波使能(External Trigger input Analog Filter Enable) 0：关闭模拟滤波 1：使能模拟滤波，滤波宽度约 100ns
23:19	--	未实现：读为0
18:16	**MMS**	主机模式选择，用于配置主机模式下向从机发送的同步触发信号（TRGO）源 000：RFU 001：计数器使能信号 EN 被用作 TRGO 010：UE（update event）信号被用作 TRGO 011：比较脉冲，如果 CC1IF 标志将要置位，TRGO 输出一个正脉冲 100：OC1REF 用作 TRGO 101：OC2REF 用作 TRGO 110：RFU 111：RFU 注意：从机必须事先使能工作时钟，才能接收主机定时器发送的 TRGO
15	--	未实现：读为0
14	**PSCSEL**	时钟预分频输入选择(Prescaler input Select) 0：CLKSEL 选择的时钟 1：LPTETRF 经过边沿选择的信号
13	--	未实现：读为0
12:10	**DIVSEL**	计数时钟分频选择(Counter Clock Divider Select) 000：1 分频 001：2 分频 010：4 分频 011：8 分频 100：16 分频 101：32 分频 110：64 分频 111：128 分频
9:8	--	未实现：读为0
7	**EDGESEL**	ETR 输入边沿选择(ETR Clock Edge Select) 0：LPT_ETR 的上升沿计数 1：LPT_ETR 的下降沿计数
6:5	**TRIGCFG**	外部触发边沿选择（需使用内部时钟同步采样 LPT_ETR）(ETR trigger Configuration) 00: LPT_ETR 输入信号上升沿触发 01: LPT_ETR 输入信号下降沿触发 10/11: 外部输入信号上升下降沿触发

位号	位名	说明
4:3	**QEMD**	正交编码器模式 (Quad encoder mode)，仅TMODE=00时有效 00：关闭正交编码器 01：Encoder 模式 1；计数器使用 LPT2FP 边沿，根据 LPT1FP 电平高低来计数 10：Encoder 模式 2；计数器使用 LPT1FP 边沿，根据 LPT2FP 电平高低来计数 11：Encoder 模式 3；计数器同时使用 LPT1FP 和 LPT2FP 边沿，根据其他输入信号电平来计数
2	**ONST**	单次计数模式使能(One State Timer) 0：连续计数模式：计数器被触发后保持运行，直到被关闭为止。计数器达到目标值后回到 0 重新开始计数，并产生溢出中断。 1：单次计数模式：计数器被触发后计数到目标值后回到 0，并自动停止，产生溢出中断。
1:0	**TMODE**	工作模式选择(Timer operation Mode) 00：普通定时器模式 01：Trigger 脉冲触发计数模式 10：外部异步脉冲计数模式 11：Timeout 模式

26.7.2 LPTIM16 计数值寄存器（LPTIM16_CNT）

名称	LPTIM16_CNT							
地址	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT16[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT16[7:0]							
位权限	R-0000 0000							

位号	位名	说明
31:16	**--**	未实现：读为0
15:0	**CNT16**	16bit 计数器当前计数值(Counter 16bits-wide)

26.7.3 LPTIM16 捕捉比较控制和状态寄存器（LPTIM16_CCSR）

名称	LPTIM16_CCSR							
地址	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CAP1PSC						CAP1SSEL	
位权限	R/W-00 0000						R/W-00	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		CAP2EDGE	CAP1EDGE	-	-	CC2P	CC1P
位权限	U-0		R-0	R-0	U-0	U-0	R/W-0	R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-		CC2DF	CC1DF	CAPCFG2		CAPCFG1	
位权限	U-0		R/W-0	R/W-0	R/W-00		R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				CC2S		CC1S	
位权限	U-0				R/W-00		R/W-00	

位号	位名	说明
31:26	**CAP1PSC**	通道1输入预分频 (Capture channel 1 prescaler) 0x00：不分频 0x01：2分频 0x02：3分频 …… 0x3F：64分频 分频比例为CAP1PSC+1
25:24	**CAP1SSEL**	通道 1 捕捉源选择(Capture channel 1 source select)，仅在 CH1 通道配置为输入捕捉时有效 00：LPT16_CH1 输入 01：LSCLK 10：RCMF_PSC 11：RFU
23	--	未实现：读为0
22	--	未实现：读为0
21	**CAP2EDGE**	通道 2 当前被捕捉的边沿，在 CC2IF 置位时更新(Channel2 Captured Edge) 1：上升沿 0：下降沿
20	**CAP1EDGE**	通道 1 当前被捕捉的边沿，在 CC1IF 置位时更新(Channel 1 Captured Edge) 1：上升沿 0：下降沿
19	--	未实现：读为0
18	--	未实现：读为0

位号	位名	说明
17	**CC2P**	通道2配置为比较功能时：通道2比较输出波形极性选择 (Channel 2 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道2配置为输入捕捉功能时：通道2输入波形极性选择 (Channel 2 input polarity) 0：输入不取反 1：输入取反
16	**CC1P**	通道1比较输出波形极性选择 (Channel 1 compare output Polarity) 0：正极性波形，起始为低，计数值==比较值时置高，计数值==ARR时恢复为低 1：负极性波形，正极性波形取反
		通道1配置为输入捕捉功能时：通道1输入波形极性选择 (Channel 1 input polarity) 0：输入不取反 1：输入取反
15:14	--	未实现：读为0
13	**CC2DF**	通道2数字滤波使能，1有效(Channel 2 digital filter enable)
12	**CC1DF**	通道1数字滤波使能，1有效 (Channel 1 digital filter enable)
11:10	**CAPCFG2**	通道 2 捕捉边沿选择(Channel 2 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
9:8	**CAPCFG1**	通道 1 捕捉边沿选择(Channel 1 Capture edge Config) 00：上升沿捕捉 01：下降沿捕捉 10：上升下降沿捕捉 11：RFU
7:6	--	未实现：读为0
5:4	--	未实现：读为0
3:2	**CC2S**	通道 2 捕捉/比较功能使能(Channel 2 Capture/Compare Select) 00,11：禁止通道 2 捕捉/比较功能 01：使能通道 2 捕捉功能（LPT16_CH2 为输入） 10：使能通道2比较功能（LPT16_CH2为输出）
1:0	**CC1S**	通道 1 捕捉/比较功能使能(Channel 1 Capture/Compare Select) 00,11：禁止通道 1 捕捉/比较功能 01：使能通道 1 捕捉功能（LPT16_CH1 为输入） 10：使能通道 1 比较功能（LPT16_CH1 为输出）

26.7.4 LPTIM16 目标值寄存器（LPTIM16_ARR）

名称	LPTIM16_ARR							
地址	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ARR[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ARR[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:16	--	未实现：读为0
15:0	**ARR**	自动重载目标寄存器(Auto-Reload Register) 当计数器计数值等于 ARR 时，计数器回到初值重新开始向上计数

26.7.5 LPTIM16 中断使能寄存器（LPTIM16_IER）

名称	LPTIM16_IER							
地址	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						OVR2IE	OVR1IE
位权限	U-0						R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIGIE	OVIE	QDCIE	-			CC2IE	CC1IE
位权限	R/W-0	R/W-0	R/W-0	U-0			R/W-0	R/W-0

位号	位名	说明
31:10	--	**未实现：读为0**
9	**OVR2IE**	通道 2 捕捉溢出中断使能(Channel 2 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断

位号	位名	说明
8	**OVR1IE**	通道 1 捕捉溢出中断使能(Channel 1 Over-Capture Interrupt Enable) 1：允许中断 0：禁止中断
7	**TRIGIE**	外部触发到来中断使能位(External Trigger Interrupt Enable) 1：外部触发到来中断使能 0：外部触发到来中断禁止
6	**OVIE**	计数器溢出中断使能位(Counter Over-Flow Interrupt Enable) 1：计数器溢出中断使能 0：计数器溢出中断禁止
5	**QDCIE**	Quadrature Decoder 方向改变中断使能 (Quad-decoder Interrupt Enable) 1：使能 QDCIF 中断 0：禁止 QDCIF 中断
4:2	**--**	**未实现：读为0**
1	**CC2IE**	捕捉/比较通道 2 中断使能位(Capture/Compare channel 2 Interrupt Enable) 1：捕捉/比较通道 2 中断使能 0：捕捉/比较通道 2 中断禁止
0	**CC1IE**	捕捉/比较通道 1 中断使能位(Capture/Compare channel 1 Interrupt Enable) 1：捕捉/比较通道 1 中断使能 0：捕捉/比较通道 1 中断禁止

26.7.6 LPTIM16 中断标志寄存器（LPTIM16_ISR）

名称	**LPTIM16_ISR**							
地址	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名			QDIR	-			CAP2OVR	CAP1OVR
位权限			R-0	U-0			R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIGIF	OVIF	QDCIF	-			CC2IF	CC1IF
位权限	R/W-0	R/W-0	R/W-0	U-0			R/W-0	R/W-0

位号	位名	说明
31:14	**--**	**未实现：读为0**

位号	位名	说明
13	**QDIR**	Quadrature Decoder 方向寄存器 (Quad-decoder Direction) 0：CH1 领先于 CH2 1：CH1 滞后于 CH2
12:10	--	**未实现：读为0**
9	**CAP2OVR**	通道 2 捕捉溢出，硬件置位，软件写 1 清零(Channel 2 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC2IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
8	**CAP1OVR**	通道 1 捕捉溢出，硬件置位，软件写 1 清零(Channel 1 Over-Capture Interrupt Flag) 1：输入捕捉模式下，CC1IF 为 1 时出现新的捕捉，发生 overrun 0：没有发生 overrun
7	**TRIGIF**	外部触发到来中断标志位，写 1 清零(External Trigger Interrupt Flag) 1：外部触发到来中断产生 0：无中断产生
6	**OVIF**	计数器溢出中断使能位，写 1 清零(Counter Over-Flow Interrupt Flag) 1：计数器溢出中断产生 0：无中断产生
5	**QDCIF**	Quadrature Decoder 方向改变中断，硬件置位，软件写 1 清零(Quad-decoder Direction Change Interrupt Flag) 0：没有改变方向 1：方向改变
4:2	--	**未实现：读为0**
1	**CC2IF**	捕捉/比较通道 2 中断标志，硬件置位，软件写 1 清零(Capture/Compare channel 2 Interrupt Flag) 1：计数器值和比较值 2 匹配，或者发生捕捉事件 0：无中断产生
0	**CC1IF**	捕捉/比较通道 1 中断标志，硬件置位，软件写 1 清零(Capture/Compare channel 1 Interrupt Flag) 1：计数器值和比较值 1 匹配，或者发生捕捉事件 0：无中断产生

26.7.7 LPTIM16 控制寄存器（LPTIM16_CR）

名称	LPTIM16_CR							
地址	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

位号	位名	说明
31:1	--	**未实现：读为0**
0	**EN**	LPTIM16 使能位(LPTIM16 Enable) 1：使能计数器计数 0：禁止计数器计数

26.7.8 LPTIM16 捕捉比较寄存器 1（LPTIM16_CCR1）

名称	LPTIM16_CCR1							
地址	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR1[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR1[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:16	--	**未实现：读为0**
15:0	**CCR1**	捕捉/比较值寄存器 1 (Channel1 Capture/Compare Register)

26.7.9 LPTIM16 捕捉比较寄存器 2（LPTIM16_CCR2）

名称	LPTIN_CCR2							
地址	0x24							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CCR2[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCR2[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:16	**--**	**未实现：读为0**
15:0	**CCR2**	捕捉/比较值寄存器 2 (Channel2 Capture/Compare Register)

27 积分脉冲定时器（IPTIM）

27.1 概述

IPTIM是一组具有数值积分、脉冲输出功能的特殊定时器，可用于电能计量应用中的功率积分和能量-脉冲转换，实现常数计量功能。

常数计量的主要特性有：

- 32bit 输入功率寄存器
- 32bit 功率积分计数器
- 16bit 脉冲频率寄存器
- 计量脉冲输出功能
- 可选工作时钟：
  - 内部时钟源：LSCLK、PLL_L、APBCLK、RCHF
  - 支持时钟预分频
- 可以在芯片休眠时工作

27.2 结构框图

IPTIM模块的顶层框图如下，共包含4个独立通道，每个通道可以单独工作。

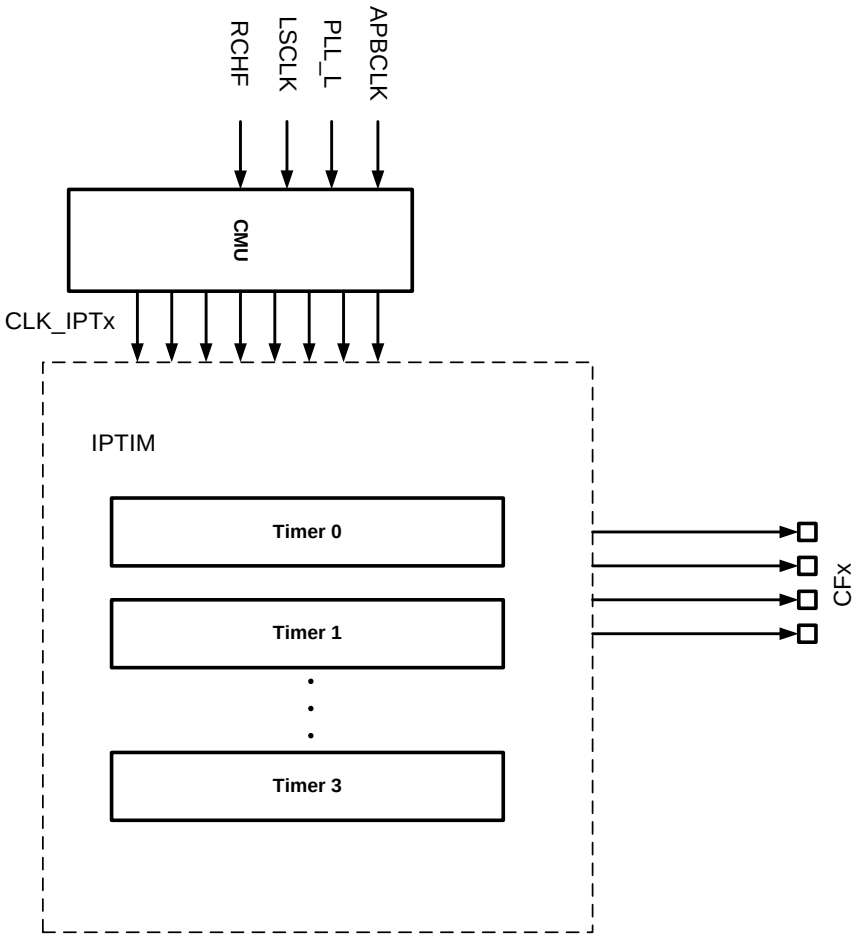


图 27-1IPTIM 顶层框图

27.3 时钟和复位

IPTIM可以使用多个时钟工作，能够独立于系统总线时钟，并且每个通道单独选择工作时钟。详情参见CMU章节。

注意：寄存器总线时钟APBCLK频率必须大于等于定时器工作时钟CLK_IPTx。

IPTIM每个通道都有独立的外设复位控制，详情参见RMU章节。

27.4 常数计量模式

27.4.1 概述

IPTIM支持电能计量应用中的常数计量模式使用。

IPTIM单个通道用于常数计量时，结构框图如下。

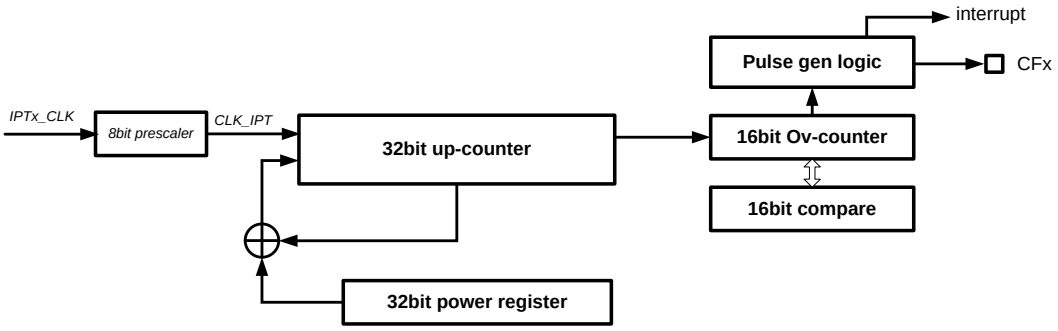


图 27-2IPTIM 单通道常数计量结构框图

注意power register只能在IPTEN=0的情况下改写。

27.4.2 时钟预分频

IPTIM进行常数计量时，计数器工作时钟固定为1.024MHz或者32768Hz。
使用常数计量前，软件必须通过预分频寄存器将输入时钟分频到上述两个目标频率。
假设使用PLL_L工作，PLL_L默认为16.384MHz，需进行16分频得到1.024MHz。

27.4.3 工作原理

在常数计量模式下，每个CLK_IPT时钟周期对32bit计数器进行积分累加，累加数据来自于32bit IPTIMx_PWR寄存器。此时IPTIMx_PWR作为积分参数输入使用，通常由软件写入有功功率或无功功率，作为能量积分的输入。32bit IPTIMx_CNTR则保存能量积分结果。
积分开始后，IPTIMx_CNTR在每个时钟周期累加IPTIMx_PWR中的数据，累加采用循环溢出模式，累加值超过满幅后循环到0继续累加，不丢弃尾数，同时产生溢出信号给后级16bit IPTIMx_PER寄存器进行进一步累加。
比如：
IPTIMx_PWR=0x0000 0300
当前时钟周期Counter=0xFFFF FF00，则经过一个时钟周期后计数器溢出，IPTIMx_CNTR = 0x0000 0200

16bit IPTIMx_PER在每次IPTIMx_CNTR溢出后递增1LSB，IPTIMx_ECR则保存目标值；当IPTIMx_PER = IPTIMx_ECR时，置位能量溢出中断，能量累加寄存器递增1LSB，输出能量脉冲，同时自动清零IPTIMx_PER。
常数计量模式下，IPTIMx_PER可以配置为读清零，或者读不清零。

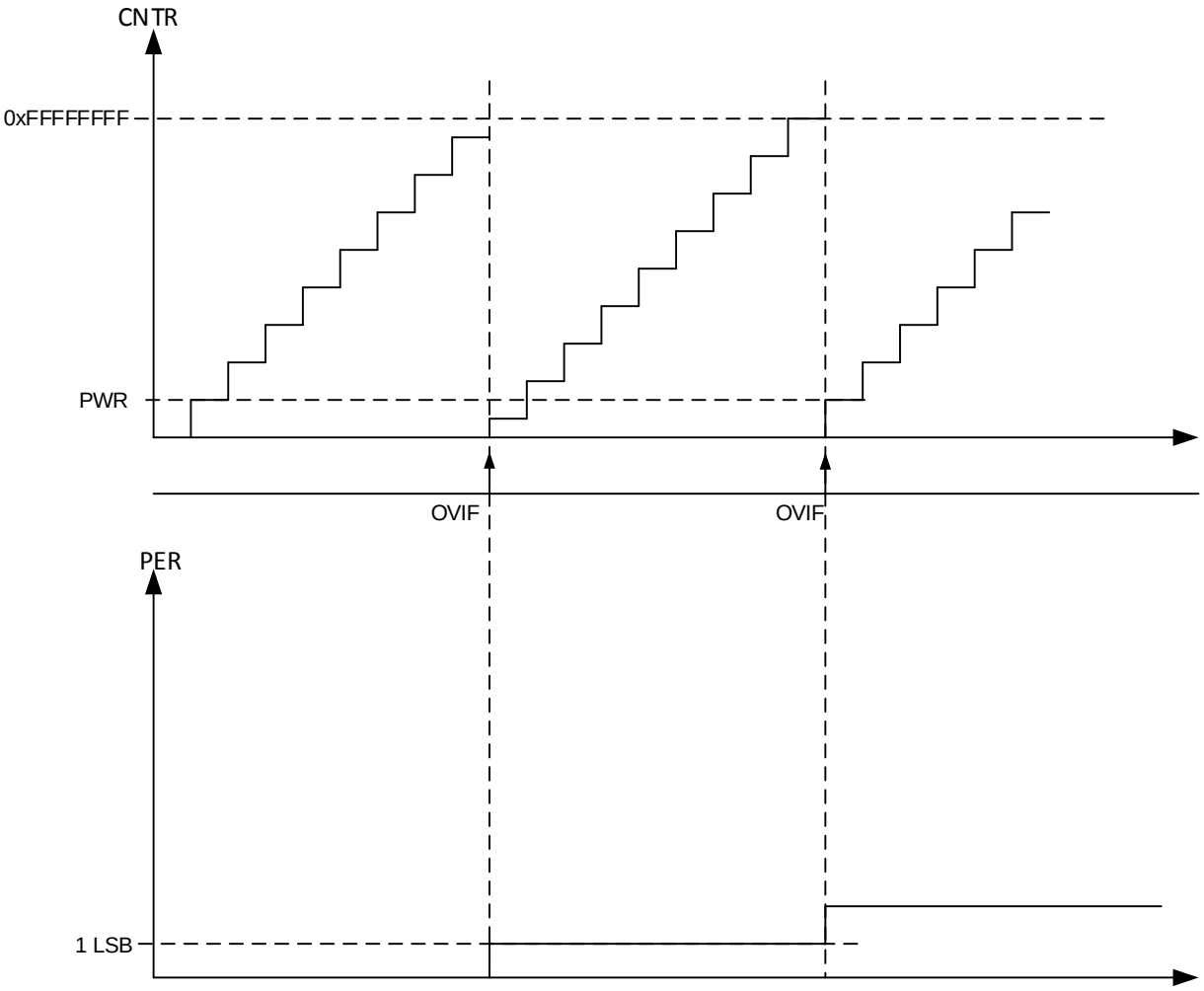


图27-3常数计量模式下IPTIM积分过程

27.4.4 能量脉冲输出

常数计量模式下，每次PER=ECR时从CFx引脚输出能量脉冲。当输出脉冲周期大于160ms（即频率低于6.25Hz），脉冲高电平宽度固定为80ms；当输出脉冲周期小于160ms（即频率高于6.25Hz），脉冲占空比固定为50%。

脉冲输出波形示意图如下。当脉冲周期大于160ms时，TH被固定为80ms宽度。由于脉冲输出电路与PER都使用CLK_IPT同步设计，80ms定时长度需要根据当前IPTIM所选工作时钟频率与分频系数自适应计算得到。第一次溢出周期无脉冲输出。

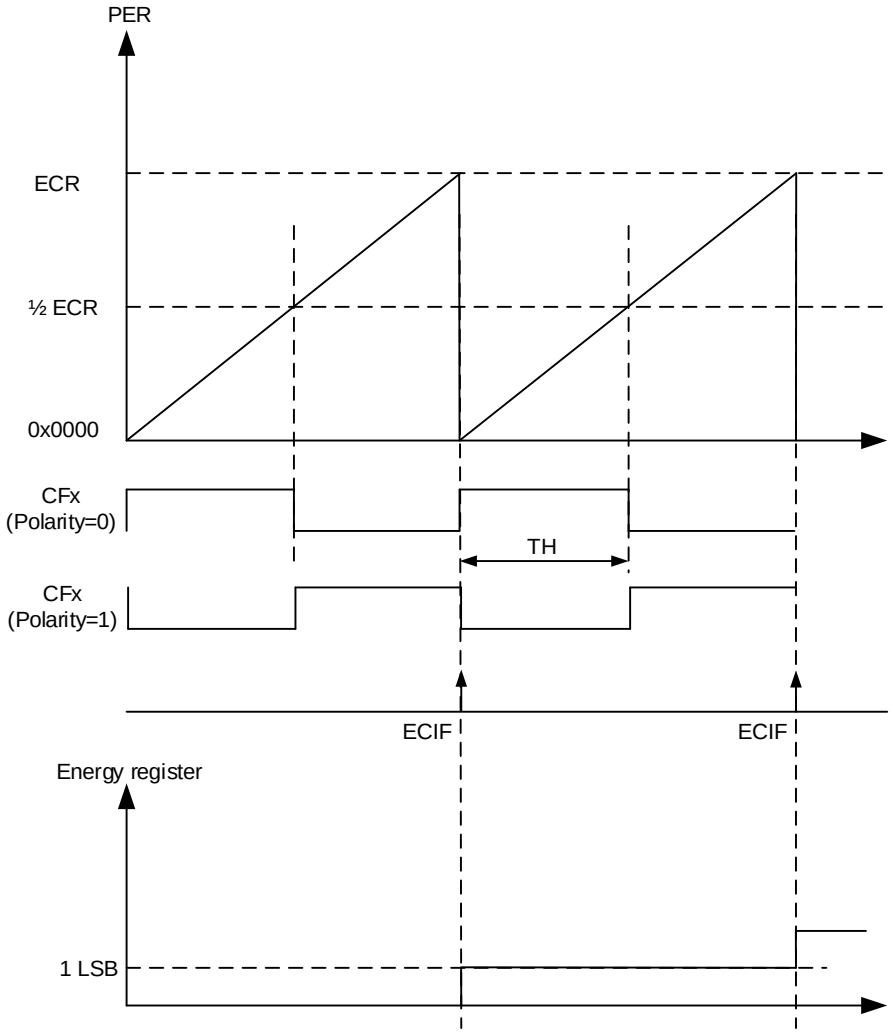


图 27-4 能量脉冲输出和能量累加

27.5 定时器控制

置位IPTEN后定时器开始工作。软件在置位IPTEN之前应完成配置寄存器设置。

软件在任意时刻清零IPTEN将使定时器停止工作并且复位预分频电路，但是不会清零计数器和配置寄存器。在停止工作时软件可以改写配置寄存器，然后置位IPTEN重启定时器。

如果希望复位IPTIM内部所有寄存器和计数器，应在RMU模块中置位IPTIMx_RST寄存器。

27.6 Debug 模式

当CPU进入debug模式后，定时器可以停止或继续工作，其行为由DCU模块的DBG_IPTIMx_STOP寄存器定义。

27.7 寄存器

模块基地址：0x4001_4C00

offset 地址	名称	符号
0x00	IPTIM0 配置寄存器	IPTIM0_CFGR
0x04	IPTIM0 控制寄存器	IPTIM0_CR
0x08	IPTIM0 功率积分寄存器	IPTIM0_CNTR
0x0C	IPTIM0 功率寄存器	IPTIM0_PWR
0x10	IPTIM0 中断使能寄存器	IPTIM0_IER
0x14	IPTIM0 中断标志寄存器	IPTIM0_ISR
0x18	IPTIM0 能量寄存器	IPTIM0_PER
0x1C	IPTIM0 能量比较寄存器	IPTIM0_ECR
0x20	IPTIM1 配置寄存器	IPTIM1_CFGR
0x24	IPTIM1 控制寄存器	IPTIM1_CR
0x28	IPTIM1 功率积分寄存器	IPTIM1_CNTR
0x2C	IPTIM1 功率寄存器	IPTIM1_PWR
0x30	IPTIM1 中断使能寄存器	IPTIM1_IER
0x34	IPTIM1 中断标志寄存器	IPTIM1_ISR
0x38	IPTIM1 能量寄存器	IPTIM1_PER
0x3C	IPTIM1 能量比较寄存器	IPTIM1_ECR
0x40	IPTIM2 配置寄存器	IPTIM2_CFGR
0x44	IPTIM2 控制寄存器	IPTIM2_CR
0x48	IPTIM2 功率积分寄存器	IPTIM2_CNTR
0x4C	IPTIM2 功率寄存器	IPTIM2_PWR
0x50	IPTIM2 中断使能寄存器	IPTIM2_IER
0x54	IPTIM2 中断标志寄存器	IPTIM2_ISR
0x58	IPTIM2 能量寄存器	IPTIM2_PER
0x5C	IPTIM2 能量比较寄存器	IPTIM2_ECR
0x60	IPTIM3 配置寄存器	IPTIM3_CFGR
0x64	IPTIM3 控制寄存器	IPTIM3_CR
0x68	IPTIM3 功率积分寄存器	IPTIM3_CNTR
0x6C	IPTIM3 功率寄存器	IPTIM3_PWR
0x70	IPTIM3 中断使能寄存器	IPTIM3_IER
0x74	IPTIM3 中断标志寄存器	IPTIM3_ISR
0x78	IPTIM3 能量寄存器	IPTIM3_PER
0x7C	IPTIM3 能量比较寄存器	IPTIM3_ECR

27.7.1 IPTIMx 配置寄存器（IPTIMx_CFGR）

名称	IPTIMx_CFGR (x=0~3)							
offset	0x00+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DIVSEL							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ERC	CFOEN	POL	CKSEL	-	-	-	-
位权限	R/W-1	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0

位号	位名	说明
31:16	--	未实现：读为0
15:8	DIVSEL	计数时钟分频选择(Counter Clock Divider Select) 同步分频，分频系数=DIVSEL+1
7	ERC	常数计量模式下能量寄存器是否读清零 1：能量寄存器读清零 0：能量寄存器读不清零
6	CFOEN	能量脉冲输出使能 0：不输出能量脉冲 1：输出能量脉冲
5	POL	CF输出极性 0：输出脉冲默认输出高电平 1：输出脉冲默认输出低电平
4	CKSEL	计数时钟配置 0：用户配置分频系数把工作时钟分频到1.024M附近 1：用户配置分频系数把工作时钟分频到32768附近
3	--	未实现：读为0
2	--	未实现：读为0
1:0	--	未实现：读为0

27.7.2 IPTIMx 控制寄存器（IPTIMx_GCR）

名称	IPTIMx_CR (x=0~3)							
offset	0x04+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							

位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							CRST
位权限	U-0							W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

位号	位名	说明
31:9	--	未实现：读为0
8	CRST	IPTIM 计数器复位，软件写 1 复位计数器（CLK_IPT 时钟域下的 counter，不复位 APBCLK 下的配置参数寄存器，比如 power register），复位结束后自动撤销 此寄存器在 APBCLK 下，执行写操作后，复位动作被同步到 IPT_CLK 时钟域，完成复位后再将 ack 同步回 APBCLK，然后自动撤销 软件可以通过查询此寄存器确认复位什么时候完成
7:1	--	未实现：读为0
0	EN	IPTIM 使能位 (IPTIM Enable) 1：使能计数器计数 0：禁止计数器计数 清零时 IPTIM 内部计数器停止计数（不复位），时钟预分频、输入预分频电路复位。

27.7.3 IPTIMx 功率积分寄存器（IPTIMx_CNTR）

名称	IPTIMx_CNTR (x=0~3)							
offset	0x08+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CNT[31:24]							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CNT[23:16]							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CNT[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CNT[7:0]							
位权限	R-0000 0000							

位号	位名	说明
31:0	CNT	32bit 向上计数器当前计数值(Counter 32bits-wide) 常数计量模式下用作功率积分器 此寄存器软件只读，不可写

27.7.4 IPTIMx 功率寄存器（IPTIMx_PWR）

名称	IPTIMx_PWR (x=0~3)							
offset	0x0C+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PWR[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PWR[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PWR[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PWR[7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:0	PWR	被积分的功率寄存器值

27.7.5 IPTIMx 中断使能寄存器（IPTIM_IER）

名称	IPTIMx_IER (x=0~3)							
offset	0x10+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	POVIE	-					ECIE
位权限	U-0	R/W-0	U-0					R/W-0

位号	位名	说明
31:9	--	未实现：读为 0
8		
7	--	未实现：读为 0
6	POVIE	功率积分溢出中断使能位 1：功率积分溢出中断使能 0：功率积分溢出中断禁止
5:1	--	未实现：读为 0

位号	位名	说明
0	ECIE	能量比较中断使能位 1：能量比较中断使能 0：能量比较中断禁止

27.7.6 IPTIMx 中断标志寄存器（IPTIMx_ISR）

名称	IPTIMx_ISR (x=0~3)							
offset	0x14+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	POVIF	-					ECIF
位权限	U-0	R/W-0	U-0					R/W-0

位号	位名	说明
31:7	--	未实现：读为0
6	POVIF	功率积分溢出中断标志位，硬件置位，软件写 1 清零 1：功率积分溢出 0：功率积分没有溢出
5:1	--	未实现：读为0
0	ECIF	能量比较中断标志位，硬件置位，软件写 1 清零 1：能量比较匹配 0：能量比较未匹配

27.7.7 IPTIMx 能量寄存器（IPTIMx_PER）

名称	IPTIM_PER (x=0~3)							
offset	0x18+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ENERGY[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	ENERGY [7:0]
位权限	R-0000 0000

位号	位名	说明
31:16	--	未实现：读为 0
15:0	ENERGY	能量寄存器 每次功率积分寄存器溢出，能量寄存器递增一次 此寄存器只读，不可写

27.7.8 IPTIMx 能量比较寄存器（IPTIMx_ECR）

名称	IPTIM_ECR (x=0~3)							
offset	0x1C+x*0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	COMPARE[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	COMPARE [7:0]							
位权限	R/W-0000 0000							

位号	位名	说明
31:16	--	未实现：读为 0
15:0	COMPARE	能量比较寄存器 当能量寄存器等于比较寄存器值时，根据寄存器配置可以产生中断或者输出 CF 脉冲 APBCLK 时钟域，仅在 IPTEN=0 时改写

28 实时时钟（RTC）

28.1 概述

实时时钟(RTC)模块可长时间维持精确计时，功耗极低，在所有功耗模式下都可以工作。

主要特性如下：

- BCD 时间格式，完整万年历
- 支持数字调校，最小步长 0.06ppm，精度可达+/-0.03ppm
- 可输出周期唤醒中断
- 闹钟功能
- 支持时间戳
- RTC 计时部分寄存器不受系统复位影响

28.2 结构框图

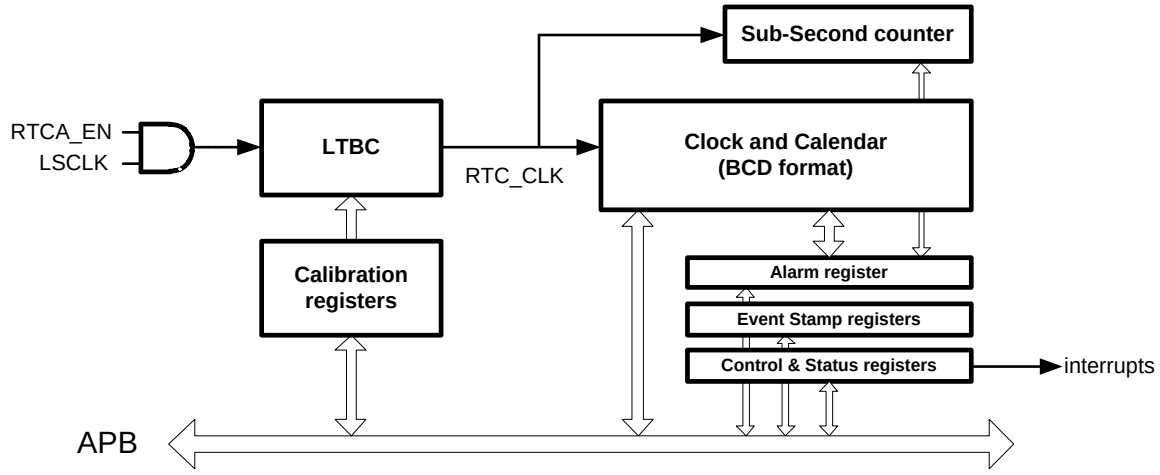


图 28-1 RTC 结构框图

LTBC 模块为低功耗时基计数器模块，用于产生系统所需的低速工作时钟。

RTC 实现了硬件万年历，包括秒计数器，分钟计数器，小时计数器，天计数器，周天计数器，月计数器以及年计数器。模块可以实现闰年的自动识别。

28.3 功能说明

RTC 上电后不复位，因此正常工作前需要软件置入当前时间。走时时钟使用 32.768KHz 晶体振荡器。由于晶体振荡器有可能停振，为了保证可靠性，停振检测电路使能后不断检测 32.768KHz 振荡器输出，一旦发现停振，则产生报警中断。同时， XTLF 停振时自动将 RTC 时钟切换到 RCMF 分频，RTC 走时有一定误差，但是并不会停止。

28.3.1 时基计数器（LTBC）

低功耗时基计数器(LTBC)模块用于产生系统所需的低速工作时钟，功能包括：

- 可通过调整计数周期实现 RTC 时钟的数字调校，调校后最高理论精度+/-0.03ppm
- 通过使用 PLL_L 虚拟调校可得到精确秒时标（无法在低功耗模式下使用）
- 可产生 1KHz、256Hz、64Hz、16Hz、4Hz、1Hz 周期中断，其中 1K 和 256Hz 是未经调校的，其他是经过数字调校的（如果使能了数字调校）
- 预分频电路不受芯片复位影响

28.3.2 LTBC 数字调校

28.3.2.1 +/-0.06ppm

数字调校的目的是使 RTC 能够在较长周期内获得平均准确的计时。

数字调校的目的是使 RTC 能够在较长周期内获得平均准确的计时。由于 RTC 的时钟源是 32768Hz，因此数字调校的最小步长是 30.5us，如果在 1 秒内调整一次，则最高精度只能达到 30.517ppm。为了得到更高精度，必须在更长时间周期内进行调整。MG33A0xxEV 以 256s 为一个调校周期，每个周期内可以调整 0~+/-4095 个 32768Hz 时钟周期，因此最小步长为 30.5us/256s=0.119ppm，最大调校范围为+/-(4095*30.517us/256s)=+/-488.1ppm，调校后平均最小时钟误差为+/-0.06ppm。

调校值由 13bit 寄存器组成，其中最高位为符号位，表示计数值增减，其余 12bit 表示增减的绝对值。为了提高每秒的平均精度，避免较大的秒间跃变，采取将 256s 调校值平均分配到每秒内的做法，其实现方法如下：

除了最高符号位，其余 12bit 可分为高 4bit 的公共值和 8bit 私有值，其中公共值表示 256s 内每秒都要调整的值，私有值表示 256s 内部分秒需要加减 1。

数字调校值可用如下方式表示：

ADSIGN	ADJUST[11:8]	ADJUST[7:0]
符号位	Common Value I	Differential Value (D)

数字调校公式可表示为：

Correction(ppm) = (C*256 + D)*30.517/256000000

假设使时钟增加0.119ppm，即相当于256s周期内只增加30.5us，调校值写为0_0000_00000001，；假设使时钟增加488ppm，即相当于256s周期内增加4095个30.5us，调校值写为0_1111_11111111。

调校值举例：

ppm	{ADSIGN,ADJUST}	C	D	Expression
0.238	0_0000_00000010	0	2	2*30.517/256000000
-123.02	1_0100_00001000	4	8	(4*256+8)*30.517/256000000
30.99	0_0001_00000100	1	4	(1*256+4)*30.517/256000000
488.15	0_1111_11111111	15	255	(15*256+255)*30.517/256000000

28.3.2.2 +/-0.03ppm

MG33A0xxEV额外支持以512s为一个调校周期，每个周期内可以调整0~+/-8191个32768Hz时钟周

期，因此最小步长为30.5us/512s=0.06ppm，最大调校范围为+/-(8191*30.517us/512s)=+/-488.1ppm，调校后平均最小时钟误差为+/-0.06ppm。

调校值由14bit寄存器组成，其中最高位为符号位，表示计数值增减，其余13bit表示增减的绝对值。为了提高每秒的平均精度，避免较大的秒间跃变，采取将512s调校值平均分配到每秒内的做法，其实现方法如下：

除了最高符号位，其余13bit可分为高4bit的公共值和9bit私有值，其中公共值表示512s内每秒都要调整的值，私有值表示512s内部分秒需要加减1。

数字调校值可用如下方式表示：

ADSIGN	ADJUST[12:9]	ADJUST[8:0]
符号位	Common Value I	Differential Value (D)

数字调校公式可表示为：

Correction(ppm) = (C*512 + D)*30.517/512000000

假设使时钟增加0.119ppm，即相当于512s周期内只增加2*30.5us，调校值写为0_0000_000000010；假设使时钟增加488ppm，即相当于512s周期内增加8191个30.5us，调校值写为0_1111_111111111。

调校值举例：

ppm	{ADSIGN,ADJUST}	C	D	Expression
0.238	0_0000_00000010	0	4	4*30.517/512000000
-123.02	1_0100_00001000	4	16	(4*512+16)*30.517/512000000

30.99	0_0001_00000100	1	8	(1*512+8)*30.517/512000000
488.15	0_1111_11111111	15	511	(15*512+511)*30.517/512000000

28.3.3 LTBC 虚拟调校

虚拟调校通过使用16.384Mhz的PLL_L时钟实现。PLL_L时钟频率为32768Hz的500倍，由于频率更高，使用PLL_L计数时，每加减1个时钟周期，对应的微调步长远小于32768Hz时钟，因此可以在短时间内获得精确调整的计数值。

通过虚拟调校方法，可以实现每秒精确的计数结果，并得到高精度秒时标输出。

由于虚拟调校必须使用PLL_L，因此无法在低功耗模式下使用。

28.3.4 亚秒时间计数器

Sub-second计数器使用分频后的64Hz时钟计数，每1s溢出一次，推动BCD时间累加。

Sub-second计数器可以被总线直接读取。

Sub-second计数时间步长是15.625ms。

28.3.5 BCD 时间

秒计时

秒计时仅需7bit，从0计数到59，其中bit[3:0]为1秒单位，计数范围0-9；bit[6:4]为10秒单位，计数范围0-5。当计数满60s后触发秒进位信号使分钟计数器加1。

Bit6-4	Bit3-0
0-5	0-9

分钟计时

分计时也仅需7bit，计数范围与秒相同，因此实现方法也相同。

Bit6-4	Bit3-0
0-5	0-9

小时计时

小时计数范围为 0-24，仅需 6bit：

Bit5-4	Bit3-0
0-2	0-9

天计时

天计数范围为 1-31，仅需 6bit，从 1 开始计数，根据月份以及闰年计数到 28/29/30/31，计满后触发天进位信号使月计数器加 1。

Bit5-4	Bit3-0
0-3	0-9

星期计时

星期计数范围为 0-6，仅需 3bit，从 0 到 6 循环计数。

Bit2-0
0-6

月计时

月计数范围为 1-12，仅需 5bit，从 1 开始计数到 12，计满后触发月进位信号使年计数器加 1。

Bit4	Bit3-0
0-1	0-9

年计时

年计数范围为 0-99，需 8bit，从 0 到 99 循环计数。

Bit7-4	Bit3-0
0-9	0-9

28.3.6 RTC 使能与停止

RTC上电后自动工作，软件应在32.768K晶体振荡器完全起振后再设置当前时间；在晶体振荡器起振之前芯片使用内部环振计时，偏差较大。

28.3.7 RTC 时间设置

软件可以在任意时刻直接设置 RTC 时间寄存器，通常建议在 XTLF 完成起振后再设置时间；由于设置时间寄存器的操作与 RTC 走时为异步操作关系，建议软件在秒中断事件之后进行时间设置，并且在置时后读出时间值校验。

注意，硬件并不检查时间合法性，软件须保证写入的 BCD 时间正确。

同时 MG33M0xxERB 支持 ms 级授时，即可以设置时间到 3.9ms 级别精度（1/256s）。此外，当软件写入秒时间时，硬件自动清零 64Hz->1Hz 的秒内计数器，以便实现秒对齐。

为了提高抗干扰能力，MG33M0xxERB 提供时间写保护功能，必须先对写保护寄存器写入 0xACACACAC，才能改写时间寄存器，置时完成后软件可以通过写入任意其他值来禁止时间寄存

器的写入，恢复写保护。

28.3.8 RTC 时间读取

时间读取方式 1：

- 读当前时间寄存器值
- 再次读当前时间寄存器值
- 如果 2 次读取内容一致，则为正确的当前时间；如果两次读取内容不一致，则重复前两个步骤。

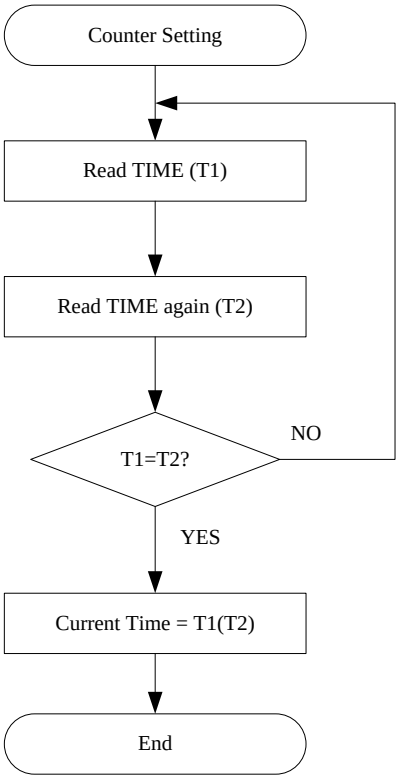


图 28-2 RTC 时间读取流程图

时间读取方式 2：

软件在 1s 中断发生后立即读取时间寄存器，能保证读到正确的当前时间值。

28.3.9 闰年判断

MG33M0xxERB 的 RTC 模块会自动判断闰年。

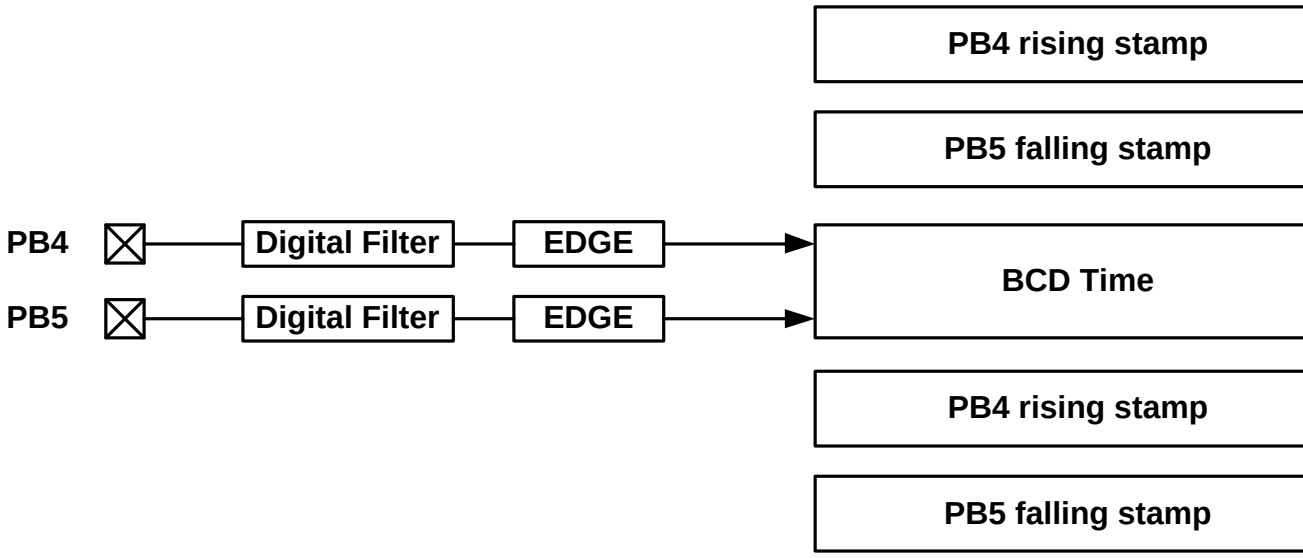
闰年的条件：(mod 400 == 0) or (mod 4 ==0 and mod 100 <> 0)

这里只考虑 2000-2099 范围，符合闰年条件时 RTC 自动调整计数。

28.3.10 RTC 时间戳

为了支持 Tamper Detection，RTC 支持外部 IO 事件触发的时间戳功能。外部 IO 触发源为 PB4 和 PB5 的输入电平变化，为了确保输入检测的可靠性，建议使能 PB4 和 PB5 的 IO 输入数字滤波。使用此功能时，将 PB4 和 PB5 配置为 GPIO 输入，打开 RTCSTAMPEN 寄存器，当 PB4 和 PB5 上出现任何滤波后的上升沿或下降沿时，RTC 会自动记录当前时间到 STAMP 寄存器组中，同时产生相应的标志，可用于产生中断或者供软件查询。

注意时间戳功能仅在休眠模式下有效，ACTIVE 和 LPRUN 模式下时间戳功能不起作用，IO 边沿检测由软件中断来处理。



时间戳仅在相应标志寄存器为 0 的情况下记录事件发生时间，如果对应标志已经为 1，则忽略相应事件。因此如果有多次事件发生，时间戳仅记录第一次事件发生的时间，除非软件在事件发生后清除了标志寄存器。

28.4 寄存器

模块起始地址为 0x4001_1000

offset 地址	名称	符号
RTC(模块起始地址:0x40011000)		
0x00	RTC 写使能寄存器 (RTC Write Enable Register)	RTC_WER
0x04	RTC 中断使能寄存器 (RTC Interrupt Enable Register)	RTC_IER
0x08	RTC 中断标志寄存器 (RTC Interrupt Status Register)	RTC_ISR
0x0C	RTC BCD 秒寄存器 (RTC BCD Second register)	RTC_BCDSEC
0x10	RTC BCD 分钟寄存器 (RTC BCD Minute register)	RTC_BCDMIN
0x14	RTC BCD 小时寄存器 (RTC BCD Hour register)	RTC_BCDHOUR
0x18	RTC BCD 日期寄存器 (RTC BCD Date register)	RTC_BCDDATE
0x1C	RTC BCD 星期寄存器 (RTC BCD Week register)	RTC_BCDWEEK
0x20	RTC BCD 月寄存器 (RTC BCD Month register)	RTC_BCDMONTH
0x24	RTC BCD 年寄存器 (RTC BCD Year register)	RTC_BCDYEAR
0x28	RTC 闹钟设置寄存器 (RTC Alarm Register)	RTC_ALARM
0x2C	RTC 时间信号输出寄存器 (RTC Time Mark Select)	RTC_TMFEL
0x30	RTC 数值调整寄存器 (RTC time Adjust Register)	RTC_ADJUST
0x34	RTC 数值调整方向寄存器 (RTC time Adjust Sign Register)	RTC_ADSIGN
0x38	RTC 虚拟调校寄存器 (RTC Virtual Calibration Register)	RTC_VCAL
0x3C	RTC 毫秒计数值寄存器	RTC_MSCNT
0x40	RTC 调校步长寄存器 (RTC Calibration Step Register)	RTC_CALSTEP
0x44	RTC 补偿周期寄存器 (RTC Adjust Counter Register)	RTC_ADCNT
0x48	RTC 亚秒计数寄存器 (RTC Sub-Second Register)	RTC_SSR
0x4C	RTC 亚秒闹钟寄存器	RTC_SSA
0x50	RTC 秒时标占空比寄存器 (RTC Time Mark Duty Cycle Register)	RTC_DTR
0x54	RTC 时间戳使能寄存器 (RTC Time Stamp Enable Register)	RTC_STPEN

0x58	RTC 上升沿时间戳 0 (RTC Clock Stamp 0 Rising)	RTC_CLKSTAMP0R
0x5C	RTC 上升沿日历戳 0 (RTC Calendar Stamp 0 Rising)	RTC_CALSTAMP0R
0x60	RTC 下降沿时间戳 0 (RTC Clock Stamp 0 Falling)	RTC_CLKSTAMP0F
0x64	RTC 下降沿日历戳 0 (RTC Calendar Stamp 0 Falling)	RTC_CALSTAMP0F
0x68	RTC 上升沿时间戳 1 (RTC Clock Stamp 1 Rising)	RTC_CLKSTAMP1R
0x6C	RTC 上升沿日历戳 1 (RTC Calendar Stamp 1 Rising)	RTC_CALSTAMP1R
0x70	RTC 下降沿时间戳 1 (RTC Calendar Stamp 1 Falling)	RTC_CLKSTAMP1F
0x74	RTC 下降沿日历戳 1 (RTC Calendar Stamp 1 Falling)	RTC_CALSTAMP1F

28.4.1 RTC 写使能寄存器（RTC_WER）

名称	RTC_WER							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							RTCWE
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	RTCWE	RTC 写使能寄存器， 当 CPU 向 RTCWE 写入 0xACACACAC 时，允许 CPU 向 RTC 的 BCD 时间寄存器写入初值，这时 RTCWE 置 1；当 CPU 向 RTCWE 写入不为 0xACACACAC 的任意值时恢复写保护,这时 RTCWE 清 0。

28.4.2 RTC 中断使能寄存器（RTC_IER）

名称	RTC_IER							
offset	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-			ADJ_IE	ALARM_IE	1KHZ_IE	256HZ_IE	64HZ_IE
位权限	U-0			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	16HZ_IE	8HZ_IE	4HZ_IE	2HZ_IE	SEC_IE	MIN_IE	HOUR_IE	DATE_IE
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:13	-	RFU：未实现，读为 0
12	ADJ_IE	调校周期中断使能。 1：中断使能打开 0：中断使能禁止
11	ALARM_IE	闹钟中断使能。 1：中断使能打开 0：中断使能禁止
10	1KHZ_IE	1khz 中断使能。 1：中断使能打开 0：中断使能禁止
9	256HZ_IE	256hz 中断使能。 1：中断使能打开 0：中断使能禁止
8	64HZ_IE	64hz 中断使能。 1：中断使能打开 0：中断使能禁止
7	16HZ_IE	16hz 中断使能。 1：中断使能打开 0：中断使能禁止
6	8HZ_IE	8hz 中断使能。 1：中断使能打开 0：中断使能禁止
5	4HZ_IE	4hz 中断使能。 1：中断使能打开 0：中断使能禁止
4	2HZ_IE	2hz 中断使能。 1：中断使能打开

位号	助记符	功能描述
		0：中断使能禁止
3	SEC_IE	秒中断使能。 1：中断使能打开 0：中断使能禁止
2	MIN_IE	分中断使能。 1：中断使能打开 0：中断使能禁止
1	HOUR_IE	小时中断使能。 1：中断使能打开 0：中断使能禁止
0	DATE_IE	天中断使能。 1：中断使能打开 0：中断使能禁止

28.4.3 RTC 中断标志寄存器（RTC_ISR）

名称	RTC_ISR							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-			ADJ_IF	ALARM_IF	1KHZ_IF	256HZ_IF	64HZ_IF
位权限	U-0			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
位名	16HZ_IF	8HZ_IF	4HZ_IF	2HZ_IF	SEC_IF	MIN_IF	HOUR_IF	DATE_IF
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:13	-	RFU：未实现，读为 0
12	ADJ_IF	调校周期中断标志。写 1 清零 1：中断置位 0：无中断产生
11	ALARM_IF	闹钟中断标志。写 1 清零 1：中断置位 0：无中断产生
10	1KHZ_IF	1khz 中断标志。写 1 清零 1：中断置位 0：无中断产生

位号	助记符	功能描述
9	256HZ_IF	256hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
8	64HZ_IF	64hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
7	16HZ_IF	16hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
6	8HZ_IF	8hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
5	4HZ_IF	4hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
4	2HZ_IF	2hz 中断标志。写 1 清零 1：中断置位 0：无中断产生
3	SEC_IF	秒中断标志。写 1 清零 1：中断置位 0：无中断产生
2	MIN_IF	分中断标志。写 1 清零 1：中断置位 0：无中断产生
1	HOUR_IF	小时中断标志。写 1 清零 1：中断置位 0：无中断产生
0	DATE_IF	天中断标志。写 1 清零 1：中断置位 0：无中断产生

28.4.4 RTC BCD 时间秒寄存器（RTC_BCDSEC）

名称	RTC_BCDSEC							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	-	BCDSEC
位权限	U-0	R/W-XXX XXXX

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
6:0	BCDSEC	秒时间数值，BCD 格式。

28.4.5 RTC BCD 时间分钟寄存器（RTC_BCDMIN）

名称	RTC_BCDMIN							
offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	BCDMIN						
位权限	U-0	R/W-XXX XXXX						

位号	助记符	功能描述
31:7	-	RFU：未实现，读为 0
6:0	BCDMIN	分钟时间数值，BCD 格式。

28.4.6 RTC_BCD 时间小时寄存器（RTC_BCDHOUR）

名称	RTC_BCDHOUR							
offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		BCDHOUR[5:0]					
位权限	U-0		R/W-XX XXXX					

位号	助记符	功能描述
31:6	-	RFU：未实现，读为 0
5:0	BCDHOUR	小时数值，BCD 格式。

28.4.7 RTC BCD 时间天寄存器（RTC_BCDDATE）

名称	RTC_BCDDATE							
offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		BCDDATE					
位权限	U-0		R/W-XX XXXX					

位号	助记符	功能描述
31:6	-	RFU：未实现，读为 0
5:0	BCDDATE	天数值，BCD 格式。

28.4.8 RTC BCD 时间星期寄存器（RTC_BCDWEEK）

名称	RTC_BCDWEEK							
offset	0x1C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-					BCDWEEK		

位权限	U-0	R/W-XXX

位号	助记符	功能描述
31:3	-	RFU：未实现，读为 0
2:0	BCDWEEK	周数值，BCD 格式。

28.4.9 RTC BCD 时间月寄存器（RTC_BCDMONTH）

名称	RTC_BCDMONTH							
offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-			BCDMONTH				
位权限	U-0			R/W-X XXXX				

位号	助记符	功能描述
31:5	-	RFU：未实现，读为 0
4:0	BCDMONTH	月数值，BCD 格式。

28.4.10 RTC BCD 时间年寄存器（RTC_BCDYEAR）

名称	RTC_BCDYEAR							
offset	0x24							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BCDYEAR							

位权限	R/W-XXXX XXXX

位号	助记符	功能描述
31:8	-	RFU：未实现，读为 0
7:0	BCDYEAR	年数值，BCD 格式。

28.4.11 RTC 闹钟寄存器（RTC_ALARM）

名称	RTC_ALARM							
offset	0x28							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	ALMEN	-						
位权限	R/W-0	U-0						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		ALARMHOUR					
位权限	U-0		R/W-00000					
位	Bit15	Bit14	BIT13	BIT12	BIT11	BIT10	Bit9	Bit8
位名	-	ALARMMIN						
位权限	U-0	R/W-00 0000						
位	Bit7	Bit6	BIT5	BIT4	BIT3	BIT2	Bit1	Bit0
位名	-	ALARMFEC						
位权限	U-0	R/W-000 0000						

位号	助记符	功能描述
31	ALMEN	闹钟功能使能 (alarm enable) 1：使能 Alarm 功能 0：禁止 Alarm 功能
30:22	-	RFU：未实现，读为 0
21:16	ALARMHOUR	闹钟的小时数值。
15	-	RFU：未实现，读为 0
14:8	ALARMMIN	闹钟的分数值。
7	-	RFU：未实现，读为 0
6:0	ALARMFEC	闹钟的秒数值。

28.4.12 RTC 时钟信号输出控制寄存器（RTC_TMFEL）

名称	RTC_TMFEL							
offset	0x2C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16

位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				FSEL			
位权限	U-0				R/W-0000			

位号	助记符	功能描述
31:4	-	RFU：未实现，读为 0
3:0	FSEL	频率输出选择信号： 0000：输出 PLL 分频得到的精确 1 秒方波 0001：输出 PLL 分频的可变占空比的精确秒时标 0010：输出秒计数器进位信号，高电平宽度 1s 0011：输出分计数器进位信号，高电平宽度 1s 0100：输出小时计数器进位信号，高电平宽度 1s 0101：输出天计数器进位信号，高电平宽度 1s 0110：输出闹钟匹配信号 0111：输出 256 秒方波信号 1000：反向输出 PLL 分频的可变占空比的精确秒时标 1001：反向输出秒计数器进位信号 1010：反向输出分计数器进位信号 1011：反向输出小时计数器进位信号 1100：反向输出天计数器进位信号 1101：反向输出闹钟匹配信号 1110：反向输出 PLL 分频的精确 1s 方波信号 1111：输出 RTC 内部秒时标方波

28.4.13 RTC LTBC 数值调整寄存器（RTC_ADJUST）

名称	RTC_ADJUST							
offset	0x30							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-			ADJUST[12:8]				
位权限	U-0			R/W-XXXX				
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADJUST[7:0]							

位权限	R/W-XXXX XXXX

位号	助记符	功能描述
31:13	-	RFU：未实现，读为 0
12:0	ADJUST	LTBC 补偿调整数值（原码格式）

28.4.14 RTC LTBC 数值调整方向寄存器（RTC_ADSIGN）

名称	RTC_ADSIGN							
offset	0x34							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							ADSIGN
位权限	U-0							R/W-x

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	ADSIGN	LTBC 补偿方向 0：表示增加计数初值 1：表示减少计数初值

28.4.15 RTC 虚拟调校寄存器（RTC_VCAL）

名称	RTC_VCAL							
offset	0x38							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							

位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							PR1SEN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:1	-	RFU：未实现，读为 0
0	PR1SEN	虚拟调校使能信号 0：表示禁止虚拟调校功能 1：表示使能虚拟调校功能

28.4.16 RTC 调校步长寄存器（RTC_CALSTEP）

名称	RTC_CALSTEP							
offset	0x40							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						CALSTEP	
位权限	U-0						R/W-00	

位号	助记符	功能描述
31:2	-	RFU：未实现，读为 0
1:0	CALSTEP	LTBC 最小调校步长选择 10：0.06ppm（精度+/-0.03ppm） 01：0.119ppm（精度+/-0.06ppm） 00/11：0.238ppm（精度+/-0.119ppm）

28.4.17 RTC 补偿周期寄存器（RTC_ADCNT）

名称	RTC_ADCNT							
offset	0x44							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							ADJCNT[8]
位权限	U-0							R-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADJCNT[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:9	-	RFU：未实现，读为 0
8:0	ADJCNT	RTC 补偿周期计数器值，只读，软件通过查询这个寄存器可以知道当前秒所处的调校周期中的位置。 计数范围 0~511，对应最大调校周期 512 秒。 当 BCD 秒寄存器有写入行为时，此计数器被清零。

28.4.18 RTC 亚秒计数寄存器（RTC_SSR）

名称	RTC_SSR							
offset	0x48							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名			SSR					
位权限			R-00 0000					

位号	助记符	功能描述
31:6	-	RFU：未实现，读为 0
5:0	SSR	亚秒计数器 (sub-second counter register) 计数步长 15.625ms

28.4.19 RTC 秒时标占空比寄存器（RTC_DTR）

名称	RTC_DTR							
offset	0x50							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							DUTY[24]
位权限	U-0							R/W-1
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DUTY[23:16]							
位权限	R/W-1010 0100							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DUTY[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DUTY[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:25	-	RFU：未实现，读为 0
24:0	DUTY	RTC 虚拟秒时标输出占空比，定义 1 秒周期内高电平长度，复位默认值是 80ms 高电平

28.4.20 RTC 时间戳使能寄存器（RTC_STPEN）

名称	RTC_STPEN							
offset	0x54							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DF	-					STAMP1EN	STAMP0EN
位权限	R/W-0	U-0					RW-X	RW-X

Bit	助记符	功能描述
31:8	--	RFU：未实现，读为 0
7	DF	Tamper Pin 数字滤波使能 (Tamper digital filter enable) 0：关闭数字滤波

Bit	助记符	功能描述
		1：使能数字滤波
1	STAMP1EN	PB5 触发的时间戳功能使能位。无复位值，建议软件上电后进行初始化。 1：打开时间戳 0：关闭时间戳
0	STAMP0EN	PB4 触发的时间戳功能使能位。无复位值，建议软件上电后进行初始化。 1：打开时间戳 0：关闭时间戳

28.4.21 RTC 上升沿时间戳 0 寄存器（RTC_CLKSTAMP0R）

名称	RTC_CLKSTAMP0R							
offset	0x58							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		HRSTP0R					
位权限	U-0		RW-X					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	MINSTP0R						
位权限	U-0	RW-X						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	SECSTP0R						
位权限	U-0	RW-X						

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
21:16	HRSTP0R	检测到 PB4 上升沿后存储 BCD 小时寄存器的值。
15	--	RFU：未实现，读为 0
14:8	MINSTP0R	检测到 PB4 上升沿后存储 BCD 分寄存器的值。
7	--	RFU：未实现，读为 0
6:0	SECSTP0R	检测到 PB4 上升沿后存储 BCD 秒寄存器的值。

28.4.22 RTC 上升沿日历戳 0 寄存器（RTC_CALSTAMP0R）

名称	RTC_CALSTAMP0R							
offset	0x5C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	YRSTP0R							
位权限	RW-X							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			MONSTP0R				
位权限	U-0			RW-X				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					WKSTP0R		
位权限	U-0					RW-X		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		DAYSTP0R					
位权限	U-0		RW-X					

Bit	助记符	功能描述
31:24	YRSTP0R	检测到 PB4 上升沿后存储 BCD 年寄存器的值。
23:21	--	RFU：未实现，读为 0
20:16	MONSTP0R	检测到 PB4 上升沿后存储 BCD 月寄存器的值。
15:11	--	RFU：未实现，读为 0
10:8	WKSTP0R	检测到 PB4 上升沿后存储 BCD 周寄存器的值。
7:6	--	RFU：未实现，读为 0
5:0	DAYSTP0R	检测到 PB4 上升沿后存储 BCD 天寄存器的值。

28.4.23 RTC 下降沿时间戳 0 寄存器（RTC_CLKSTAMP0F）

名称	RTC_CLKSTAMP0F							
offset	0x60							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		HRSTP0F					
位权限	U-0		RW-X					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	MINSTP0F						
位权限	U-0	RW-X						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	SECSTP0F						
位权限	U-0	RW-X						

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
21:16	HRSTP0F	检测到 PB4 下降沿后存储 BCD 小时寄存器的值。
15	--	RFU：未实现，读为 0
14:8	MINSTP0F	检测到 PB4 下降沿后存储 BCD 分寄存器的值。
7	--	RFU：未实现，读为 0
6:0	SECSTP0F	检测到 PB4 下降沿后存储 BCD 秒寄存器的值。

28.4.24 RTC 下降沿日历戳 0 寄存器（RTC_CALSTAMP0F）

名称	RTC_CALSTAMP0F							
offset	0x64							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	YRSTP0F							
位权限	RW-X							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名				MONSTP0F				
位权限				RW-X				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					WKSTP0F		
位权限	U-0					RW-X		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		DAYSTP0F					
位权限	U-0		RW-X					

Bit	助记符	功能描述
31:24	YRSTP0F	检测到 PB4 下降沿后存储 BCD 年寄存器的值。
23:21	--	RFU：未实现，读为 0
20:16	MONSTP0F	检测到 PB4 下降沿后存储 BCD 月寄存器的值。
15:11	--	RFU：未实现，读为 0
10:8	WKSTP0F	检测到 PB4 下降沿后存储 BCD 周寄存器的值。
7:6	--	RFU：未实现，读为 0
5:0	DAYSTP0F	检测到 PB4 下降沿后存储 BCD 天寄存器的值。

28.4.25 RTC 上升沿时间戳 1 存器（RTC_CLKSTAMP1R）

名称	RTC_CLKSTAMP1R							
offset	0x68							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		HRSTP1R					
位权限	U-0		RW-X					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	MINSTP1R						
位权限	U-0	RW-X						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	SECSTP1R						
位权限	U-0	RW-X						

Bit	助记符	功能描述

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
21:16	HRSTP1R	检测到 PB5 上升沿后存储 BCD 小时寄存器的值。
15	--	RFU：未实现，读为 0
14:8	MINSTP1R	检测到 PB5 上升沿后存储 BCD 分寄存器的值。
7	--	RFU：未实现，读为 0
6:0	SECSTP1R	检测到 PB5 上升沿后存储 BCD 秒寄存器的值。

28.4.26 RTC 上升沿日历戳 1 寄存器（RTC_CALSTAMP1R）

名称	RTC_CALSTAMP1R							
offset	0x6C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	YRSTP1R							
位权限	RW-X							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			MONSTP1R				
位权限	U-0			RW-X				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					WKSTP1R		
位权限	U-0					RW-X		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		DAYSTP1R					
位权限	U-0		RW-X					

Bit	助记符	功能描述
31:24	YRSTP0R	检测到 PB5 上升沿后存储 BCD 年寄存器的值。
23:21	--	RFU：未实现，读为 0
20:16	MONSTP0R	检测到 PB5 上升沿后存储 BCD 月寄存器的值。
15:11	--	RFU：未实现，读为 0
10:8	WKSTP0R	检测到 PB5 上升沿后存储 BCD 周寄存器的值。
7:6	--	RFU：未实现，读为 0
5:0	DAYSTP0R	检测到 PB5 上升沿后存储 BCD 天寄存器的值。

28.4.27 RTC 下降沿时间戳 1 寄存器（RTC_CLKSTAMP1F）

名称	RTC_CLKSTAMP1F							
offset	0x70							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-		HRSTP1F					
位权限	U-0		RW-X					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-	MINSTP1F						
位权限	U-0	RW-X						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-	SECSTP1F						
位权限	U-0	RW-X						

Bit	助记符	功能描述
31:2	--	RFU：未实现，读为 0
21:16	HRSTP1F	检测到 PB5 下降沿后存储 BCD 小时寄存器的值。
15	--	RFU：未实现，读为 0
14:8	MINSTP1F	检测到 PB5 下降沿后存储 BCD 分寄存器的值。
7	--	RFU：未实现，读为 0
6:0	SECSTP1F	检测到 PB5 下降沿后存储 BCD 秒寄存器的值。

28.4.28 RTC 下降沿日历戳 1 寄存器（RTC_CALSTAMP1F）

名称	RTC_CALSTAMP1F							
offset	0x74							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	YRSTP1F							
位权限	RW-X							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-			MONSTP1F				
位权限	U-0			RW-X				
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					WKSTP1F		
位权限	U-0					RW-X		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		DAYSTP1F					
位权限	U-0		RW-X					

Bit	助记符	功能描述
31:24	YRSTP1F	检测到 PB5 下降沿后存储 BCD 年寄存器的值。
23:21	--	RFU：未实现，读为 0
20:16	MONSTP1F	检测到 PB5 下降沿后存储 BCD 月寄存器的值。
15:11	--	RFU：未实现，读为 0
10:8	WKSTP1F	检测到 PB5 下降沿后存储 BCD 周寄存器的值。
7:6	--	RFU：未实现，读为 0
5:0	DAYSTP1F	检测到 PB5 下降沿后存储 BCD 天寄存器的值。

29 LCD 显示（Segment LCD）

29.1 概述

LCD 显示驱动模块用于驱动段码式液晶屏，能够支持 4、6、8COM，最大显示段数分别为 176 段（4COM）、252 段（6COM）和 320 段（8COM）。

主要特点：

- 最大支持 8×40、6×42、4×44 的显示段数
- 1/3bias、1/4bias
- 16 级灰度可调
- LCD 驱动支持片内电阻型
- 支持闪烁功能，且闪烁频率可调
- 支持间歇式点亮功能，点亮、熄灭时间可配置
- 支持全亮、全灭功能
- 低功耗，LCD 驱动可以在 Active 模式、Sleep 模式和 DeepSleep 模式下工作
- 支持 Type A 和 Type B 两种 LCD 驱动波形（可配置）
- 典型帧刷新频率 64Hz

29.2 结构框图

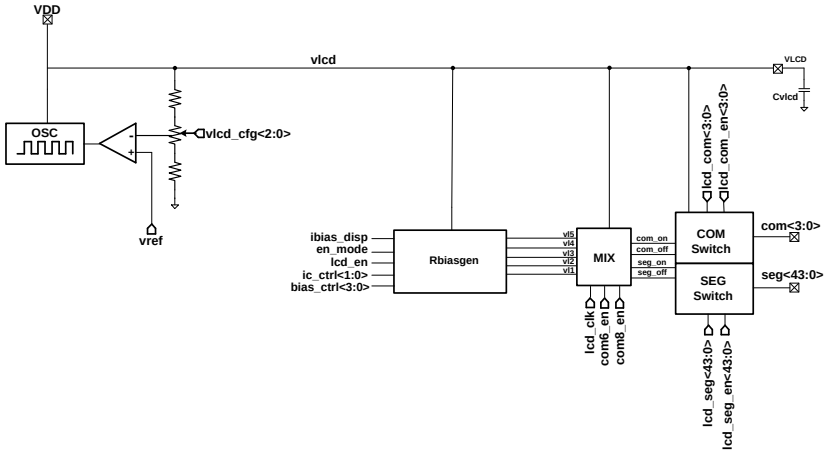


图 29-1 LCD 显示控制模块结构框图

29.3 IO 配置

LCD驱动电路工作时最多会占用48个GPIO，在使用LCD前，需要将用到的引脚设置为模拟功能（PxyFCR=11），并将相应的COMEN或SEGEN打开。如果在同一个引脚上复用了LCD之外的其他模拟功能，则必须保证其他模式外设不会使用这个引脚通道。

29.4 功能说明

29.4.1 工作时钟和显示帧频率

LCD驱动电路使用LSCLK工作，其典型频率在32KHz左右。通过配置DF寄存器，可以设置LCD显示的帧频率。帧频率的计算公式如下（注意DF不能为0）：

COM 数量	帧频率 Hz	
	A 类波形	B 类波形
4	显示电路工作频率 / (4 ×DF[7:0] × 2)	显示电路工作频率 / (4 ×DF[7:0] × 4)
6	显示电路工作频率 / (6 ×DF[7:0] × 2)	显示电路工作频率 / (6 ×DF[7:0] × 4)
8	显示电路工作频率 / (8 ×DF[7:0] × 2)	显示电路工作频率 / (8 ×DF[7:0] × 4)

表29-1帧频率计算公式

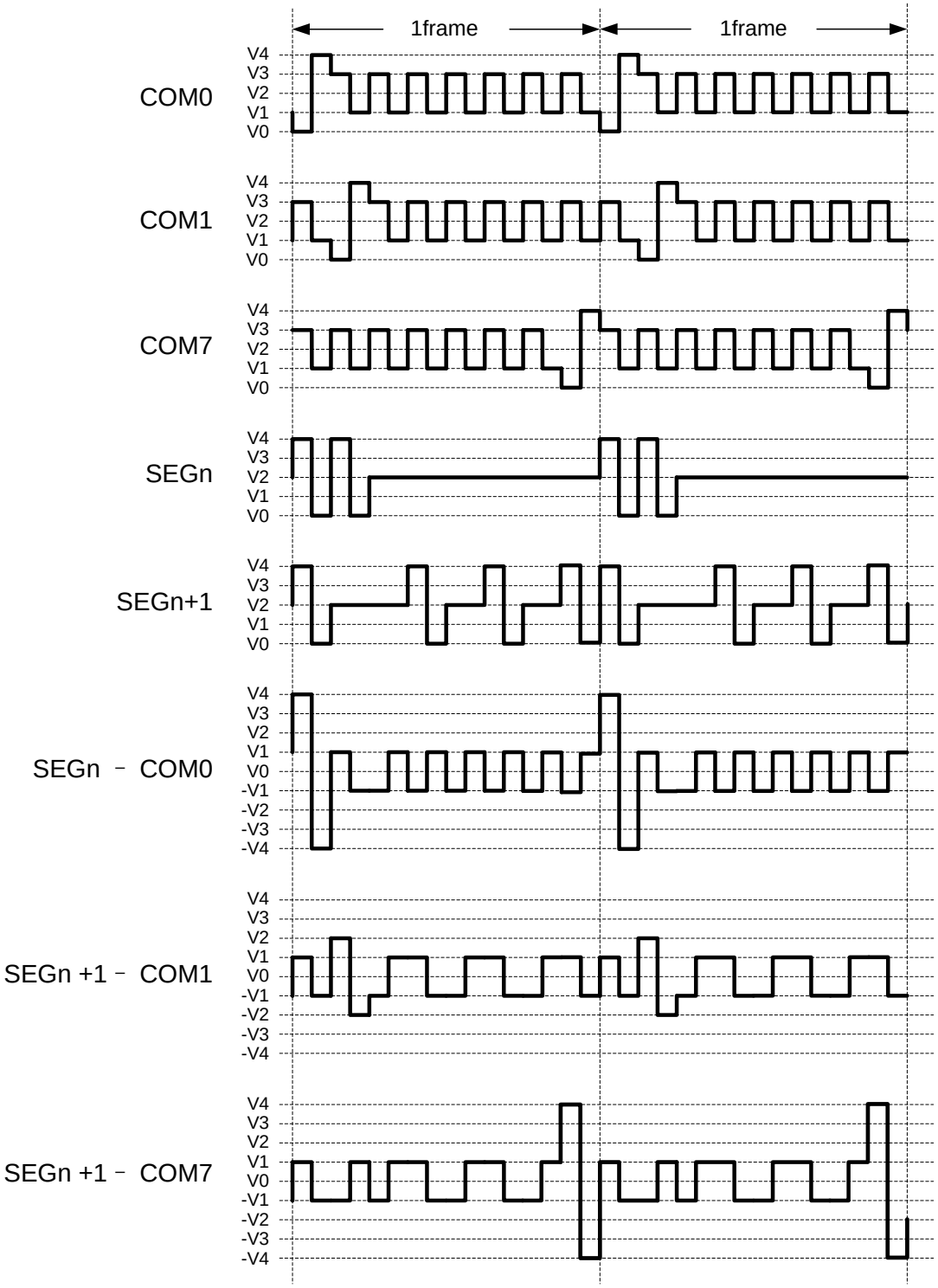
下表举例说明了DF寄存器的取值与帧频率之间的关系。通常情况下将帧频率设置为60Hz左右。

帧频率（Hz）	工作时钟（Hz）	4 公共端		6 公共端		8 公共端	
		A 类	B 类	A 类	B 类	A 类	B 类
50	32768	82	41	54	27	41	20
58	32768	70	35	47	24	35	17
64	32768	64	32	42	21	32	16
70	32768	58	29	39	20	29	14
75	32768	54	27	36	18	27	13

表29-2典型帧频率和DF的关系

29.4.2 LCD Type A 扫描波形

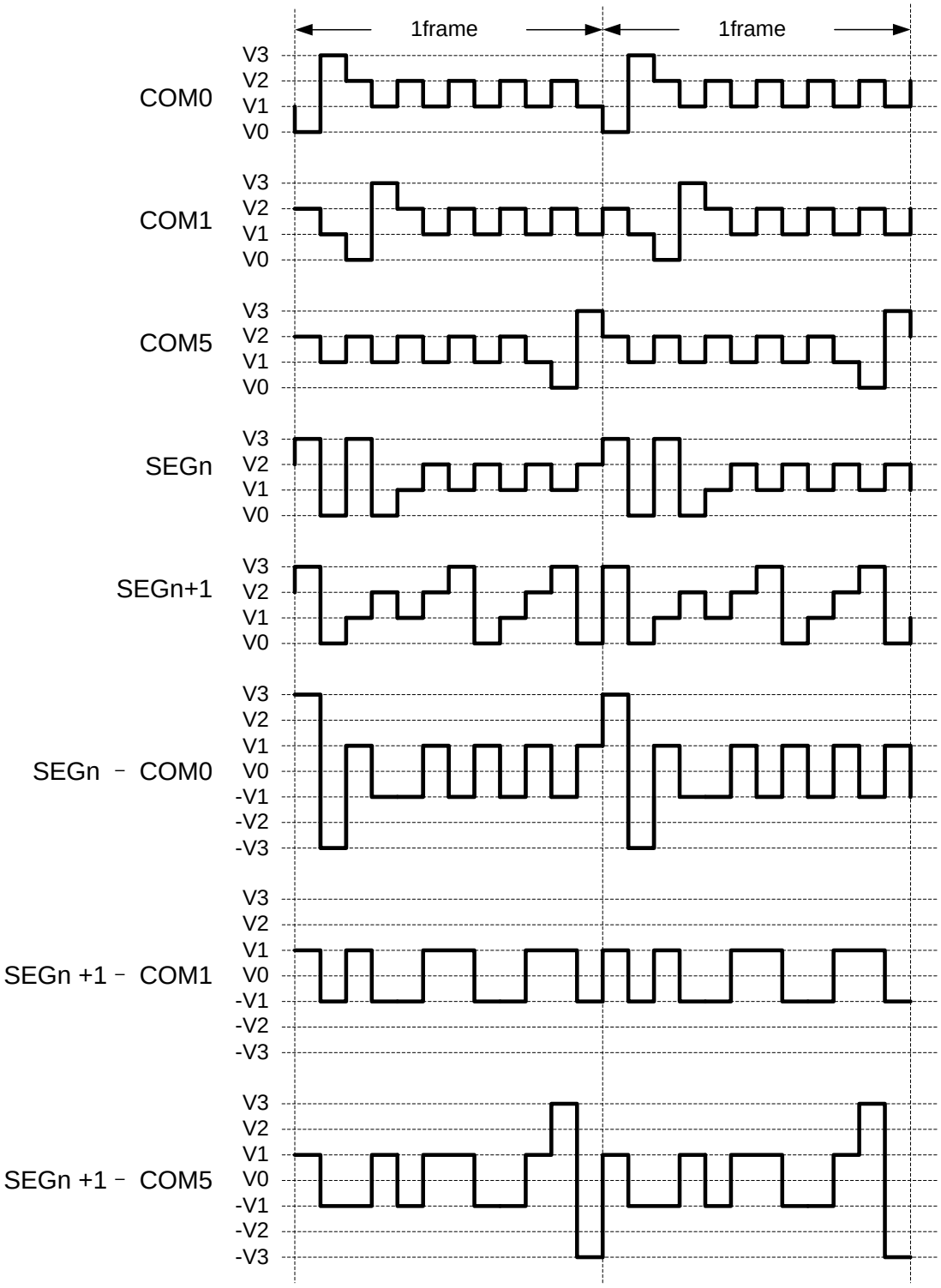
29.4.2.1 1/8 duty, 1/4 bias, typeA



LCD driver waveform: 1/8 duty, 1/4bias, type A

图 29-2LCD 驱动波形(1/8 duty, 1/4 bias, type A)

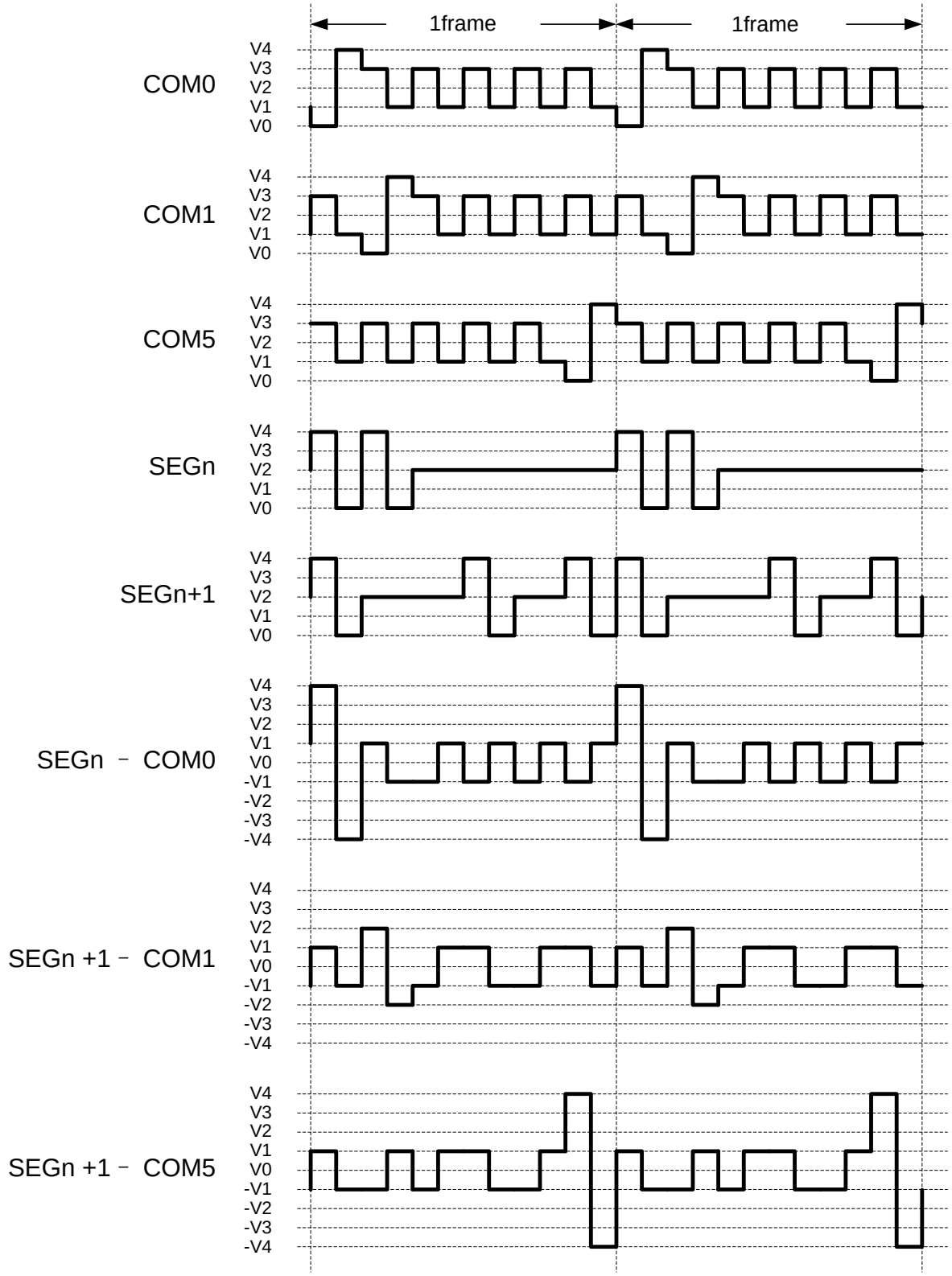
29.4.2.2 1/6 duty, 1/3 bias, typeA



LCD driver waveform: 1/6 duty, 1/3bias, type A

图 29-3LCD 驱动波形(1/6 duty, 1/3 bias, type A)

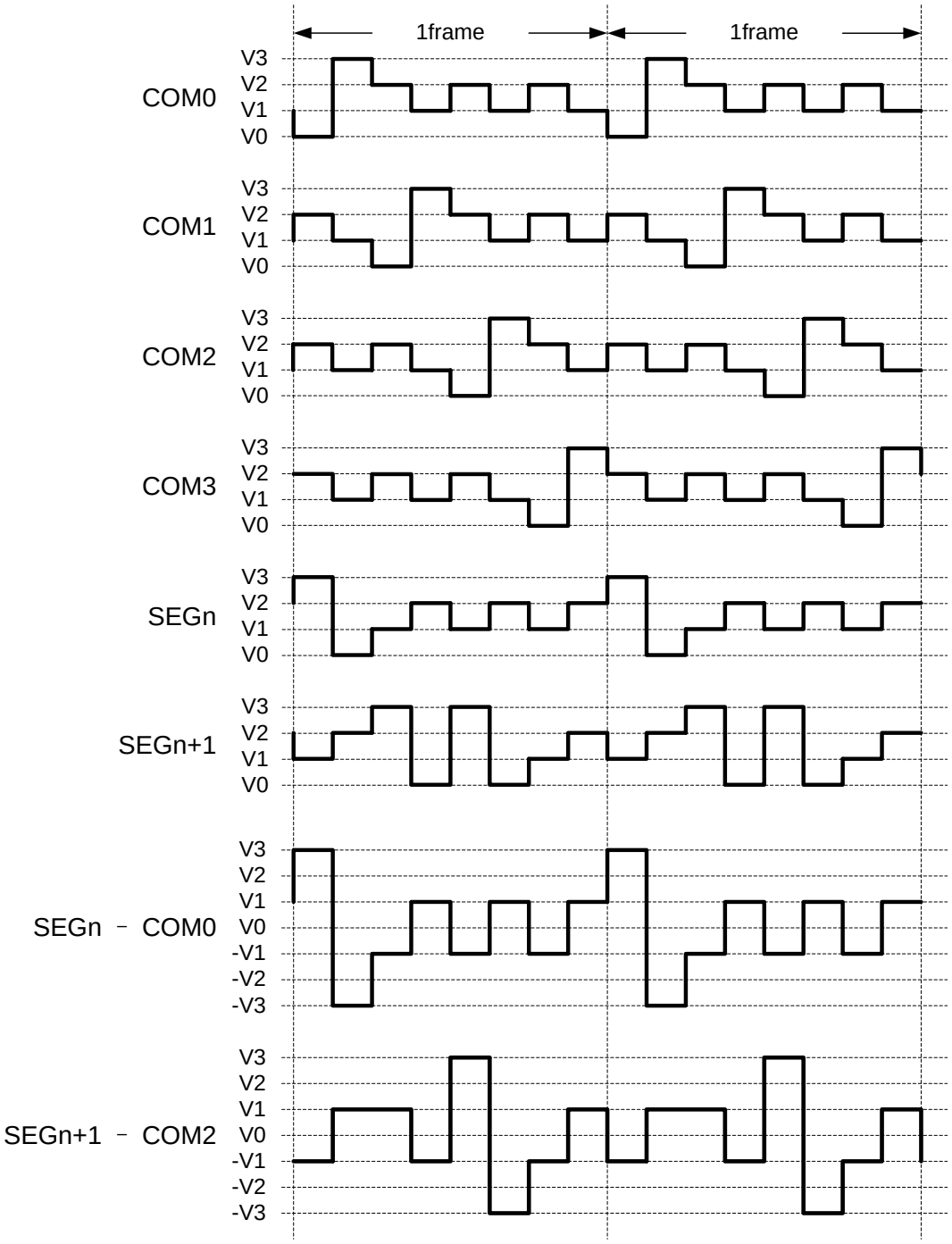
29.4.2.3 1/6 duty, 1/4 bias, typeA



LCD driver waveform: 1/6 duty, 1/4bias, type A

图 29-4LCD 驱动波形(1/6 duty, 1/4 bias, type A)

29.4.2.4 1/4 duty, 1/3 bias, typeA

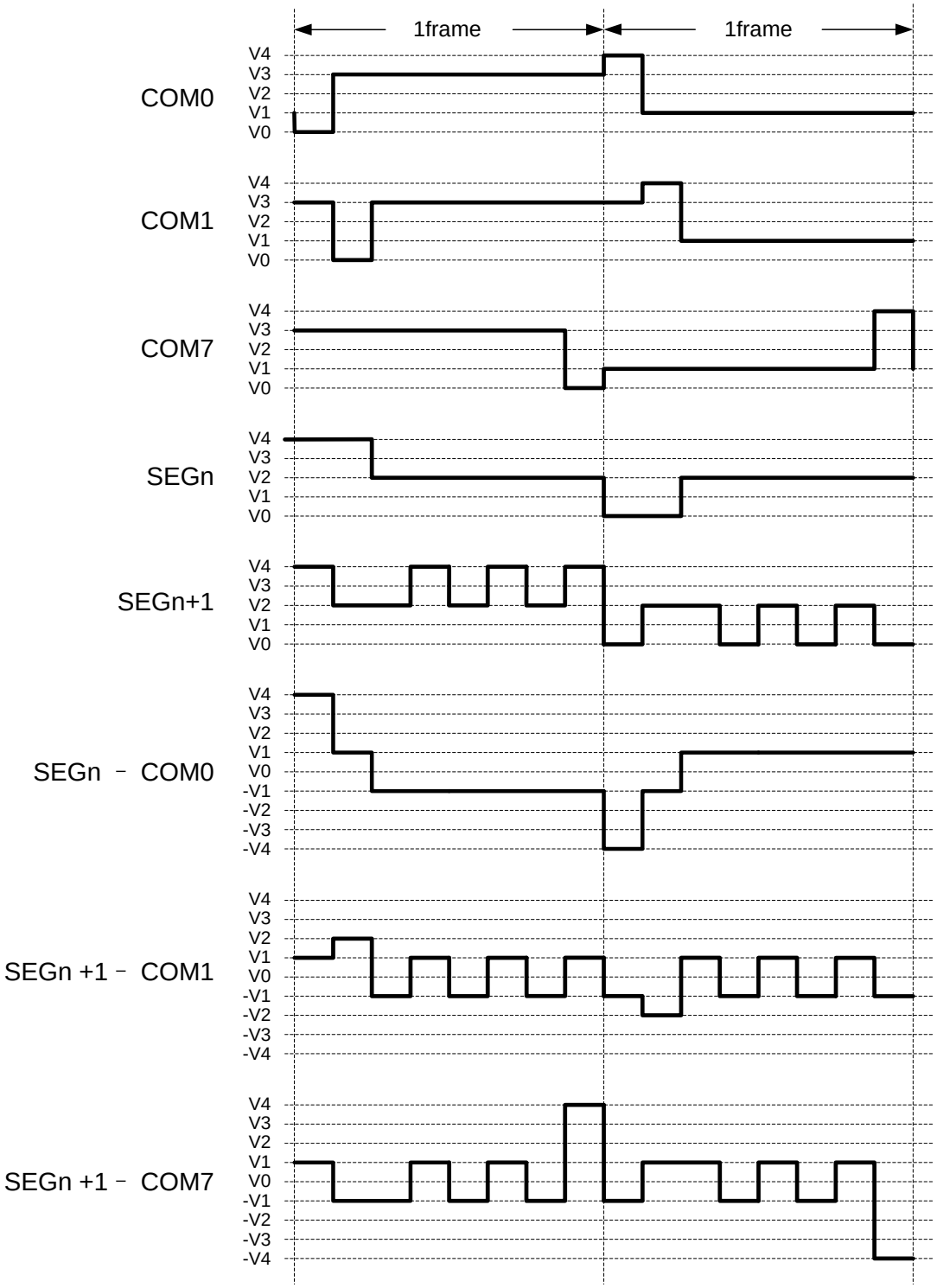


LCD driver waveform: 1/4 duty, 1/3bias, type A

图 29-5LCD 驱动波形(1/4 duty, 1/3 bias, type A)

29.4.3 LCD Type B 扫描波形

29.4.3.1 1/8 duty, 1/4 bias, typeB



LCD driver waveform: 1/8 duty, 1/4bias, type B

图 29-6 LCD 驱动波形(1/8 duty, 1/4 bias, type B)

29.4.3.2 1/6 duty, 1/3 bias, typeB

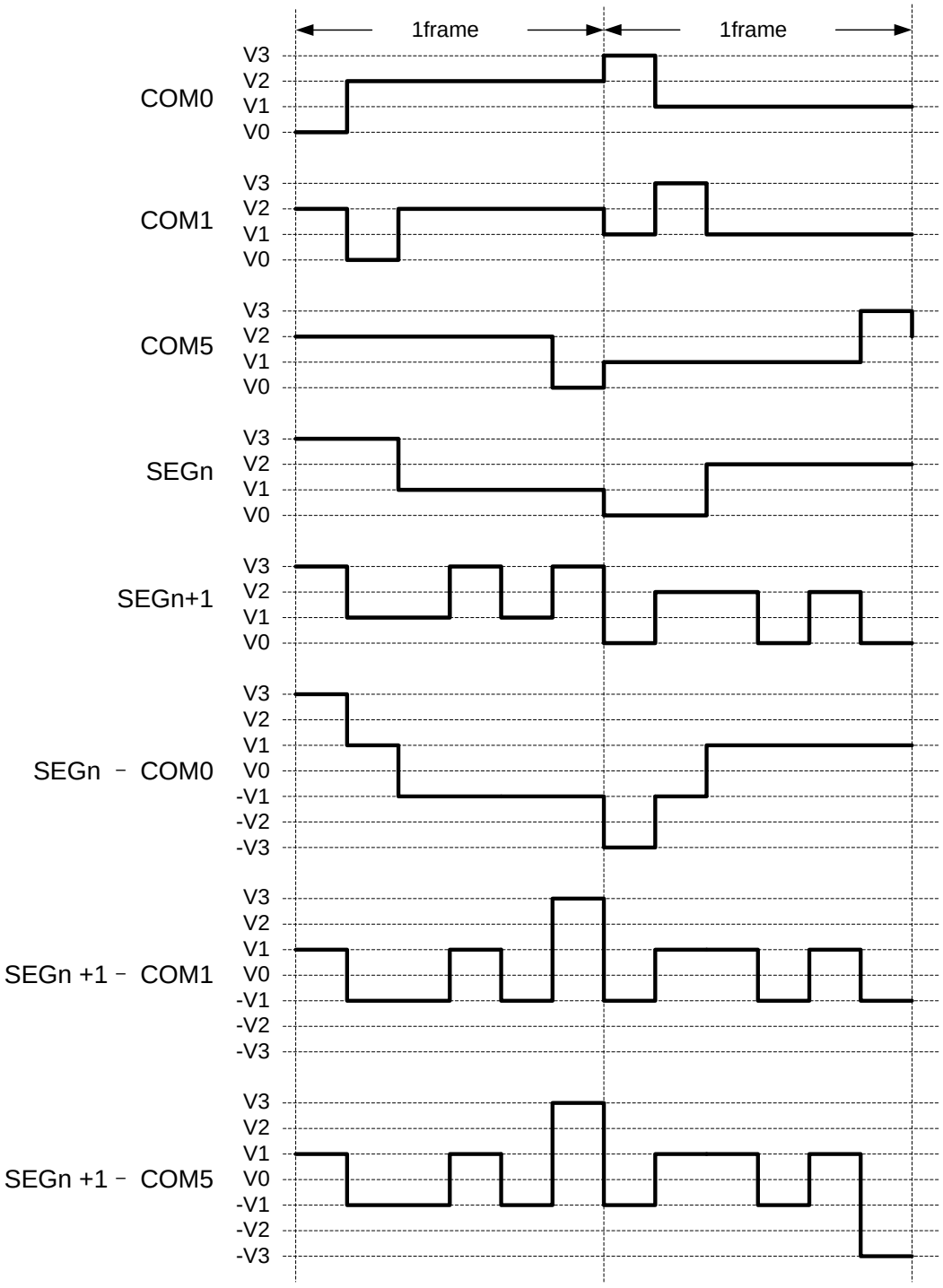


图 29-7 LCD 驱动波形(1/8 duty, 1/4 bias, type B)

29.4.3.3 1/6 duty, 1/4 bias, typeB

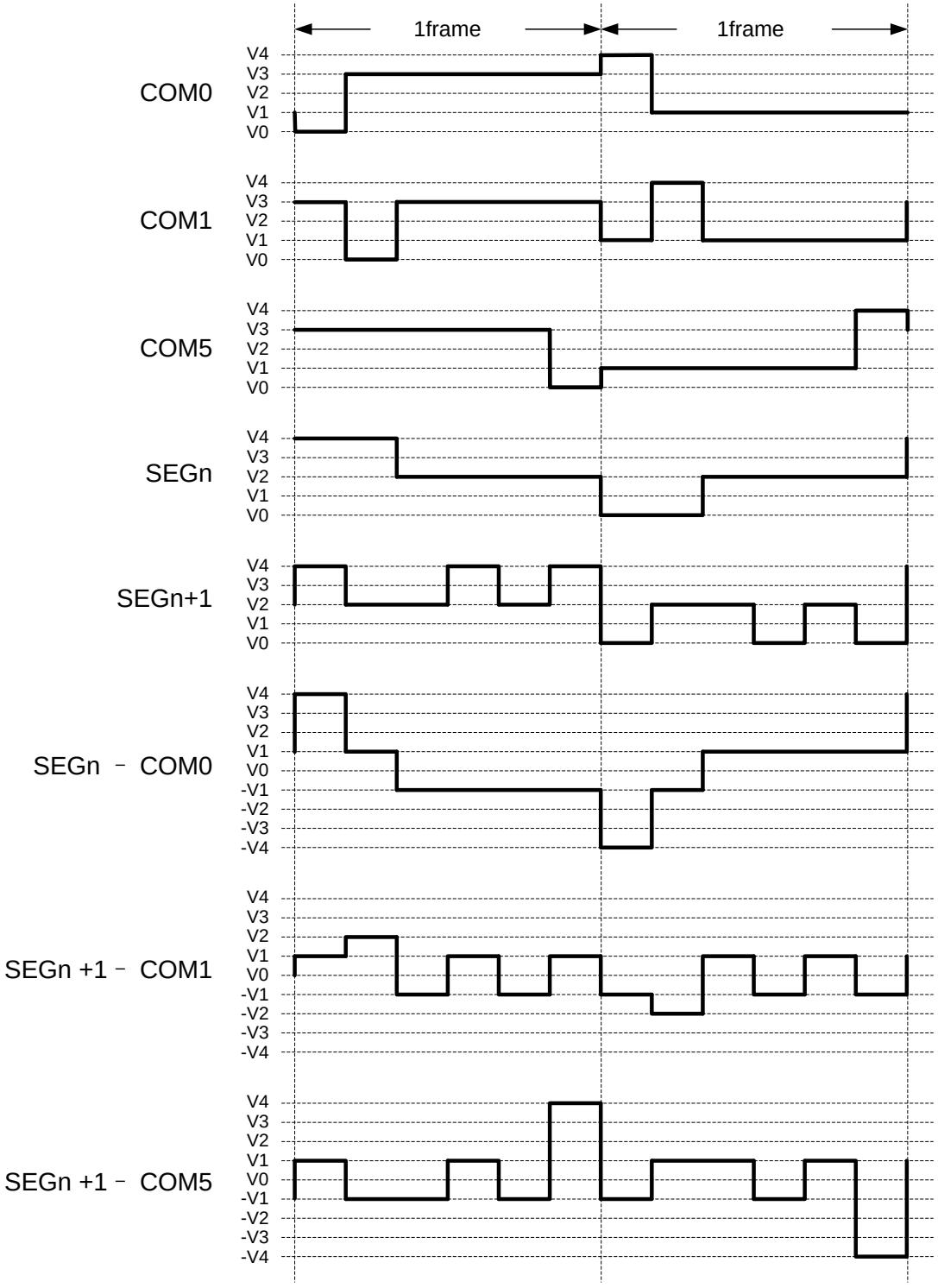
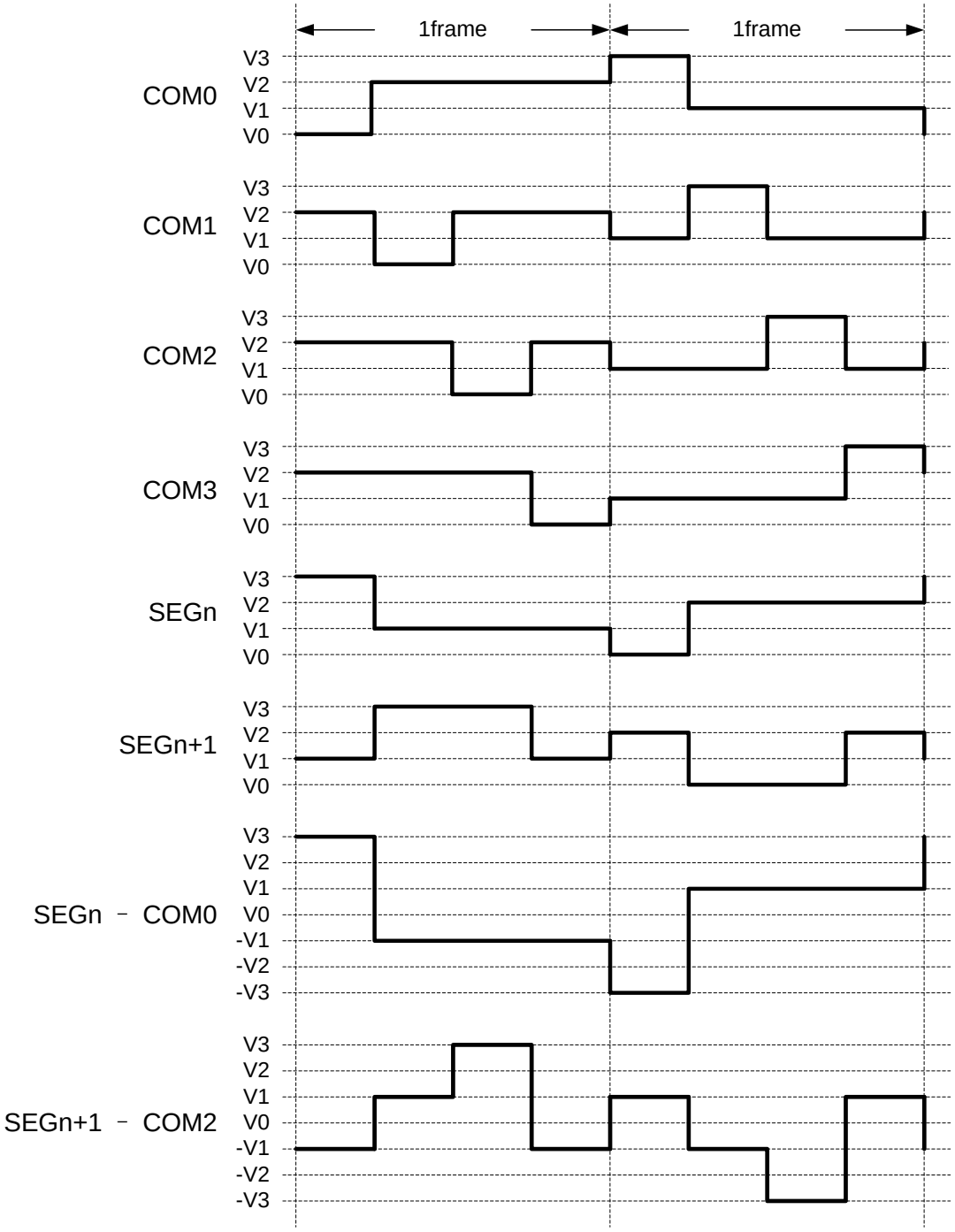


图 29-8 LCD 驱动波形(1/6 duty, 1/4 bias, type B)

29.4.3.4 1/4 duty, 1/3 bias, typeB



LCD driver waveform: 1/4 duty, 1/3bias, type B

图 29-9 LCD 驱动波形(1/4 duty, 1/3 bias, type B)

29.4.4 片内电阻驱动模式

片内电阻驱动模式由电源电压通过分压电阻产生等分电压，分压输入到低功耗buffer以增强驱动能力，buffer输出连接至波形产生模块后产生COM和SEG信号，此模式无需片外器件，功耗较低。
其结构示意图如下：

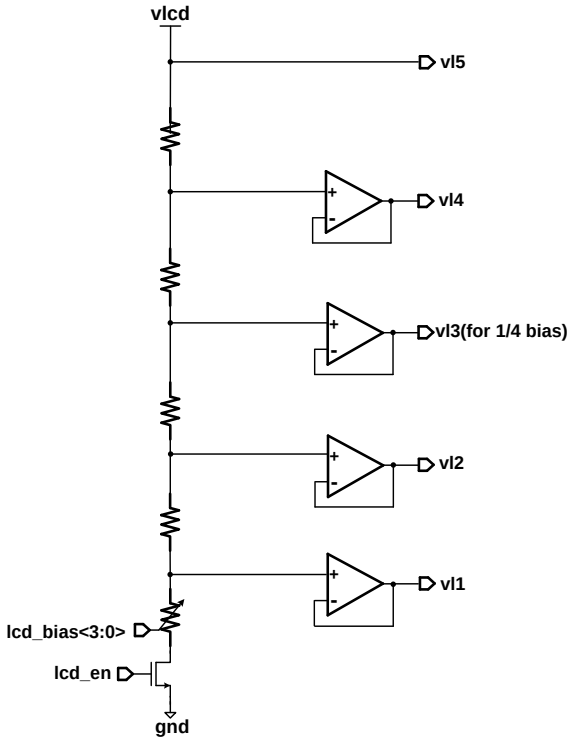


图 29-10LCD 片内电阻 buffer 型驱动电路

驱动Buffer的输出阻抗大约为5Kohm。
通过配置LCDBIAS寄存器，可以实现对LCD驱动电压的调整，具体参见“偏置电压调整”章节。

29.4.5 显示闪烁功能

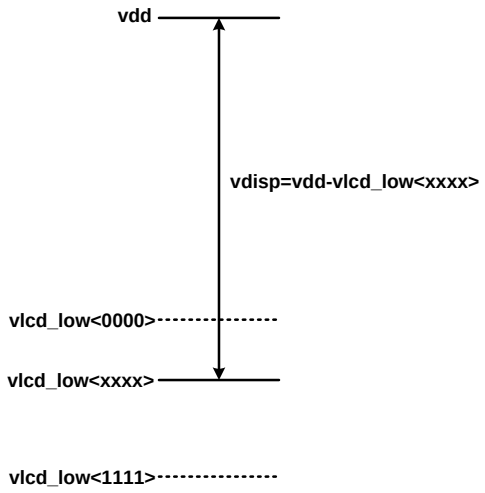
软件可以设置显示控制寄存器 DISPCTRL 中的 FLICKER 位为 1，来使能显示闪烁。FLICKER 使能后，根据 TON 和 TOFF 寄存器值确定闪烁频率。在使能 FLICKER 功能之前应先设置 TON/TOFF 并设置 MD 打开显示，若不设置 TON/TOFF，则其复位值为 0，显示会以 64Hz 闪烁。若不先打开显示，FLICKER 设置无效，不会有显示。
TON/TOFF 最小步长为 T_{step} = COM*DF[7:0]*2*16/32768Hz，实际 ON/OFF 时间为 TON/TOFF * T_{step}。显示和熄灭与帧扫描同步，即在一帧扫描完后熄灭，或在一帧开始时点亮，熄灭或点亮后给出相应中断。由于帧结束信号是 64HZ 的，因此 TON/TOFF 的计数值应为寄存器设置值 x16。

29.4.6 偏置电压调整

LCD 输出的显示电压范围可以调节以适应不同规格的液晶面板，输出电压范围可以表示为：

VDISP=VDD-VLCD_LOW

其中 VLCD_LOW 可以由 LCDBIAS[3:0]调节，LCDBIAS=0000 对应的 VLCD_LOW 电压最高，输出电压范围 VDISP=VDD-VLCD_LOW 最小；LCDBIAS=1111 对应的 VLCD_LOW 电压最低，输出电压范围 VDISP=VDD-VLCD_LOW 最大，如下图所示：



应用中应根据实际 LCD 面板特性，选择合适的 VDISP 电压。

29.5 寄存器

模块起始地址：0x4001_0C00

offset 地址	名称	符号
LCD(模块起始地址:0x40010C00)		
0x00	显示控制寄存器 （LCD Control Register）	LCD_CR
0x04	显示测试控制寄存器 （LCD test Register）	LCD_TEST
0x08	显示频率控制寄存器 （LCD Frequency Control Register）	LCD_FCR
0x0C	闪烁时间寄存器 （LCD Flick Time Register）	LCD_FLKT
0x14	显示中断使能寄存器 （LCD Interrupt Enable Register）	LCD_IER
0x18	显示中断标志寄存器 （LCD Interrupt Status Register）	LCD_ISR
0x24	显示数据缓存寄存器 0 （LCD data buffer registers 0）	LCD_DATA0
0x28	显示数据缓存寄存器 1 （LCD data buffer registers 1）	LCD_DATA1
0x2C	显示数据缓存寄存器 2 （LCD data buffer registers 2）	LCD_DATA2
0x30	显示数据缓存寄存器 3 （LCD data buffer registers 3）	LCD_DATA3

0x34	显示数据缓存寄存器 4 （LCD data buffer registers 4）	LCD_DATA4
0x38	显示数据缓存寄存器 5 （LCD data buffer registers 5）	LCD_DATA5
0x3C	显示数据缓存寄存器 6 （LCD data buffer registers 6）	LCD_DATA6
0x40	显示数据缓存寄存器 7 （LCD data buffer registers 7）	LCD_DATA7
0x50	COM 使能控制寄存器 （LCD COM Enable Register）	LCD_COMEN
0x54	SEG 使能控制寄存器 0 （LCD SEG Enable Register0）	LCD_SEGEN0
0x58	SEG 使能控制寄存器 1 （LCD SEG Enable Register1）	LCD_SEGEN1

29.5.1 显示控制寄存器（LCD_CR）

名称	LCD_CR							
Offset	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-	SCFSEL			SC_CTRL		IC_CTRL	
位权限	U-0	R/W-000			R/W-00		R/W-01	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ENMODE	FLICK	-		BIAS			
位权限	R/W-1	R/W-0	U-0		R/W-1110			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		BIASMD	ANTIPOLAR	WFT	LMUX		EN
位权限	U-0		R/W-0	R/W-0	R/W-0	R/W-00		R/W-0

位号	助记符	功能描述
31:23	-	RFU：未实现，读为 0
22:20	**SCFSEL**	RFU：未实现
19:18	**SC_CTRL**	RFU：未实现
17:16	**IC_CTRL**	偏置电路输入电流源大小控制 (Input bias Current Control) 00：电流最大 01：电流次大 10：电流次小 11：电流最小

位号	助记符	功能描述
15	**ENMODE**	驱动模式选择 (LCD Enabling Mode) 0：RFU 1：片内电阻型驱动
14	**FLICK**	显示闪烁使能位 (LCD Flick Enable) 1：显示闪烁，闪烁频率由 TON 和 TOFF 寄存器设置 0：关闭闪烁
13:12	**-**	RFU：未实现，读为 0
11:8	**BIAS**	LCD 偏置电平选择位，用于显示灰度控制 (LCD Bias Voltage Select)
7:6	**-**	RFU：未实现，读为 0
5	**BIASMD**	偏置类型选择 (Bias Mode) 1：1/3 Bias 0：1/4 Bias
4	**ANTIPOLAR**	防极化使能 (Anti-Polarization) 1：COM 和 SEG 在 LCD 关闭情况下接地 0：COM 和 SEG 在 LCD 关闭情况下浮空
3	**WFT**	驱动波形选择 (Waveform Format) 1：B类波形 0：A类波形
2:1	**LMUX**	COM 数量选择 (Segment Line Mux) 00：4COM 01：6COM 10/11：8COM
0	**EN**	LCD 显示使能位 (LCD Enable) 1：启动 LCD 显示 0：关闭 LCD 显示

LCDBIAS[3:0]	**不同 VDD 下内部偏置电压(V)**			
	5	**4.5**	**3.6**	**3.0**
0000	2.74	2.47	1.97	1.64
0001	2.83	2.54	2.03	1.69
0010	2.92	2.62	2.10	1.75
0011	3.01	2.71	2.17	1.81
0100	3.12	2.80	2.24	1.87
0101	3.23	2.90	2.32	1.94
0110	3.35	3.01	2.41	2.01
0111	3.47	3.13	2.50	2.08
1000	3.61	3.25	2.60	2.17
1001	3.76	3.39	2.71	2.26
1010	3.93	3.53	2.83	2.35
1011	4.10	3.69	2.95	2.46
1100	4.30	3.87	3.09	2.58
1101	4.51	4.06	3.25	2.71
1110	4.75	4.27	3.42	2.85
1111	5.00	4.50	3.60	3.00

29.5.2 显示测试控制寄存器（LCD_TEST）

名称	LCD_TEST							
Offset	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LCCTRL	-						TESTEN
位权限	R/W-0	U-0						R/W-0

位号	助记符	功能描述
31:8	-	未实现，读为0
7	**LCCTRL**	LCD测试控制位，仅在测试模式下有效 (Line Constant Control) COM、SEG 输出电平由测试模式下的引脚输出数据寄存器决定。不同设置下 SEG 或 COM 输出的结果参见后文表格。
6:1	-	未实现，读为0
0	**TESTEN**	测试模式使能位 (Test mode Enable) 1：LCD 测试模式使能。在 LCD 测试模式下，LCD 引脚静态输出模拟直流电平，所有与动态扫描时间以及扫描波形相关寄存器设置无效 0：正常工作模式，测试模式无效，相关测试寄存器控制无效

测试模式下引脚输出电平：

LCCTRL	DISPDATA	COM 引脚输出电平	SEG 引脚输出电平
		1/3bias	1/3bias
0	0	V3	V2
0	1	V1	V4
1	0	V2	V3
1	1	V4	V1

29.5.3 测试模式下引脚输出数据寄存器

这组寄存器只在测试模式下有效，与相关显示寄存器共享存储空间。

名称	LCD 测试模式下引脚输出数据寄存器 TDISPDATA							
Offset								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TDISPDATA0	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0

名称	LCD 测试模式下引脚输出数据寄存器 TDISPDATA							
Offset								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TDISPDATA1	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
TDISPDATA2	SEG23	SEG22	SEG21	SEG20	SEG19	SEG18	SEG17	SEG16
TDISPDATA3	SEG31	SEG30	SEG29	SEG28	SEG27	SEG26	SEG25	SEG24
TDISPDATA4	-	-	-	-	-	-	-	-
TDISPDATA5	-	-	-	-	-	-	-	-
TDISPDATA6	-	-	-	-	-	-	-	-
TDISPDATA7	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

29.5.4 显示频率控制寄存器（LCD_FCR）

名称	LCD_FCR							
Offset	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DF[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:8	**-**	未实现，读为0
7:0	**DF**	显示预分频寄存器 (Display Frequency)

29.5.5 闪烁时间寄存器（LCD_FLKT）

名称	LCD_FLKT
offset	0x0000000C

位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	TOFF[7:0]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TON[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:16	-	**未实现，读为0**
15:8	**TOFF**	闪烁显示熄灭时间寄存器 (Display-Off Time) TOFF最小步长为T_{step} = COM*DF[7:0]*2*16/32768Hz，实际OFF时间为TOFF * T_{step}
7:0	**TON**	闪烁显示点亮时间寄存器 (Display-On Time) TON最小步长为T_{step} = COM*DF[7:0]*2*16/32768Hz，实际ON时间为TON * T_{step}

29.5.6 显示中断使能寄存器（LCD_IER）

名称	LCD_IER							
Offset	0x00000014							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						DONIE	DOFFIE
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:2	-	未实现，读为0
1	**DONIE**	显示点亮中断使能位 (Display-On Interrupt Enable) 1：显示点亮中断使能 0：显示点亮中断禁止

位号	助记符	功能描述
0	**DOFFIE**	显示熄灭中断使能位 (Display-OFF Interrupt Enable) 1：显示熄灭中断使能 0：显示熄灭中断禁止

29.5.7 显示中断标志寄存器（LCD_ISR）

名称	**LCD_ISR**							
Offset	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						DONIF	DOFFIF
位权限	U-0						R/W-0	R/W-0

位号	助记符	功能描述
31:2	**-**	未实现，读为0
1	**DONIF**	显示点亮中断标志 (Display-On Interrupt Flag,write 1 to clear) 显示由灭变亮时硬件产生中断标志，硬件置位，软件清零
0	**DOFFIF**	显示熄灭中断标志 (Display-OFF Interrupt Flag,write 1 to clear) 显示由亮变灭时硬件产生中断标志，硬件置位，软件清零

29.5.8 显示数据缓存寄存器 x（LCD_DATAx）

LCD 显示模块内有 10 个 32 bit 的显示数据寄存器。均为可读可写，复位值为 0。

名称	**LCD_DATAx(x=0,1,2,3,4,5,6,7,8,9)**							
Offset	0x00000024 + x*0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DSDA[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DSDA[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DSDA[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	DSDA[7:0]
位权限	R/W-0000 0000

位号	助记符	功能描述
31:0	DSDA	LCD 显示数据 (Display Data)

29.5.8.1 4COM 显示数据寄存器

名称	4com 显示数据寄存器							
LCD_DATA0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0
LCD_DATA1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1
LCD_DATA2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2
LCD_DATA3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

名称	4com 显示数据寄存器							
LCD_DATA0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3
LCD_DATA4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SEG33 COM0	SEG32 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	SEG43 COM0	SEG42 COM0	SEG41 COM0	SEG40 COM0
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG43 COM1	SEG42 COM1	SEG41 COM1	SEG40 COM1	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2
LCD_DATA5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3	SEG43 COM2	SEG42 COM2	SEG41 COM2	SEG40 COM2
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG43 COM3	SEG42 COM3	SEG41 COM3	SEG40 COM3	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24

29.5.8.2 6COM 显示数据寄存器

名称	6com 显示数据寄存器							
LCD_DATA0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0
LCD_DATA1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1
LCD_DATA2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2
LCD_DATA3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3
LCD_DATA4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM4	SEG6 COM4	SEG5 COM4	SEG4 COM4	SEG3 COM4	SEG2 COM4	SEG1 COM4	SEG0 COM4
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM4	SEG14 COM4	SEG13 COM4	SEG12 COM4	SEG11 COM4	SEG10 COM4	SEG9 COM4	SEG8 COM4
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM4	SEG22 COM4	SEG21 COM4	SEG20 COM4	SEG19 COM4	SEG18 COM4	SEG17 COM4	SEG16 COM4
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM4	SEG30 COM4	SEG29 COM4	SEG28 COM4	SEG27 COM4	SEG26 COM4	SEG25 COM4	SEG24 COM4
LCD_DATA5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM5	SEG6 COM5	SEG5 COM5	SEG4 COM5	SEG3 COM5	SEG2 COM5	SEG1 COM5	SEG0 COM5
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM5	SEG14 COM5	SEG13 COM5	SEG12 COM5	SEG11 COM5	SEG10 COM5	SEG9 COM5	SEG8 COM5

	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM5	SEG22 COM5	SEG21 COM5	SEG20 COM5	SEG19 COM5	SEG18 COM5	SEG17 COM5	SEG16 COM5
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM5	SEG30 COM5	SEG29 COM5	SEG28 COM5	SEG27 COM5	SEG26 COM5	SEG25 COM5	SEG24 COM5
LCD_DATA6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SEG33 COM0	SEG32 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	SEG43 COM0	SEG42 COM0
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2	SEG43 COM1	SEG42 COM1	SEG39 COM1	SEG38 COM1
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG33 COM3	SEG32 COM3	SEG43 COM2	SEG42 COM2	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2
LCD_DATA7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG43 COM3	SEG42 COM3	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG39 COM4	SEG38 COM4	SEG37 COM4	SEG36 COM4	SEG35 COM4	SEG34 COM4	SEG33 COM4	SEG32 COM4
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG37 COM5	SEG36 COM5	SEG35 COM5	SEG34 COM5	SEG33 COM5	SEG32 COM5	SEG43 COM4	SEG42 COM4
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
					SEG43 COM5	SEG42 COM5	SEG39 COM5	SEG38 COM5

29.5.8.3 8COM 显示数据寄存器

名称	8com 显示数据寄存器							
LCD_DATA0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0
LCD_DATA1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1
LCD_DATA2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM2	SEG30 COM02	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2
LCD_DATA3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3
LCD_DATA4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM4	SEG6 COM4	SEG5 COM4	SEG4 COM4	SEG3 COM4	SEG2 COM4	SEG1 COM4	SEG0 COM4
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM4	SEG14 COM4	SEG13 COM4	SEG12 COM4	SEG11 COM4	SEG10 COM4	SEG9 COM4	SEG8 COM4
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM4	SEG22 COM4	SEG21 COM4	SEG20 COM4	SEG19 COM4	SEG18 COM4	SEG17 COM4	SEG16 COM4
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM4	SEG30 COM4	SEG29 COM4	SEG28 COM4	SEG27 COM4	SEG26 COM4	SEG25 COM4	SEG24 COM4
LCD_DATA5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM5	SEG6 COM5	SEG5 COM5	SEG4 COM5	SEG3 COM5	SEG2 COM5	SEG1 COM5	SEG0 COM5
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM5	SEG14 COM5	SEG13 COM5	SEG12 COM5	SEG11 COM5	SEG10 COM5	SEG9 COM5	SEG8 COM5
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM5	SEG22 COM5	SEG21 COM5	SEG20 COM5	SEG19 COM5	SEG18 COM5	SEG17 COM5	SEG16 COM5

	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM5	SEG30 COM5	SEG29 COM5	SEG28 COM5	SEG27 COM5	SEG26 COM5	SEG25 COM5	SEG24 COM5
LCD_DATA6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM6	SEG6 COM6	SEG5 COM6	SEG4 COM6	SEG3 COM6	SEG2 COM6	SEG1 COM6	SEG0 COM6
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM6	SEG14 COM6	SEG13 COM6	SEG12 COM6	SEG11 COM6	SEG10 COM6	SEG9 COM6	SEG8 COM6
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM6	SEG22 COM6	SEG21 COM6	SEG20 COM6	SEG19 COM6	SEG18 COM6	SEG17 COM6	SEG16 COM6
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM6	SEG30 COM6	SEG29 COM6	SEG28 COM6	SEG27 COM6	SEG26 COM6	SEG25 COM6	SEG24 COM6
LCD_DATA7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG7 COM7	SEG6 COM7	SEG5 COM7	SEG4 COM7	SEG3 COM7	SEG2 COM7	SEG1 COM7	SEG0 COM7
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG15 COM7	SEG14 COM7	SEG13 COM7	SEG12 COM7	SEG11 COM7	SEG10 COM7	SEG9 COM7	SEG8 COM7
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG23 COM7	SEG22 COM7	SEG21 COM7	SEG20 COM7	SEG19 COM7	SEG18 COM7	SEG17 COM7	SEG16 COM7
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG31 COM7	SEG30 COM7	SEG29 COM7	SEG28 COM7	SEG27 COM7	SEG26 COM7	SEG25 COM7	SEG24 COM7
LCD_DATA8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SEG33 COM0	SEG32 COM0
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3
LCD_DATA9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	SEG39 COM4	SEG38 COM4	SEG37 COM4	SEG36 COM4	SEG35 COM4	SEG34 COM4	SEG33 COM4	SEG32 COM4
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
	SEG39 COM5	SEG38 COM5	SEG37 COM5	SEG36 COM5	SEG35 COM5	SEG34 COM5	SEG33 COM5	SEG32 COM5
	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
	SEG39 COM6	SEG38 COM6	SEG37 COM6	SEG36 COM6	SEG35 COM6	SEG34 COM6	SEG33 COM6	SEG32 COM6
	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
	SEG39 COM7	SEG38 COM7	SEG37 COM7	SEG36 COM7	SEG35 COM7	SEG34 COM7	SEG33 COM7	SEG32 COM7

29.5.9 COM 使能控制寄存器（LCD_COMEN）

名称	LCD_COMEN							
Offset	0x00000050							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-				COMEN[3:0]			
位权限	U-0				R/W-0000			

位号	助记符	功能描述
31:4	-	RFU：未实现，读为 0
3:0	COMEN	LCD COM 输出使能控制 (COM Enable) 1：COM 输出使能 0：COM 输出禁止

29.5.10 LCD SEG 使能控制寄存器 0（LCD_SEGEN0）

名称	LCD_SEGEN0							
offset	0x54							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	SEGENx[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	SEGENx[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SEGENx[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SEGENx[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	SEGENx	LCD SEG 输出使能控制，SEGEN0~SEGEN31 1: SEG 输出使能

位号	助记符	功能描述
		0: SEG 输出禁止

29.5.11 LCD SEG 使能控制寄存器 1（LCD_SEGEN1）

名称	LCD_SEGEN1							
offset	0x58							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-				SEGENx[11:8]			
位权限	U-0				R/W-0000			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SEGEN[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:12	-	RFU：未实现，读为 0
11:0	SEGENx	LCD SEG 输出使能控制，SEGEN32~SEGEN43 1：SEG 输出使能 0：SEG 输出禁止

30 ADC 和温度传感器（SDADC）

30.1 概述

MG33M0xxERB 带有∑-ΔADC，可实现温度、电池电压或其他直流信号的测量功能。

主要特点为：

- 工作电压 2.2～5.5V
- 测量外部信号输入时，输入电压范围 0.2~4.8V（使能输入 buffer）或 0~4.8V（bypass 输入 buffer）
- 最高分辨率可达 14bits
- 温度传感器
- 最多 8 个外部输入通道
- 累加器单次转换时间典型值 2ms（工作时钟 1MHz，trim=0x3FF，11bit 输出）

30.2 模块框图

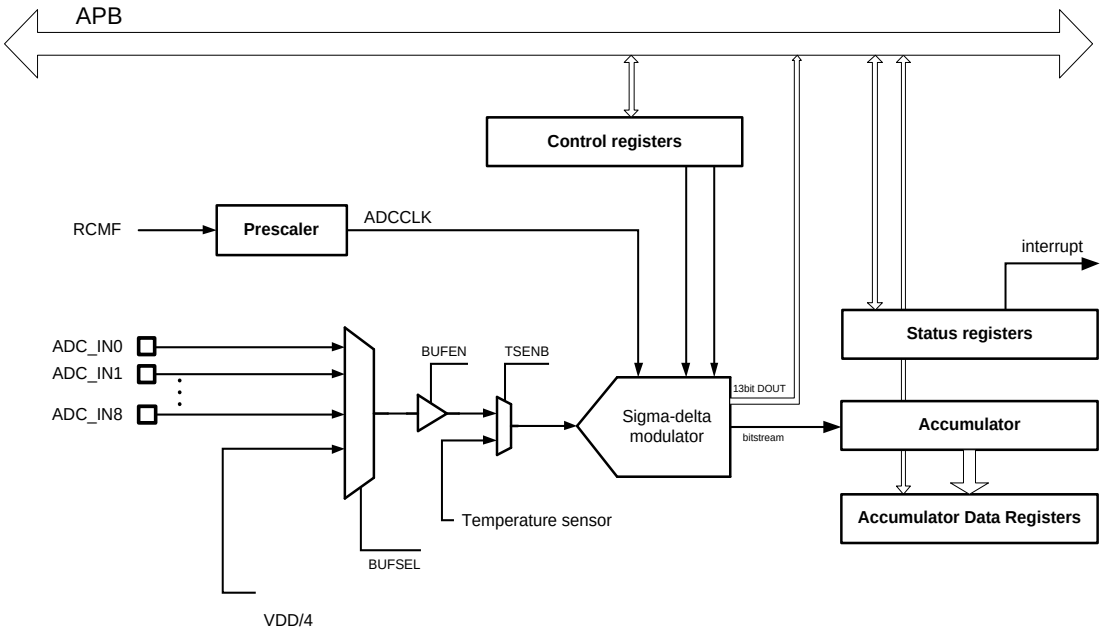


图 30-1 ADC 结构框图

30.3 工作模式

ADC 采用 sigma-delta modulator 配合过采样输出的方式实现模数转换。

ADC 支持 2 种输出方式：

- 内部累加器输出
- 外部累加器输出

通过 MODE 寄存器可以选择工作模式。

内部累加器模式：ADC 转换结束后 ADC_DONE 置 1 并保持，同时 ADC_IF 置 1，若 ADC_IE 使能则触发 ADC 中断。ADC_DR 输出数据稳定并保持，直到 EN 信号变低。关闭 ADC 使能后自动清除 DONE 信号。

外部累加器模式：ADC 外部累加器对 ADC 输出的 1bit 码流进行求和累加，累加完成后 ACC_IF 置 1 并可触发 ADC 中断；累加结果保存在 ADC_DR 寄存器。软件可以灵活配置累加周期，以平衡输出位数和累加时间。最短累加周期为 1023，最长为 16383，可以得到 10~14bit 无符号输出数据。

ADC 支持连续转换，当 ADC 使能信号保持为 1 时，将会周期性持续转换。

30.4 温度传感器

芯片内置高精度温度传感器，可精确测量芯片工作时的环境温度。可利用温度传感器测量的温度值，对RTC的走时进行补偿。

温度传感器特性：

- 温度测量范围：-40°C~85°C
- 典型条件下全温区线性度不低于±2°C
- 与芯片内的 sigma-delta ADC 配合，实现温度到数字输出的转换

温度传感器的输出为随温度而变化的电压量。使用 ADC 来测量温度传感器的输出，需要先将 ADC 的输入通道选择为温度传感器输入。

30.4.1 温度调校

温度传感器输出电压随温度的变化关系是线性的，在未经校准的情况下可以用来测量相对温度的变化。如果需要测量绝对温度，需要进行offset调校和/或slope调校。

芯片出厂前进行单温度offset调校，调校环境温度为30℃±1℃，转换结果存储在Flash的特殊信息区。

30.4.2 温度转换使用方式

用户程序使用温度传感器(内部累加模式)，参考步骤如下：

1、将 ADC_CCR 时钟控制寄存器配置为 0011：RCMF/2 并开启时钟

2、将 ADC_CFGR_BUFSEL 寄存器配置为 1111：TemperatureSensor

3、将 ADC_TRIM 寄存器配置为 0x640

4、将 ADC_CR_MODE 寄存器配置为内部累加模式

5、将 ADC_CR_EN 寄存器使能

6、等待 ADC 转换完成标志后读取 ADC 转换值输出

当前温度计算公式：

$$T = \frac{ADC - ADC_{30C}}{K} + 30$$

其中K=4.5643(经验值)，ADC_{30C}为芯片FLASH中保存的30℃(内部累加_1M时钟)定标数据，位于地址0x1FFF_FA92和0x1FFF_FA93两个字节。

地址	参数	说明
0x1FFF_FA92	TS_30C[7:0]	30℃下温度传感器 ADC 输出值； ADC_TRIM 配置 0x640； ADC_CCR 配置 1M 时钟； ADC_CR 配置内部累加模式并、低功耗模式；
0x1FFF_FA93	TS_30C[15:8]	

建议用户调用复旦微电子提供的库函数进行温度测量。

ADC转换时间：

模式	ADC_Trim值	ADC时钟	ADC转换完成时间（典型值）
内部累加器模式	0x3FF	500K	0x3FF * (1/500K) * 2 = 4.092ms
	0X3FF	2M	0x3FF * (1/2M) * 2 = 1.023ms
	0x640	32.768K	0x640 * (1/32.768K) * 2 = 97.656ms
	0x640	500K	0x640 * (1/500K) * 2 = 6.4ms
	0x640	2M	0x640 * (1/2M) * 2 =1.6ms
	0x7FF	500K	0x7FF * (1/500K) * 2 =8.188ms
	0x7FF	2M	0x7FF * (1/2M) * 2 =2.047ms
外部累加器模式_14bit	0x7FF	32.768K	2^14 * (1/32.768K) = 500ms
	0x7FF	2M	2^14 * (1/2M) = 8.192ms

30.5 中断

ADC、累加器都能产生各自中断，并且都可以独立屏蔽。

模式	寄存器	说明
内部累加	ADC_DONE	仅供查询，只读
	ADC_IF	可中断，可屏蔽，每次转换完成后置位，软件清零
外部累加	INIT_RDY	仅供查询，只读
	ACC_IF	可中断，可屏蔽，每次累加完成后置位，软件清零

表 30-1 ADC 相关中断和标志

30.6 ADC 外部输入通道

根据BUFSEL寄存器配置，可以选择以下外部GPIO进行测量：

BUFSEL寄存器	ADC输入通道	GPIO
0001	ADC_IN1	PF2
0010	ADC_IN2	PF3
0101	ADC_IN5	PG0
0110	ADC_IN6	PG1
0111	ADC_IN7	PG4
1000	ADC_IN8	PG5

表 30-2 ADC 输入通道选择

进行测量前，应用需将对应GPIO配置成模拟功能，并且必须关闭上拉电阻。

30.7 寄存器

SDADC模块基地址：0x40016400

offset 地址	名称	符号
SDADC		
0x00	ADC 控制寄存器 （ADC Control Register）	ADC_CR
0x04	ADC 调校寄存器 （ADC Trim Register）	ADC_TRIM
0x08	ADC 输出数据寄存器 （ADC Data Register）	ADC_DR
0x0C	ADC 中断标志寄存器 （ADC Interrupt Status Regsiter）	ADC_ISR
0x10	ADC 配置寄存器 （ADC Config Register）	ADC_CFGR

30.7.1 ADC 控制寄存器(ADC_CR)

名称	ADC_CR							
offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-					CPCT		CPEN
位权限	U-0					R/W-10		R/W-1
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADC_IE	ACC_IE	-		HPEN	MODE	RSTCTRL_EN	EN
位权限	R/W-0	R/W-0	U-0		R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:27	-	RFU：未实现，读为 0
26:25	CPCT	Chopper 周期选择 00：32 个时钟周期 01：128 个时钟周期 10：512 个时钟周期 11：2048 个时钟周期
24	CPEN	Chopper 使能 0：禁止 Chopper 1：使能 Chopper
7	ADC_IE	ADC 内部累加模式中断使能

位号	助记符	功能描述
6	ACC_IE	ADC 外部累加模式中断使能
5:4	-	RFU：未实现，读为 0
3	HPEN	ADC 功耗模式 0：低功耗模式，工作时钟最高 1MHz 1：高功耗模式，工作时钟最高 2MHz
2	MODE	ADC 工作模式 0：内部累加器模式 1：外部累加器或 CIC 模式
1	RSTCTRL_EN	积分器复位使能，在 MODE=1 并且使用外部累加器时，必须置位，其他条件下必须保持为 0 0：禁止积分器外部复位 1：允许积分器外部复位
0	EN	ADC 使能信号 0：ADC 不使能 1：ADC 使能

30.7.2 ADC 调校寄存器(ADC_TRIM)

名称	ADC_TRIM							
offset	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					ADC_TRIM[10:8]		
位权限	U-0					RW-000		
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADC_TRIM[7:0]							
位权限	RW-0000 0000							

位号	助记符	功能描述
31:11	-	RFU：未实现，读为 0
10:0	ADC_TRIM	ADC TRIM 值，仅针对内部累加器模式输出 内部累加器累加周期：Period = TRIM*2*T_{ADC_CLK} 累加周期决定了输出数据位宽，当 TRIM=0x7FF 最大值时，实际累加周期为 4095 cycle，即 ADC 输出数据最大有效位宽是 12bit

30.7.3 ADC 输出数据寄存器(ADC_DR)

名称	ADC_DR							
offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ADC_DATA[15:8]							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADC_DATA[7:0]							
位权限	R-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	ADC_DATA	ADC 输出数据，为码流累加结果，未经降采样滤波器处理 当 MODE=0 时，输出为 ADC 内部累加结果，最高 12bit，位数由 ADC_TRIM 决定 当 MODE=1 时，输出位 ADC 外部累加结果，最高 14bit，位数由 ACC_PERIOD 决定

30.7.4 ADC 中断标志寄存器(ADC_ISR)

名称	ADC_ISR							
offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-						INIT_RDY	ACC_IF
位权限	U-0						R-0	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						ADC_DONE	ADC_IF
位权限	U-0						R-0	R/W-0

位号	助记符	功能描述
31:10	-	RFU：未实现，读为 0

位号	助记符	功能描述
9	INIT_RDY	ADC 初始化完成标志，仅 MODE=1 时有效（不产生中断） 0：ADC 还未完成初始化 1：ADC 完成初始化 *注：MODE=1，ADC_EN 置位后，等待 MODE_CTRL_DELAY 时间之后，此标志置位，表示 ADC 内部积分器建立完成。MODE=0 时，工作时序由 ADC 内部自行控制，此标志无效。*
8	ACC_IF	累加器完成中断标志，硬件置位，软件写 1 清零，写 0 无效
7:2	-	RFU：未实现，读为 0
1	ADC_DONE	ADC 转换完成输出，软件只读（不产生中断） 转换完成后此信号保持为高电平，只有关闭 ADC 才会清 0
0	ADC_IF	ADC 转换完成中断标志，硬件置位，软件写 1 清零，写 0 无效

30.7.5 ADC 配置寄存器(ADC_CFGR)

名称	ADC_CFGR							
offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-					ACC_PERIOD		
位权限	U-0					R/W-000		
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RST_CTRL_DELAY							
位权限	R/W-0001 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		BUFEN	-	BUFSEL			
位权限	U-0		R/W-0	U-0	R/W-0000			

位号	助记符	功能描述
31:19	-	RFU：未实现，读为 0
18:16	ACC_PERIOD	外部累加器累加周期配置，单位 ADC_CLK 000：1023（对应结果 10bit） 001：2047（对应结果 11bit） 010：4095（对应结果 12bit） 011：8191（对应结果 13bit） 100：16383（对应结果 14bit） Others：4095
15:8	RST_CTRL_DELAY	SDADC 使能后 mode_ctrl 延迟长度配置，单位是 ADC_CLK 周期 00000000：不延迟 11111111：延迟 255 个 ADC_CLK *注意：复位值为 16 个时钟周期，不得修改为小于 16 的数值*

位号	助记符	功能描述
7:6	-	RFU：未实现，读为 0
5	BUFEN	ADC 输入通道 Buffer 使能
4	-	RFU：未实现，读为 0
3:0	BUFSEL	ADC 输入通道选择 0000：RFU 0001：ADC_IN1 0010：ADC_IN2 0011：RFU 0100：RFU 0101：ADC_IN5 0110：ADC_IN6 0111：ADC_IN7 1000：ADC_IN8 1001：RFU 1010：RFU 1011：RFU 1110：VDD/4 1111：TemperatureSensor

31 电能计量单元（EMU）

31.1 概述

电能计量模块为数模混合设计，包含 3 路独立 sigma-delta ADC 和 PGA、高精度基准源；数字部分集成数字滤波器和电能计量运算模块。

特性指标：

- 2.2~5.5V 范围内保证计量精度
- 5000:1 范围内有功功率误差小于+/-0.1%
- 3000:1 范围内无功功率误差小于+/-0.1%
- 输入频率 45~65Hz
- 过零检测
- 各路计量通道独立使能

31.2 计量模块架构

计量单元整体架构如下图。

计量单元的模拟前端包含三路独立的 PGA 和 SDM，其中两路电流通道 PGA 增益为 x1/x2/x4/x8/16/32，电压通道 PGA 增益为 x1/x2/x4/x8，增益均可以由软件配置。

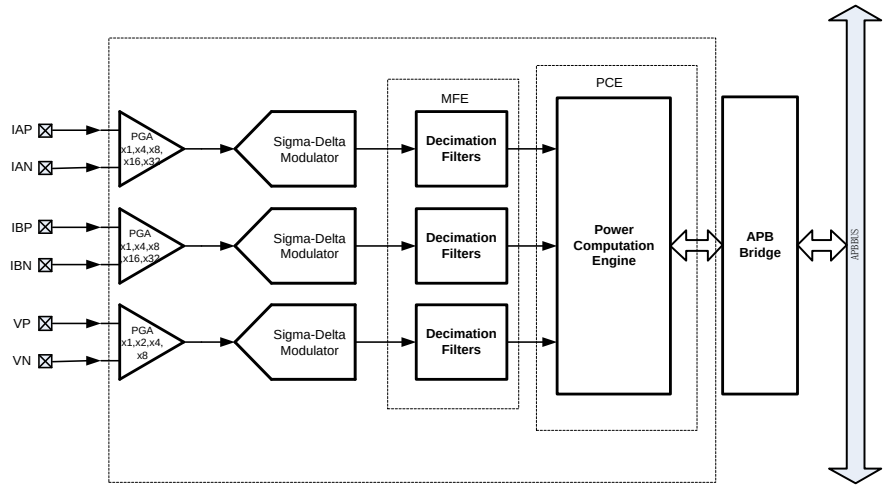


图 31-1 计量单元结构示意图

计量数字信号处理和参量计算部分包含完全独立的包含完全独立的 2 路有功功率、1 路无功功率（电流二选一）、3 路独立的过零检测。视在功率、VRMS、IRMS 计算都需要软件实现。

31.3 计量单元的时钟和复位

默认情况下计量电路使用 PLL_L 作为工作时钟，频率 4.096MHz。

计量单元工作前需配置 CMU 内的 PLL_L 控制寄存器，选择合适的工作时钟。

计量单元的复位除了受芯片全局复位影响外，RMU 模块还有专门的软件复位寄存器用于对计量电路单独执行复位。

31.4 计量单元参考电压

MG33M0xxERB 的计量电路包含 1.25V 基准电压输出，典型温度系数约为 20ppm/℃。

需要在 VREFP 引脚上对地连接 0.1uF +1uF 去耦电容。

计量正常工作之前，需要对基准电压进行校准。芯片出厂前会对基准电压进行测试校准并将校准值保存在 Flash 中，用户软件需要从 Flash 指定地址读取校准值并写入 AFE_REF_CR 寄存器 REF_TRIM_B 中。

地址	参数	说明
0x1FFF_FA0C	REF_TRIM_B [15:0]	16 位无符号数

31.5 电能计量功能

31.5.1 概述

计量单元的主要包含 MFE(Mixed Front End)和 PCE(Power Computation Engine)两部分

- MFE
  - 降采样滤波器
  - 增益误差校正
  - 相位误差校正
- PCE
  - 高通滤波器
  - 功率计算（有功、无功，增益和 offset 校正，方向检测）
  - 信号参数测量（过零检测）

31.5.2 计量模式

EMU 支持以下计量模式：

计量模式	时钟	说明
正常计量	PLL_L	正常工作
掉零线计量	PLL_L	在 deepsleep 模式下定时唤醒开启计量单元（计量时间持续 100ms）

31.5.3 有功功率

31.5.3.1 有功功率计量电路结构

有功功率计算电路结构如下图。

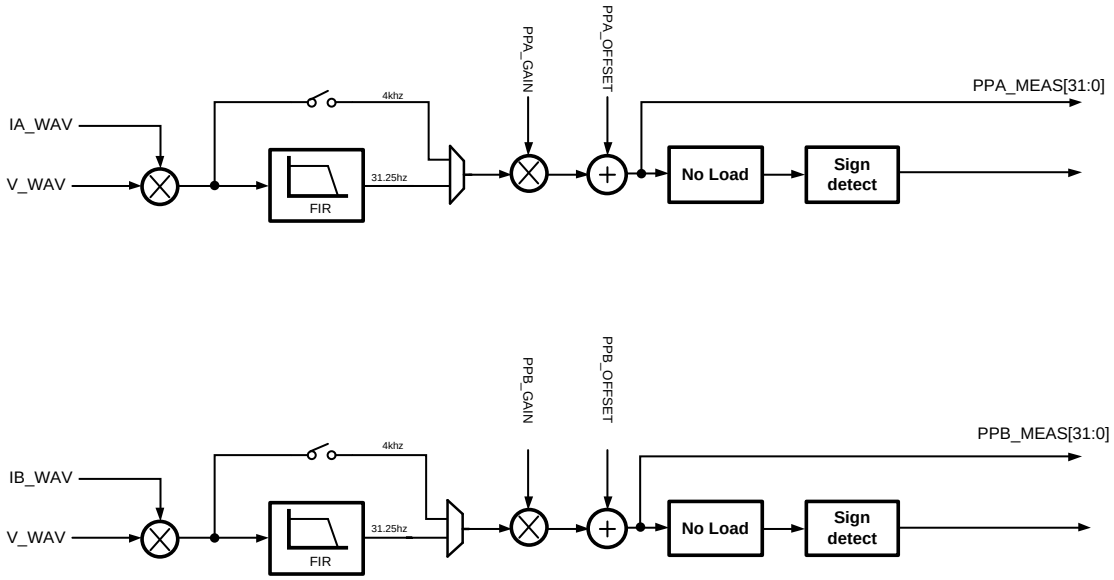


图 31-2 有功功率和能量计算电路

结构上主要包含电流电压乘法、滤波器、增益/offset 校正、潜动、功率符号检测。能够同时计量 AB 两路的有功功率和能量。A 路有功功率通过对 PCE_PWP_CR.PA_EN 寄存器写 1 启动；B 路有功功率通过对 PCE_PWP_CR.PB_EN 寄存器写 1 启动。

无负载标志寄存器指示当前是否有负载，实时变化，只读；无负载中断指示是否无负载事件发生过，写 1 清 0；功率计算结果更新后也能产生相应的中断标志。

- 有功功率

有功功率数据可以通过读取 PCE_PPA_MEA/PPB_MEA 寄存器获得。计量工作时钟为 4.096MHz 的情况下，功率更新频率为 31.25Hz。

- 起动阈值

通过 PCE_PPA_STR/PPB_STR 寄存器可以设置起动阈值，当有功功率在此设定阈值之上，能量累加开始。

- 潜动阈值

通过 PCE_PPA_NLDR/PPB_NLDR 寄存器可以设置潜动阈值，当有功功率在此设定阈值之下，能量累加将被停止。

- 符号检测

当有功功率的方向发生变化时 PCE_PWP_ISR.PA_SC_IF/PCE_PWP_ISR.PB_SC_IF 中断标志寄存器将会置位，当前有功功率方向也可以通过读取

PCE_PWP_SSR .PPA_SIGN/PCE_PWP_SSR.PPB_SIGN 寄存器获得。

- 有功功率校正

有功功率校正包含了增益校正和 offset 校正两部分。软件可以分别针对 A 通道和 B 通道进行增益和 offset 校正，通过设置 PCE_PPA_GCR, PCE_PPB_GCR, PCE_PPA_OCR, PCE_PPB_OCR 寄存器实现。

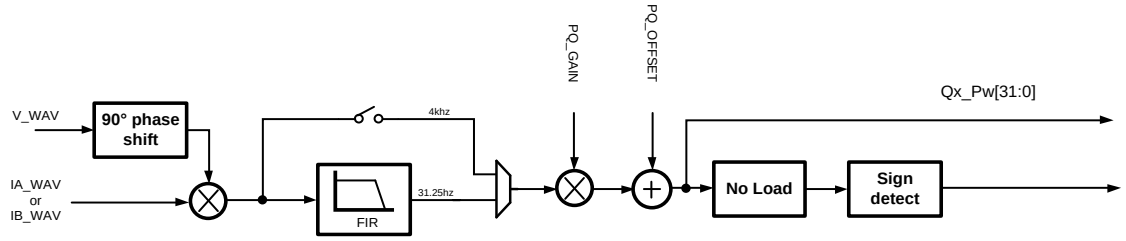
31.5.4 无功功率

无功功率能能量计算通过对 PCE_PWQ_CR.Q_EN 寄存器写 1 启动，PCE_PWQ_CR。

Q_AB_SEL 可选择计量 A 通道或 B 通道无功功率。

输出功率和输出能量位宽为32bit。

无负载标志寄存器指示当前是否有负载，实时变化，只读；无负载中断事件指示是否无负载事件发生过，写 1 清 0；功率更新事件也会触发中断。



无功功率计算电路与有功功率类似，只是在电压通道上增加了一个 90°相移。

- 无功功率

无功功率数据可以通过读取 PCE_PQ_MEAS 寄存器获得。

- 起动阈值

通过 PCE_PQ_STR 寄存器可以设置起动阈值，当无功功率在此设定阈值之上，能量累加开始。

- 潜动阈值

通过 PCE_PQ_NLDR 寄存器可以设置潜动阈值，当无功功率在此设定阈值之下，能量累加将被停止。

- 符号检测

当无功功率的方向发生变化时 PCE_PWQ_ISR.Q_SC_IF 中断标志寄存器将会置位，当前有功功率方向也可以通过读取 PCE_PWQ_SSR 寄存器获得。

- 无功功率校正

无功功率校正包含了增益校正和 offset 校正两部分。通过设置 PCE_PQ _GCR，PCE_PQ_OCR 寄存器实现。

31.5.5 信号分析功能

31.5.5.1 过零检测功能

频率和相位测量都是基于过零检测功能。频率测量指示电压通道的基波频率，相角测量指示电压通道和所选电流通道之间的相位差。可以同时对线电压、A 路电流和 B 路电流进行过零检测，并且可以使用信号的上升或下降沿来判决过零点。通过将 SIGNAL_MEAS_CR.ZCD_V_EN 和 ZCD_IA_EN/ZCD_IB_EN 寄存器置 1，可以使能电压和电流通道的过零检测。当过零事件发生时，可以在 ZCD_V 或 ZCD_Ix 引脚上输出脉冲，输出方式可以由 ZCD_CR 寄存器配置。

ZCD 输出波形示意图和时序参数如下：

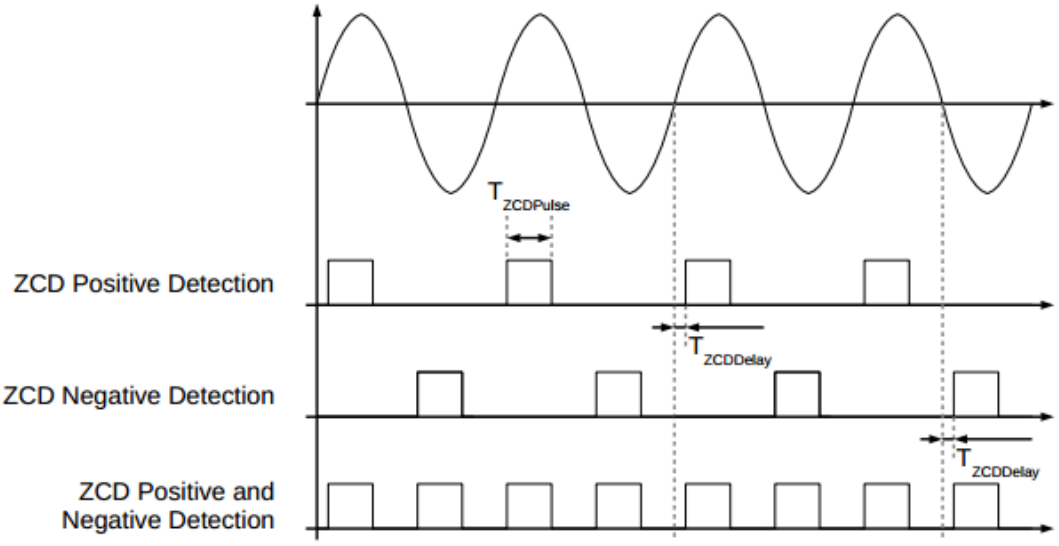


图 31-3 过零检测时序示意图

Parameter	Symbol	Typical Value
高电平脉冲宽度	$T_{ZCDPulse}$	1.5ms
ZCD 延迟时间	$T_{ZCDDelay}$	4ms

31.5.5.2 电压线频率测量

频率测量功能基于电压过零检测，结果可以通过 FREQ_MEAS 寄存器读取。此结果在每次电压正向过零发生时更新。频率计量功能通过 SIGNAL_MEAS_CR.FreqMeter_EN 寄存器置 1 使能。

电压线频率分辨率可以达到 0.0039Hz，电压线频率计算公式如下：

$$\text{频率}\mathbf{f} = \frac{\mathbf{1024000}}{\mathbf{2*PER_PERIOD}}$$

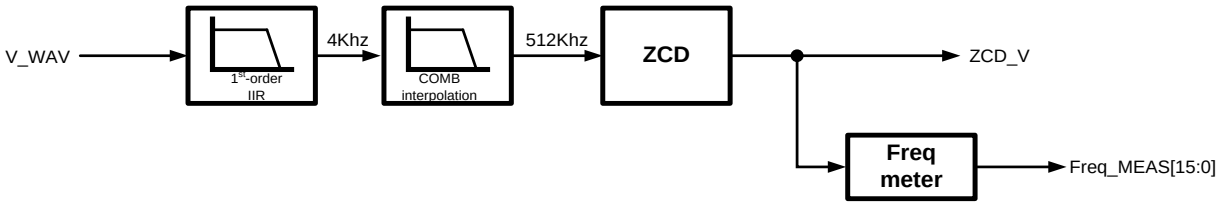


图 31-4 电压线频率测量电路示意图

31.6 系统校正

31.6.1 概述

计量系统的校准包含以下内容：

- 基准电压调校
- MFE 调校
  - 电压、电流增益校正
  - 电压、电流相位补偿
- PCE 计量调校
  - 有功功率增益和 offset 校正
  - 无功功率增益和 offset 校正

31.6.2 校表参数定义

计量系统的校准包含以下内容：

G_A 是 IA 通道电流传感器参数，比如对于 200 微欧的锰铜，$G_A = 200 * 10^{-6}$；$GPGA_A$为 IA 通道 PGA 增益倍数，比如设置成 32 倍增益$GPGA_{SI} = 32$；

$$K_IA = G_A * GPGA_A$$

G_B 是 IB 通道电流传感器参数，比如两个 5.1 欧采样电阻搭配 2500:1 的电流互感器，

$G_B = 10.2/2500$；$GPGA_B$为 IB 通道 PGA 增益倍数，比如设置成 4 倍增益$GPGA_B = 4$；

$$K_IB = G_B * GPGA_B$$

G_V 是 V 通道电压传感器参数，比如 1500:1 的分压电阻网络，$G_V = 1/(1500 + 1)$；$GPGA_V$为 V 通道 PGA 增益倍数，比如设置成 1 倍增益$GPGA_{SV} = 1$；

$$K_V = G_V * GPGA_V$$

31.6.3 MFE 校正

31.6.3.1 增益校正

电压、电流增益校正的计算公式：

标准表上读出的电压电流为标准值，芯片转换出的电压电流值为实测值，则对应的增益计算公式为

$$MFE_CHx_\mathrm{GR} = \frac{\text{标准值}}{\text{实测}\mathit{值}} * 2^{25}$$

增益寄存器为无符号数，取值范围0~$2^{28}-1$，线性增益补偿范围0~4倍。

例如：芯片转换出的实测电压值为 225.3V,标准表提供的电压为 220V,则电压增益校正计算如下：

$$MFE_CHV_GR = \frac{220}{225.3} * 2^{25} = 0x1\mathrm{F3F4A3}$$

例如：芯片转换出的 IA 通道实测电流值为 4.853A,标准表提供的电压为 5.000A,则电流增益校正计算如下：

$$MFE_CHIA_GR = \frac{5}{4.853} * 2^{25} = 0x20\mathrm{F823D}$$

31.6.3.2 相位校正

PSH 寄存器可以用来补偿抗混叠滤波引入的相移。在工作时钟为 4.096MHz 的情况下，针对 50Hz 电网，PSH 相移补偿的步长是 0.0176°，最大补偿范围+17.9°；对于 60Hz 电网，PSH 相移补偿的步长是 0.0211°，最大范围+21.5°。

电压和电流校准后（1.0）后将校表台切换到 0.5L，台体实测有功功率误差为 Err，可以通过下式计算寄存器值：

$$MFE_CHA_\mathrm{PSR} = 0\mathrm{x}200 + \frac{180 * \sin^{-1}(\frac{Err}{\sqrt{3}})}{0.0176 * \pi}$$

例如： IA 通道在 0.5L(220V/5A)有功功率误差 0.374%,则 IA 通道相位校正计算如下：

$$MFE_CHA_\mathrm{PSR} = 0\mathrm{x}200 + \frac{180 * \sin^{-1}(\frac{0.374\%}{\sqrt{3}})}{0.0176 * \pi} = 0x207$$

备注：$\sin^{-1}$为反正弦函数。

31.6.4 PCE 功率校正

31.6.4.1 有功功率增益校正

通过寄存器 PCE_PPA_GCR 和 PCE_PPB_GCR 可以补偿有功功率增益误差。

电压和电流校准后（1.0）后，校表台测出的有功功率误差为 Err，可以通过下式计算寄存器值：

$$PCE_PPx_\mathrm{GCR} = (1 - \mathrm{Err}) * 2^{23}$$

PCE_PPx_GCR 寄存器为无符号数，取值范围 0~$2^{24}-1$，线性增益补偿范围 0~2 倍。

例如： IA 通道在有功功率误差 0.174%,则 IA 通道有功功率增益计算如下：

$$PCE_PPA_\mathrm{GCR} = (1 - 0.174\%) * 2^{23} = 0x7\mathrm{FC6FB}$$

例如： IB 通道在有功功率误差 -0.174%,则 IB 通道有功功率增益计算如下：

$$PCE_PPB_\mathrm{GCR} = (1 + 0.174\%) * 2^{23} = 0x803904$$

31.6.4.2 有功功率 offset 校正

可以通过 PCE_PPA_OCR 和 PCE_PPB_OCR 寄存器来实现对有功功率的 offset 校正，假设期望的功率校正值是 P (Watt)，台体测有功功率误差为 Err，可以通过下式计算寄存器值：

$$\mathrm{PCE_PPx_OCR} = \frac{-\mathrm{Err} * P * 2^{32} * K_Ix * K_V}{(2 * VREF)^2}$$

备注：公式中的 x 代表 IA 通道或 IB 通道

例如： IA 通道在 5%Ib 点(220V/5A),期望有功功率校正后值 P=55W，此时校表台测得有功功率误差 Err=0.87%,则 IA 通道有功功率 OFFSET 计算如下：

$$\mathrm{PCE_PPA_OCR} = \frac{-0.87\% * 55 \times 2^{32} \times K_IA \times K_V}{(2 \times VREF)^2} = 0x\mathrm{FFFA86}$$

备注：按照 VREF=1.25V、IA 通道采用 200 微欧锰铜(32 倍增益 PGA)、电压通道 1500:1 分压比(1 倍增益 PGA)计算。

31.6.4.3 无功功率增益校正

通过寄存器 PCE_PQ_GCR 可以补偿无功功率增益误差。

电压和电流校准后（1.0）后，校表台测出的无功功率误差为 Err，可以通过下式计算寄存器值：

$$PCE_PQ_\mathrm{GCR} = (1 - \mathrm{Err}) * 2^{23}$$

PCE_PQ_GCR 寄存器为无符号数，取值范围 0~$2^{24}-1$，线性增益补偿范围 0~2 倍。

例如： IA 通道在无功功率误差 0.174%,则 IA 通道无功功率增益计算如下：

$$PCE_PQ_\mathrm{GCR} = (1 - 0.174\%) * 2^{23} = 0x7\mathrm{FC6FB}$$

31.6.4.4 无功功率 offset 校正

可以通过 PCE_PQ_OCR 寄存器来实现对无功功率的 offset 校正，假设期望的功率校正值是 Q (Watt)，台体测有功功率误差为 Err，可以通过下式计算寄存器值：

$$\text{PCE_PPx_OCR} = \frac{Err * Q * 2^{32} * K_Ix * K_V}{(2 * VREF)^2}$$

备注：公式中的 x 代表 IA 通道或 IB 通道

例如： IA 通道在 5%Ib 点(220V/5A),期望无功功率校正后值 Q=55W，此时校表台测得无功功率误差 Err=0.87%,则 IA 通道无功功率 OFFSET 计算如下：

$$\text{PCE_PQ_OCR} = \frac{-0.87\% * 55 * 2^{32} * K_IA * K_V}{(2 * VREF)^2} * -1 = 0x\text{FFFA86}$$

备注：按照 VREF=1.25V、IA 通道采用 200 微欧锰铜(32 倍增益 PGA)、电压通道 1500:1 分压比(1 倍增益 PGA)计算。

31.7 起动潜动设置

31.7.1 起动设置

在标称电压和起动电流条件下，在规定时间内芯片应有脉冲输出。

如果希望设置的起动功率阈值是Px_STR，则计算方法为：

$$PCE_PPx_\text{STA} = \frac{Px_STA * 2^{32} * K_Ix * K_V}{(2 * VREF)^2}$$

备注：公式中的 x 代表 IA 通道或 IB 通道

例如： 标称电压=220V，起动电流=0.4%Ib=20mA,则 A 路有功起动功率 PA_STR=220*0.02=4.4W。

$$PCE_PPA_\text{STA} = \frac{4.4 * 2^{32} * K_IA * K_V}{(2 * VREF)^2} = 0x325\text{C}$$

备注：按照 VREF=1.25V、IA 通道采用 200 微欧锰铜(32 倍增益 PGA)、电压通道 1500:1 分压比(1 倍增益 PGA)计算。**建议用户按照低于标准启动电流计算启动阈值，避免在标准启动电流点波动带来误差。例如按照 0.3%Ib 计算启动阈值。**

31.7.2 潜动设置

在 1.1 倍标称电压和无电流条件下，在规定时间内芯片不应产生多一个脉冲输出。

如果希望设置的潜动功率阈值是Px_NLDR，则计算方法为：

$$PCE_PPx_\mathrm{NLDR} = \frac{Px_NLDR * 2^{32} * K_Ix * K_V}{(2 * VREF)^2}$$

备注：公式中的 x 代表 IA 通道或 IB 通道

例如： 标称电压=220V，潜动动电流=0.2%Ib=10mA,则 A 路有功潜动功率 PA_NLDR=1.1*220*0.01=2.42W。

$$PCE_PPA_\mathrm{NLDR} = \frac{2.42 * 2^{32} * K_{IA} * K_V}{(2 * VREF)^2} = 0x1\mathrm{BB2}$$

备注：按照 VREF=1.25V、IA 通道采用 200 微欧锰铜(32 倍增益 PGA)、电压通道 1500:1 分压比(1 倍增益 PGA)计算。

31.8 计量功耗

31.8.1 正常计量功耗

正常计量时，整个计量电路的功耗如下：

模块	工作频率		工作电流
EMU	正常模式 (MCLK=4.096MHz)	1 channel	1mA
		2 channel	1.5mA
		3 channel	2mA

31.8.2 掉零线计量功耗

正常计量时，整个计量电路的功耗如下：

唤醒后 MCU 运行主频	8MHz	4MHz	2MHz
唤醒后整芯片功耗 （持续 100mS 平均功耗）	3170 uA	2110 uA	1810 uA
10 秒掉零线计量一次 平均功耗	34.67 uA	24.07 uA	21.07 uA
20 秒掉零线计量一次 平均功耗	17.34 uA	12.04 uA	10.54 uA
30 秒掉零线计量一次 平均功耗	11.56 uA	8.03 uA	7.02 uA

31.9 DMA 接口

以下数据可以通过 DMA 接口自动搬运到 RAM 中，方便用户进行软件分析和滤波。

- 三路 ADC 输出的数据（4Ksps）
- 三路随波采样数据

以上数据可以通过寄存器配置 DMA 搬运的数据源。软件也可以在响应数据更新中断后读取数据寄存器。

31.10 中断

计量单元可以向 SoC 输出如下中断信号：

名称	功能	中断源	中断入口
IRQ_PwP_IA	A 通道有功功率相关中断	有功功率符号改变 有功功率无负载 有功功率更新事件 （PCE_PWP_SSR 寄存器）	PCE
IRQ_PwP_IB	B 通道有功功率相关中断	有功功率符号改变 有功功率无负载 有功功率更新事件 （PCE_PWP_SSR 寄存器）	
IRQ_PwQ	无功功率和能量相关中断	无功功率符号改变 无功功率无负载事件 无功功率更新事件 （PCE_PWQ_SSR 寄存器）	
IRQ_SIGNAL_MES	信号分析功能中断	频率更新事件 电流 IA 通道相角更新事件 电流 IB 通道相角更新事件 （PCE_SIG_IFR 寄存）	
IRQ_ZCD_A	电流过零中断	电流发生过零事件	ZCD
IRQ_ZCD_B	电流过零中断	电流发生过零事件	
IRQ_ZCD_V	电压过零中断	电压发生过零事件	
MFE_V1_UPD	V 通道 ADC 采样数据更新中断	-	MFE
MFE_IA1_UPD	A 通道 ADC 采样数据更新中断	-	
MFE_IB1_UPD	B 通道 ADC 采样数据更新中断	-	

31.11 计量结果与实际物理量计算

根据以下公式列表，可以根据寄存器内的数据计算实际计量结果。

计量值	寄存器		转换公式(参考电压VREF=1.25V)	单位
	位宽	补码		
电压有效值	24	Y	$V = \frac{MEF_CHV_SPDATA_{\mathrm{RMS}}}{K_V} * \frac{VREF}{2^{28}}$	V
IA电流有效值	24	Y	$IA = \frac{MEF_CHIA_SPDATA_{\mathrm{RMS}}}{K_IA} * \frac{VREF}{2^{26}}$	A
IB电流有效值	24	Y	$IB = \frac{MEF_CHIB_SPDATA_{\mathrm{RMS}}}{K_IB} * \frac{VREF}{2^{26}}$	A
IA路有功功率	32	Y	$PWPA = \frac{PCE_PPA_MR}{K_V * K_IA} * \frac{VREF^2}{2^{30}}$	W
IB路有功功率	32	Y	$PWPB = \frac{PCE_PPB_MR}{K_V * K_IB} * \frac{VREF^2}{2^{30}}$	W
IA路无功功率	32	Y	$PQPA = \frac{PCE_PQ_MR}{K_V * K_IA} * \frac{VREF^2}{2^{30}}$	W
IB路无功功率	32	Y	$PQPB = \frac{PCE_PQ_MR}{K_V * K_IB} * \frac{VREF^2}{2^{30}}$	W

31.12 寄存器

计量模块基地址：0x4001_5C00

offset 地址	名称	符号
MFE 数字滤波器寄存器组		
0x000	EMU 全局控制寄存器 (EMU Control Register)	EMU_METRO_CR
0x00000004	电压滤波器标志寄存器 (MFE V Channel Status Register)	MFE_CHV_SR
0x00000008	电压计量滤波器控制寄存器 (MFE V Channel Control Register)	MFE_CHV_CR
0x00000010	电压计量滤波器相位调整寄存器 (MFE V Channel Phase Shifter)	MFE_CHV_PSR
0x00000018	电压计量滤波器增益调整寄存器 (MFE V Channel Gain Correction)	MFE_CHV_GR
0x0000001C	电压通道计量滤波器 ADC 采样数据 (MFE V Channel ADC Sampling Data)	MFE_CHV_SPDATA
0x00000024	电流 A 路采样滤波器标志寄存器 (MFE I_A Channel Status Register)	MFE_CHIA_SR
0x00000028	电流 A 路滤波器控制寄存器 (MFE I_A Channel Control Register)	MFE_CHIA_CR
0x00000030	电流 A 路滤波器相位调整寄存器 (MFE I_A Channel Phase Shifter)	MFE_CHIA_PSR
0x00000038	电流 A 路滤波器增益调整寄存器 (MFE I_A Channel Gain Correction)	MFE_CHIA_GR
0x0000003C	电流 A 路滤波器 ADC 采样数据 (MFE I_A Channel ADC Sampling Data)	MFE_CHIA_SPDATA
0x00000044	电流 B 路采样滤波器标志寄存器 (MFE I_B Channel Status Register)	MFE_CHIB_SR
0x00000048	电流 B 路计量滤波器控制寄存器 (MFE I_B Channel Control Register)	MFE_CHIB_CR
0x00000050	电流 B 路计量滤波器相位调整寄存器 (MFE I_B Channel Phase Shifter)	MFE_CHIB_PSR
0x00000058	电流 B 路计量滤波器增益调整寄存器 (MFE I_B Channel Gain Correction)	MFE_CHIB_GR
0x0000005C	电流 B 路通道计量滤波器 ADC 采样数据 (MFE I_B Channel ADC Sampling Data)	MFE_CHIB_SPDATA
计量模拟前端寄存器组		
0x00000064	电压通道 ADC 控制寄存器 (V Channel SDM Control Register)	AFE_VSDM_CR
0x00000068	电流通道 A ADC 控制寄存器 (I_A Channel SDM Control Register)	AFE_IASDM_CR
0x0000006C	电流通道 B ADC 控制寄存器 (I_B Channel SDM Control Register)	AFE_IBSDM_CR
0x00000070	基准电压控制寄存器 (Reference Control Register)	AFE_REF_CR
0x00000074	Polar 控制寄存器	AFE_POLAR_CR

	(POLAR Control Register)	
0x00000078	Polar 控制寄存器 (POLAR Control Register)	AFE_PNG_CR
0x0000007C	LDO 控制寄存器 (LDO Control Register)	AFE_LDO_CR
0x00000080	NEGV 控制寄存器 (NEGV Control Register)	AFE_NEGV_CR
电能计量控制和状态寄存器组 (EnergyMeteringControlandStatusRegisterGroup)		
0x00000100	PCE 复位寄存器 (PCE Reset Control Register)	PCE_RR
0x00000104	PCE 状态寄存器 (PCE Status Register)	PCE_SR
0x00000108	PCE 控制寄存器 (PCE Control Register)	PCE_CR
0x00000114	PCE 通道 A 有功功率增益校准寄存器 (Gain Calibration for Active Power and Energy of A Channel)	PCE_PPA_GCR
0x00000118	PCE 通道 A 有功功率 offset 校准寄存器 (Offset Calibration for Active Power and Energy of A Channel)	PCE_PPA_OCR
0x0000011C	PCE 通道 B 有功功率增益校准寄存器 (Gain Calibration for Active Power and Energy of B Channel)	PCE_PPB_GCR
0x00000120	PCE 通道 B 有功功率 offset 校准寄存器 (Offset Calibration for Active Power and Energy of B Channel)	PCE_PPB_OCR
0x00000124	PCE 通道 A 无功功率增益校准寄存器 (Gain Calibration for Reactive Power and Energy of A Channel)	PCE_PQA_GCR
0x00000128	PCE 通道 A 无功功率 offset 校准寄存器 (Offset Calibration for Reactive Power and Energy of A Channel)	PCE_PQA_OCR
有功计量寄存器组 (ActiveMeteringRegisterGroup)		
0x00000178	有功功率计量控制寄存器 （Active Power and Energy Control Register)	PCE_PWP_CR
0x0000017C	PCE 电流通道 A 有功功率无负载检测阈值 (Active Power Noload Threshold Value)	PCE_PPA_NLDR
0x00000180	PCE 电流通道 B 有功功率无负载检测阈值 (Active Power Noload Threshold Value)	PCE_PPB_NLDR
0x00000184	PCE 电流通道 A 有功功率起动阈值 (Active Power Startup Threshold Value)	PCE_PPA_STR
0x00000188	PCE 电流通道 B 有功功率起动阈值 (Active Power Startup Threshold Value)	PCE_PPB_STR
0x0000018C	有功功率中断使能寄存器 (PWP Interruption Enable Register for Active Power)	PCE_PWP_IER
0x00000190	有功功率中断标志寄存器 (PWP Interruption Flag Register for Active Power)	PCE_PWP_ISR
0x00000194	有功功率方向和无负载标志寄存器	PCE_PWP_SSR

	(Active Power Sign and Noload Register)	
0x00000198	PCE 电流通道 A 有功功率计量结果 (Active Power Measurement Result)	PCE_PPA_MR
0x0000019C	PCE 电流通道 B 有功功率计量结果 (Active Power Measurement Result)	PCE_PPB_MR
无功计量寄存器组 (ReactiveMeteringRegisterGroup)		
0x000001B0	PCE 无功功率控制寄存器 (Reactive Power and Energy Control Register)	PCE_PWQ_CR
0x000001B4	PCE 无功功率无负载检测阈值 (Reactive Power Noload Threshold Value)	PCE_PQ_NLDR
0x000001BC	PCE 无功功率起动阈值 (Reactive Power Startup Threshold Value)	PCE_PQ_STR
0x000001C4	无功功率中断使能寄存器 (PWQ Interruption Enable Register for Reactive Power)	PCE_PWQ_IER
0x000001C8	无功功率和能量中断标志寄存器 (PWQ Interruption Flag Register for Reactive Power and Energy)	PCE_PWQ_ISR
0x000001CC	无功功率方向和无负载寄存器 (Reactive Power Sign and Noload Register)	PCE_PWQ_SSR
0x000001D0	PCE 无功功率计量结果寄存器 (Reactive Power Measurement Result)	PCE_PQ_MR
信号测量寄存器组 （Singnal Measurements Registers）		
0x00000204	信号测量控制寄存器 (Singnal Measurements Control Register)	PCE_SIG_CR
0x00000208	过零检测控制寄存器 (Zero Crossing Detection Control Register)	PCE_ZCD_CR
0x00000214	信号测量中断使能寄存器 (Interruption Enable Register for Signal Analysis Functions)	PCE_SIG_IER
0x00000218	信号测量中断标志寄存器 (Interruption Flag Register for Signal Analysis Functions)	PCE_SIG_ISR
0x00000244	线频率计量结果寄存器 (Frequency Meter Measurement Result)	PCE_FREQ_MR
相位滤波寄存器组		
0x284	电压通道相位滤波寄存器 (Phase Filter Coefficient of Voltage)	PCE_PHVF_CR
0x288	A 路电流通道相位滤波寄存器 (Phase Filter Coefficient of Current A)	PCE_PHIAF_CR
0x28C	B 路电流通道相位滤波寄存器 (Phase Filter Coefficient of Current B)	PCE_PHIBF_CR
0x290	滤波器 bypass 控制寄存器 (Filter Control Bypass Register)	PCE_FBYP_CR

31.12.1 计量模拟前端寄存器组

31.12.1.1 电压通道 ADC 控制寄存器（AFE_VSDM_CR）

名称	AFE_VSDM_CR							
地址	0x0064							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RT	RFU						
位权限	R-0	U-0000000						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		SDM_CTRL_PWRVCMBUF		SDM_CTRL_PWROP3		SDM_CTRL_PWROP2	
位权限	U-00		RW-11		RW-11		RW-11	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SDM_CTRL_PWROP1		SDM_DITHER		RFU		CTRLB_OVLD	RFU
位权限	RW-11		RW-00		U-00		RW-0	RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CFG_CHOPPER			SDM_CFG_GAIN			SDM_RSTB	SDM_EN
位权限	RW-100			RW-00			RW-1	RW-0

位	位名	功能描述
31	RT	RT:测试寄存器，只读
31:22	RFU	RFU:未实现，读为 0
21:20	SDM_CTRL_PWRVCMBUF	SDMX VCM BUFFER 电流控制信号（**设置成 11**）；
19:18	SDM_CTRL_PWROP3	SDMX OP3 电流控制信号（**设置成 11**）；
17:16	SDM_CTRL_PWROP2	SDMX OP2 电流控制信号（**设置成 11**）；
15:14	SDM_CTRL_PWROP1	SDMX OP1 电流控制信号（**设置成 11**）；
13:12	SDM_DITHER	PNG 模块注入控制（**设置成 11**）；
11:10	RFU	RFU:未实现，读为 0
9	CTRLB_OVLD	SDM 过载自动复位控制信号（**设置成 0**）；
8	RFU	RFU:未实现，读为 0
7:5	CFG_CHOPPER	Chopper 控制信号（**设置成 110**）；
4:2	SDM_CFG_GAIN	增益控制信号： 000：1 倍（**推荐设置成 000**）； 001：2 倍； 010：4 倍； 011：8 倍； 其他：无效；
1	SDM_RSTB	SDM 软件写复位控制（**设置成 1**）；
0	SDM_EN	SDM 使能信号 0---SDM 不使能； 1---SDM 使能；

31.12.1.2 电流通道 A ADC 控制寄存器（AFE_IASDM_CR）

名称	AFE_IASDM_CR
地址	0x0068

名称	AFE_IASDM_CR							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RT	RFU						
位权限	R-0	U-0000000						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		SDM_CTRL_PWR VCMBUF		SDM_CTRL_PWR OP3		SDM_CTRL_PWR OP2	
位权限	U-00		RW-11		RW-11		RW-11	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SDM_CTRL_PWR OP1		SDM_DITHER		RFU		CTRLB _OVLD	RFU
位权限	RW-11		RW-00		U-00		RW-0	RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CFG_CHOPPER			SDM_CFG_GAIN			SDM_R STB	SDM_E N
位权限	RW-100			RW-00			RW-1	RW-0

位	位名	功能描述
31	RT	RT:测试寄存器，只读
30:22	RFU	RFU:未实现，读为 0
21:20	SDM_CTRL_PWRVCMBUF	SDMX VCM BUFFER 电流控制信号（**设置成 11**）；
19:18	SDM_CTRL_PWROP3	SDMX OP3 电流控制信号（**设置成 11**）；
17:16	SDM_CTRL_PWROP2	SDMX OP2 电流控制信号（**设置成 11**）；
15:14	SDM_CTRL_PWROP1	SDMX OP1 电流控制信号（**设置成 11**）；
13:12	SDM_DITHER	PNG 模块注入控制（**设置成 11**）；
11:10	RFU	RFU:未实现，读为 0
9	CTRLB_OVLD	SDM 过载自动复位控制信号（**设置成 0**）；
8	RFU	RFU:未实现，读为 0
7:5	CFG_CHOPPER	Chopper 控制信号（**设置成 110**）；
4:2	SDM_CFG_GAIN	增益控制信号 000：1 倍； 001：1 倍； 010：2 倍； 011：4 倍； 100：8 倍； 101：16 倍； 110：32 倍（**推荐设置成 110**）； 111：无效；
1	SDM_RSTB	SDM 软件复位控制（**设置成 1**）；
0	SDM_EN	SDM 使能信号 0---SDM 不使能； 1---SDM 使能；

31.12.1.3 电流通道 B ADC 控制寄存器（AFE_IBSDM_CR）

名称	AFE_IBSDM_CR							
地址	0x006C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RT	RFU						
位权限	R-0	U-0000000						

名称	AFE_IBSDM_CR							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		SDM_CTRL_PWR VCMBUF		SDM_CTRL_PWR OP3		SDM_CTRL_PWR OP2	
位权限	U-00		RW-11		RW-11		RW-11	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SDM_CTRL_PWR OP1		SDM_DITHER		RFU		CTRLB _OVLD	RFU
位权限	RW-11		RW-00		U-00		RW-0	RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CFG_CHOPPER			SDM_CFG_GAIN			SDM_R STB	SDM_E N
位权限	RW-100			RW-00			RW-1	RW-0

位	位名	功能描述
31	RT	RT:测试寄存器，只读
30:22	RFU	RFU:未实现，读为 0
21:20	SDM_CTRL_PWRVCMBUF	SDMX VCM BUFFER 电流控制信号（**设置成 11**）；
19:18	SDM_CTRL_PWROP3	SDMX OP3 电流控制信号（**设置成 11**）；
17:16	SDM_CTRL_PWROP2	SDMX OP2 电流控制信号（**设置成 11**）；
15:14	SDM_CTRL_PWROP1	SDMX OP1 电流控制信号（**设置成 11**）；
13:12	SDM_DITHER	PNG 模块注入控制（**设置成 11**）；
11:10	RFU	RFU:未实现，读为 0
9	CTRLB_OVLD	SDM 过载自动复位控制信号（**设置成 0**）；
8	RFU	RFU:未实现，读为 0
7:5	CFG_CHOPPER	Chopper 控制信号（**设置成 110**）；
4:2	SDM_CFG_GAIN	增益控制信号： 000：1 倍； 001：1 倍； 010：2 倍； 011：4 倍（**推荐设置成 011**）； 100：8 倍； 101：16 倍； 110：32 倍； 111：无效；
1	SDM_RSTB	SDM 软件复位控制（**设置成 1**）；
0	SDM_EN	SDM 使能信号 0---SDM 不使能； 1---SDM 使能；

31.12.1.4 基准电压控制寄存器（AFE_REF_CR）

名称	AFE_REF_CR							
地址	0x00000070							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU		REF_TRIM_B					
位权限	U-00		RW-100000					
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU	RFU						REF_S EL_V1P 2

名称	AFE_REF_CR							
位权限	U-0	U-000000						RW-1
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	REF_EN	REF_RST_B	REF_CHOPPER_ENB	REF_BUFCHOPPER_ENB	RFU	REF_NFILTER_EN	RFU
位权限	U-0	RW-0	RW-0	RW-1	RW-1	RW-0	RW-0	RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		RFU		REF_FCLK_CFG		RFU	
位权限	U-00		U-00		RW-00		U-00	

位	位名	功能描述
31:30	RFU	RFU:未实现，读为 0
29:24	REF_TRIM_B	REFERENCE 输出基准电压 trim 信号： 芯片成品测试写入芯片 FLASH 固定地址,用户程序需要调用该值；*(uint16_t*) 0x1FFF_FA0C；
23	RFU	RFU:未实现，读为 0
22:17	RFU	RFU:未实现，读为 0
16	REF_SEL_V1P2	参考电压选择 0:VREF 输出 0.625V； 1: VREF 输出 1.25V（**推荐设置成 1**）；
15	RFU	RFU:未实现，读为 0
14	REF_EN	REFERENCE 模块使能信号: 0:reference 不使能； 1:reference 使能（**设置成 1**）；
13	REF_RST_B	REFERENCE 复位信号（**设置成 1**）；
12	REF_CHOPPER_ENB	Chopper 使能信号（**设置成 0**）；
11	REF_BUFCHOPPER_ENB	BUF Chopper 使能信号（**设置成 0**）；
10	RFU	RFU:未实现，读为 0
9	REF_NFILTER_EN	REFERENCE 模块滤波使能信号: 0:reference 滤波不使能； 1:reference 滤波使能（**设置成 1**）；
8	RFU	RFU:未实现，读为 0
7:6	RFU	RFU:未实现，读为 0
5:4	RFU	RFU:未实现，读为 0
3:2	REF_FCLK_CFG	Chopper 时钟频率配置信号（**设置成 00**）；
1:0	RFU	RFU:未实现，读为 0

31.12.1.5 POLAR 控制寄存器（AFE_POLAR_CR）

名称	AFE_POLAR_CR							
地址	0x00000074							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							

名称	AFE_POLAR_CR							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		POLAR_SDM_ITRIM		RFU	RFU	RFU	POLAR_EN
位权限	U-00		RW-01		U-0	U-0	RW-0	RW-0

位	位名	功能描述
31:6	RFU	RFU:未实现，读为 0
5:4	POLAR_SDM_ITRIM	Polar 给 SDM 电流 trim（**设置成 01**）；
3:1	RFU	RFU:未实现，读为 0
0	POLAR_EN	POLAR 模块使能信号 0: 不使能； 1:使能（**设置成 1**）；

31.12.1.6 PNG 控制寄存器（AFE_PNG_CR）

名称	AFE_PNG_CR							
地址	0x00000074							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						PNG_RSTB	PNG_EN
位权限	U-000000						RW-1	RW-0

位	位名	功能描述
31:2	RFU	RFU:未实现，读为 0
1	PNG_RSTB	PNG 模块复位信号 0: 复位； 1:不复位（**设置成 1**）；；
0	PNG_EN	PNG 模块使能信号 0: 不使能； 1:使能（**设置成 1**）；

31.12.1.7 LDO 控制寄存器（AFE_LDO_CR ）

名称	AFE_LDO_CR							
地址	0x0000007C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	**Bit26**	**Bit25**	**Bit24**

名称	AFE_LDO_CR							
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	**Bit18**	**Bit17**	**Bit16**
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	**Bit10**	**Bit9**	**Bit8**
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	**Bit2**	**Bit1**	**Bit0**
位名	RFU	LDO_ENB	LDO_ENB_2P2V	LDO_TRIM				
位权限	U-0	RW-0	RW-1	RW-10000				

位	位名	功能描述
31:7	RFU	RFU:未实现，读为 0
6	LDO_ENB	LDO 模块使能： 0：使能（**设置成 0**）； 1：不使能；
5	LDO_ENB_2P2V	LDO 模块 2p2V 电压输出使能： 0：VDDA 管脚输出 2.2V； 1：VDDA 管脚输出 2.7V（**设置成 1**）；
4:0	LDO_TRIM	LDO 模块 trim 控制： 芯片成品测试写入芯片 FLASH 固定地址,用户程序需要调用该值； *(uint16_t*) 0x1FFF_FA10；

31.12.1.8 NEGV 控制寄存器（AFE_NEGV_CR）

名称	AFE_NEGV_CR							
地址	0x00000080							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					NEGV_MODE	NEGV_EN_CLAMP	NEGV_EN
位权限	U-00000					RW-0	RW-0	RW-0

位	位名	功能描述
31:3	RFU	RFU:未实现，读为 0
2	NEGV_MODE	负压模式选择（**设置成 0**）；

位	位名	功能描述
1	NEGV_EN_CLAMP	负压锁定功能（**设置成 1**）；
0	NEGV_EN	负压模式选择（**设置成 1**）；

31.12.2 数字滤波器寄存器组

31.12.2.1 全局控制寄存器(EMU_METRO_CR)

名称	EMU_METRO_CR							
地址	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							chivt_data_int
位权限	U-0000000							W1C-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							chivt_data_ie
位权限	U-0000000							RW-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RT	RT	RT	RT	RFU		MFE_NLM_GAIN	
位权限	RW-0	RW-0	RW-0	RW-0	U-00		RW-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	MFE_NLM_GAIN				RFU	MFE_DECIM		MFE_EN
位权限	RW-0000				U-0	RW-01		RW-0

位	位名	功能描述
31:25	RFU	RFU:未实现，读为 0
24	chivt_data_int	工作通道的数据都有效的中断标志 当数据都有效时，无法清除，全部读走后自动清零，或读走其中一个后可写 1 清 0；
23:17	RFU	RFU:未实现，读为 0；
16	chivt_data_ie	工作通道的数据都更新的中断使能；
15	RT	RT:测试寄存器（**设置成 0**）；
14	RT	RT:测试寄存器（**设置成 0**）；
13	RT	RT:测试寄存器（**设置成 0**）；
12	RT	RT:测试寄存器（**设置成 0**）；
11:10	RFU	RFU:未实现，读为 0；
9:4	MFE_NLM_GAIN	MFE 滤波器输出放大 GAIN 控制（**设置成 000000**）；
3	RFU	RFU:未实现，读为 0；
2:1	MFE_DECIM	计量滤波器抽取倍数控制（**设置成 01**）；
0	MFE_EN	MFE 全局使能寄存器 0:关闭； 1:使能（**设置成 01**）； 注：在配置每个通道的滤波使能之后，再配置该控制位。

31.12.2.2 电压滤波器标志寄存器(MFE_CHV_SR)

名称	MFE_CHV_SR							
地址	0x00000004							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							CHV_UPD
位权限	U-0000000							W1C-0

位	位名	功能描述
31:1	RFU	RFU:未实现，读为 0
0	CHV_UPD	电压计量滤波器数据更新标志（正常计量时更新频率 4KHz） 硬件置位，软件写 1 清零； 读 CHV_SPDATA 清零；

31.12.2.3 电压滤波器控制寄存器(MFE_CHV_CR)

名称	MFE_CHV_CR							
地址	0x00000008							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		RFU					
位权限	U-00		U-000000					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	CHV_DATA_SEL			RFU		RFU	
位权限	U-0	RW-000			U-00		U-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CHV_DMAEN	CHV_IE	RFU	CHV_EN
位权限	U-0000				RW-0	RW-0	U-0	RW-0

位	位名	功能描述
31:22	RFU	RFU:未实现，读为 0
21:16	RFU	RFU:未实现，读为 0
15	RFU	RFU:未实现，读为 0

位	位名	功能描述
14:12	CHV_DATA_SEL	电压计量滤波器数据输出节点选择： 000:FIR 移位之后高通滤波器之前； 001:FIR 移位之前； 010:高通滤波器之后（**推荐设置成 010**）； 011:相移滤波器之后； 100:CIC 滤波之后； 110:Q31 格式输出；
11:10	RFU	RFU:未实现，读为 0
9:8	RFU	RFU:未实现，读为 0
7:4	RFU	RFU:未实现，读为 0
3	CHV_DMAEN	电压计量滤波器开启 DMA 数据自动读出模式 0:不开启； 1:开启； 该位设置为 1 后，METRO 模块会自动产生 DMA 写 RAM 请求，读出频率在正常计量模式下为 4KHz。
2	CHV_IE	电压计量滤波器数据更新标志屏蔽信号： 1:允许电压通道数据更新中断； 0:屏蔽中断；
1	RFU	RFU:未实现，读为 0
0	CHV_EN	电压计量滤波器使能配置 1: MFE 使能（**设置成 1**）； 0: MFE 关闭；

31.12.2.4 电压滤波器相位调整寄存器(MFE_CHV_PSR)

名称	MFE_CHV_PSR							
地址	0x00000010							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU						CHV_PSH	
位权限	U-000000						RW-10	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHV_PSH							
位权限	RW-00000000							

位	位名	功能描述
31:10	RFU	RFU:未实现，读为 0
9:0	CHV_PSH	电压计量滤波器相位补偿寄存器，有效值范围 0~8191； 默认值 0x200；

31.12.2.5 电压滤波器增益调整寄存器(MFE_CHV_GR)

名称	MFE_CHV_GR							
地址	0x00000018							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU					CHV_GAIN_ERR		
位权限	U-00000					RW-010		
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHV_GAIN_ERR							
位权限	RW-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHV_GAIN_ERR							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHV_GAIN_ERR							
位权限	RW-00000000							

位	位名	功能描述
31:27	RFU	RFU:未实现，读为 0
26:0	CHV_GAIN_ERR	电压计量滤波器增益校正

31.12.2.6 电压滤波器 ADC 采样数据(MFE_CHV_SPDATA)

名称	MFE_CHV_SPDATA							
地址	0x0000001C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CHV_DATA							
位权限	R-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHV_DATA							
位权限	R-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHV_DATA							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHV_DATA							
位权限	R-00000000							

位	位名	功能描述
31:0	CHV_DATA	电压计量滤波器采样数据 MFE_CHV_CR->CHV_DATA_SEL 的配置不同采样数据会不同

31.12.2.7 电流 A 路采样滤波器标志寄存器(MFE_CHIA_SR)

名称	MFE_CHIA_SR							
地址	0x00000024							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							CHIA_UPDATE
位权限	U-0000000							W1C-0

位	位名	功能描述
31:1	RFU	RFU:未实现，读为 0
0	CHIA_UPDATE	电流计量滤波器数据更新标志（正常计量时更新频率 4KHz） 硬件置位，软件写 1 清零； 读 CHIA_SPDATA 清零；

31.12.2.8 电流 A 路滤波器控制寄存器(MFE_CHIA_CR)

名称	MFE_CHIA_CR							
地址	0x00000028							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		RFU					
位权限	U-00		U-000000					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	CHIA_DATA_SEL			RFU		RFU	
位权限	U-0	RW-000			U-00		U-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CHIA_DMAEN	CHIA_IE	RFU	CHIA_EN
位权限	U-0000				RW-0	RW-0	U-0	RW-0

位	位名	功能描述

位	位名	功能描述
31:22	RFU	RFU:未实现，读为 0
21:16	RFU	RFU:未实现，读为 0
15	RFU	RFU:未实现，读为 0
14:12	CHIA_DATA_SEL	电流计量滤波器数据输出节点选择： 000:FIR 移位之后高通滤波器之前； 001:FIR 移位之前； 010:高通滤波器之后（**推荐设置成 010**）； 011:相移滤波器之后； 100:CIC 滤波之后； 101:I 路有功功率计量结果； 110:Q31 格式输出；
11:10	RFU	RFU:未实现，读为 0
9:8	RFU	RFU:未实现，读为 0
7:4	RFU	RFU:未实现，读为 0
3	CHIA_DMAEN	电流计量滤波器开启 DMA 数据自动读出模式 0:不开启； 1:开启； 该位设置为 1 后，METRO 模块会自动产生 DMA 写 RAM 请求，读出频率在正常计量模式下为 4KHz。
2	CHIA_IE	电流计量滤波器数据更新标志屏蔽信号 1:使能电流通道数据更新中断； 0:屏蔽中断；
1	RFU	RFU:未实现，读为 0
0	CHIA_EN	电流计量滤波器使能配置 1: MFE 使能（**设置成 1**）； 0: MFE 关闭；

31.12.2.9 电流 A 路滤波器相位调整寄存器(MFE_CHIA_PSR)

名称	MFE_CHIA_PSR							
地址	0x00000030							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU						CHIA_PSH	
位权限	U-000000						RW-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIA_PSH							
位权限	RW-00000000							

位	位名	功能描述
31:10	RFU	RFU:未实现，读为 0
9:0	CHIA_PSH	电流计量滤波器相位补偿寄存器，有效值范围 0~8191； 默认值 0x200；

31.12.2.10 电流 A 路滤波器增益调整寄存器(MFE_CHIA_GR)

名称	MFE_CHIA_GR							
地址	0x00000038							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU					CHIA_GAIN_ERR		
位权限	U-00000					RW-010		
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHIA_GAIN_ERR							
位权限	RW-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHIA_GAIN_ERR							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIA_GAIN_ERR							
位权限	RW-00000000							

位	位名	功能描述
31:27	RFU	RFU:未实现，读为 0
26:0	CHIA_GAIN_ERR	电流计量滤波器增益校正

31.12.2.11 电流 A 路滤波器 ADC 采样数据(MFE_CHIA_SPDATA)

名称	MFE_CHIA_SPDATA							
地址	0x0000003C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CHIA_DATA							
位权限	R-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHIA_DATA							
位权限	R-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHIA_DATA							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIA_DATA							
位权限	R-00000000							

位	位名	功能描述
31:0	CHIA_DATA	电流计量滤波器采样数据 MFE_CHIA_CR->CHIA_DATA_SEL 的配置不同采样数据会不同

31.12.2.12 电流 B 路采样滤波器标志寄存器(MFE_CHIB_SR)

名称	MFE_CHIB_SR							
地址	0x00000044							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							CHIB_UPDATE
位权限	U-0000000							W1C-0

位	位名	功能描述
31:1	RFU	RFU:未实现，读为 0
0	CHIB_UPDATE	电流 B 通道计量滤波器数据更新标志（正常计量时更新频率 4KHz） 硬件置位，软件写 1 清零； 读 IBRS_SPDATA 清零；

31.12.2.13 电流 B 路滤波器控制寄存器(MFE_CHIB_CR)

名称	MFE_CHIB_CR							
地址	0x00000048							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU		RFU					
位权限	U-00		U-000000					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	CHIB_DATA_SEL			RFU		RFU	
位权限	U-0	RW-000			U-00		U-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CHIB_D	CHIB_IE	RFU	CHIB_E

名称	MFE_CHIB_CR				
		MAEN			N
位权限	U-0000	RW-0	RW-0	U-0	RW-0

位	位名	功能描述
31:22	RFU	RFU:未实现，读为 0
21:16	RFU	RFU:未实现，读为 0
15	RFU	RFU:未实现，读为 0
14:12	CHIB_DATA_SEL	电流 T 计量滤波器数据输出节点选择: 000:FIR 移位之后高通滤波器之前； 001:FIR 移位之前； 010:高通滤波器之后（**推荐设置成 010**）； 011:相移滤波器之后； 100:CIC 滤波之后； 101:T 路有功功率计量结果； 110:Q31 格式输出；
11:10	RFU	RFU:未实现，读为 0
9:8	RFU	RFU:未实现，读为 0
7:4	RFU	RFU:未实现，读为 0
3	CHIB_DMAEN	电流 B 通道计量滤波器开启 DMA 数据自动读出模式 0:不开启； 1:开启； 该位设置为 1 后，METRO 模块会自动产生 DMA 写 RAM 请求，读出频率在正常计量模式下为 4KHz。
2	CHIB_IE	电流 B 通道计量滤波器数据更新标志屏蔽信号 1:使能电流 B 通道通道数据更新中断； 0:屏蔽中断；
1	RFU	RFU:未实现，读为 0
0	CHIB_EN	电流 B 通道计量滤波器使能配置 1: MFE 使能（**设置成 1**）； 0: MFE 关闭；

31.12.2.14 电流 B 路滤波器相位调整寄存器(MFE_CHIB_PSR)

名称	MFE_CHIB_PSR							
地址	0x00000050							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU						CHIB_PSH	
位权限	U-000000						RW-00	

名称	MFE_CHIB_PSR							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIB_PSH							
位权限	RW-00000000							

位	位名	功能描述
31:10	RFU	RFU:未实现，读为 0
9:0	CHIB_PSH	电流 B 通道计量滤波器相位补偿寄存器，有效值范围 0~8191； 默认值 0x200,相位校正计算出的值需基于 0x200 做偏移。

31.12.2.15 电流 B 路滤波器增益调整寄存器(MFE_CHIB_GR)

名称	MFE_CHIB_GAIN_GR							
地址	0x00000058							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU					CHIB_GAIN_ERR		
位权限	U-00000					RW-010		
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHIB_GAIN_ERR							
位权限	RW-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CHIB_GAIN_ERR							
位权限	RW-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIB_GAIN_ERR							
位权限	RW-00000000							

位	位名	功能描述
31:27	RFU	RFU:未实现，读为 0
26:0	CHIB_GAIN_ERR	电流 B 通道计量滤波器增益校正

31.12.2.16 电流 B 路滤波器 ADC 采样数据(MFE_CHIB_SPDATA)

名称	MFE_CHIB_SPDATA							
地址	0x0000005C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	CHIB_SPDATA							
位权限	R-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	CHIB_SPDATA							
位权限	R-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

名称	MFE_CHIB_SPDATA							
位名	CHIB_SPDATA							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHIB_SPDATA							
位权限	R-00000000							

位	位名	功能描述
31:0	CHIB_SPDATA	电流 B 通道计量滤波器采样数据 MFE_CHIB_CR->CHIB_DATA_SEL 的配置不同采样数据会不同

31.12.3 计量功能寄存器组

31.12.3.1 PCE 复位寄存器（PCE_RR）

名称	PCE_RR							
offset	0x100							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-						GRSTN	RFU
位权限	U-0						R/W-1	U-0

位号	助记符	功能描述
31:2	RFU	RFU：未实现，读为 0
1	GRSTN	PCE 全局复位，软件写 0 复位，写 1 释放
0	RFU	RFU：未实现，读为 0

31.12.3.2 PCE 状态寄存器（PCE_SR）

名称	PCE_SR							
offset	0x104							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							

位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名						PQ	PPB	PPA
位权限						R-0	R-0	R-0

位号	助记符	功能描述
31:3	RFU	RFU：未实现，读为 0
2	PQ	无功功率中断标志
1	PPB	B 通道有功功率中断标志
0	PPA	A 通道有功功率中断标志

31.12.3.3 PCE 控制寄存器（PCE_CR）

名称	PCE_CR							
offset	0x108							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-					PHCAL_EN	HPF_EN	FREQ
位权限	U-0					R/W-0	R/W-1	R/W-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-							EN
位权限	U-0							R/W-0

位号	助记符	功能描述
31:11	-	RFU：未实现，读为 0
10	PHCAL_EN	相位校正滤波器使能 0：关闭； 1：使能（**配置 1**）；
9	HPF_EN	高通滤波器使能 0：bypass HPF（**直流 ADC 配置 0**）； 1：使能 HPF（**交流计量配置 1**）；
8	FREQ	线频率选择 0：50Hz

位号	助记符	功能描述
		1：60Hz
7:1	RFU	RFU：未实现，读为 0
0	EN	PCE 计量使能寄存器 0：关闭 PCE； 1：使能 PCE（**配置 1**）；

31.12.4 计量校准寄存器组

31.12.4.1 PCE 通道 A 有功功率增益校准寄存器（PCE_PPA_GCR）

名称	**PCE_PPA_GCR**							
offset	0x114							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPA_GAIN							
位权限	R/W-1000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPA_GAIN							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPA_GAIN							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PPA_GAIN	A 通道有功功率增益校准寄存器，无符号数

31.12.4.2 PCE 通道 A 有功功率 offset 校准寄存器（PCE_PPA_OCR）

名称	**PCE_PPA_OCR**							
offset	0x118							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPA_OFFSET							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPA_OFFSET							
位权限	R/W-0000 0000							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPA_OFFSET							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PPA_OFFSET	A 通道有功功率 offset 校准寄存器，有符号数

31.12.4.3 PCE 通道 B 有功功率增益校准寄存器（PCE_PPB_GCR）

名称	PCE_PPB_GCR							
offset	0x11C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPB_GAIN							
位权限	R/W-1000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPB_GAIN							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPB_GAIN							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PPB_GAIN	B 通道有功功率增益校准寄存器，无符号数

31.12.4.4 PCE 通道 B 有功功率 offset 校准寄存器（PCE_PPB_OCR）

名称	PCE_PPB_OCR							
offset	0x120							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPB_OFFSET							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPB_OFFSET							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	PPB_OFFSET
位权限	R/W-0000 0000

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PPB_OFFSET	B 通道有功功率 offset 校准寄存器，有符号数

31.12.4.5 PCE 无功功率增益校准寄存器（PCE_PQ_GCR）

名称	PCE_PQ_GCR							
offset	0x124							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PQ_GAIN							
位权限	R/W-1000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PQ_GAIN							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PQ_GAIN							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PQ_GAIN	无功功率增益校准寄存器，无符号数

31.12.4.6 PCE 无功功率 offset 校准寄存器（PCE_PQ_OCR）

名称	PCE_PQ_OCR							
offset	0x128							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PQ_OFFSET							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PQ_OFFSET							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	PQ_OFFSET
位权限	R/W-0000 0000

位号	助记符	功能描述
31:24	RFU	RFU：未实现，读为 0
23:0	PQ_OFFSET	无功功率 offset 校准寄存器，有符号数

31.12.5 功率和能量计量寄存器组

31.12.5.1 PCE 有功功率计量控制寄存器（PCE_PWP_CR）

名称	PCE_PWP_CR							
地址	0x00000178							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU					PB_MOD		PB_CIC_GAIN
位权限	U-00000					RW-00		RW-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PB_CIC_GAIN		PB_CIC_DECIM		RFU			PB_EN
位权限	RW-00		RW-11		U-000			RW-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU					PA_MOD		PA_CIC_GAIN
位权限	U-00000					RW-00		RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PA_CIC_GAIN		PA_CIC_DECIM		RFU			PA_EN
位权限	RW-00		RW-11		U-000			RW-0

位	位名	功能描述
31:27	RFU	RFU:未实现，读为 0
26:25	PB_MOD	电流 B 路有功功率滤波器选择寄存器（**设置成 00**）；
24:22	PB_CIC_GAIN	电流 B 路有功功率低通滤波输出放大调整（**设置成 000**）；
21:20	PB_CIC_DECIM	电流 B 路有功功率抽取倍数选择（**设置成 11**）
19:17	RFU	RFU:未实现，读为 0
16	PB_EN	电流 B 路有功功率计量使能 0:关闭 1:工作
15:11	RFU	RFU:未实现，读为 0
10:9	PA_MOD	电流 A 路有功功率滤波器选择寄存器（**设置成 00**）；
8:6	PA_CIC_GAIN	电流 A 路有功功率低通滤波输出放大调整（**设置成 000**）；
5:4	PA_CIC_DECIM	电流 A 路有功功率抽取倍数选择（**设置成 11**）；
3:1	RFU	RFU:未实现，读为 0
0	PA_EN	电流 A 路有功功率计量使能 0:关闭 1:工作

31.12.5.2 A 路有功功率无负载阈值寄存器（PCE_PPA_NLDR）

名称	PCE_PPA_NLDR							
offset	0x17C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPA_NOLOAD							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPA_NOLOAD							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPA_NOLOAD							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPA_NOLOAD							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PPA_NOLOAD	A 路有功功率无负载检测阈值

31.12.5.3 B 路有功功率无负载阈值寄存器（PCE_PPB_NLDR）

名称	PCE_PPB_NLDR							
offset	0x180							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPB_NOLOAD							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPB_NOLOAD							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPB_NOLOAD							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPB_NOLOAD							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PPB_NOLOAD	B 路有功功率无负载检测阈值

31.12.5.4 A 路有功功率起动阈值寄存器（PCE_PPA_STR）

名称	PCE_PPA_STR							
offset	0x184							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPA_STTUP							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPA_STTUP							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPA_STTUP							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPA_STTUP							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PPA_STTUP	A 路有功功率起动阈值

31.12.5.5 B 路有功功率起动阈值寄存器（PCE_PPB_STR）

名称	PCE_PPB_STR							
offset	0x188							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPB_STTUP							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPB_STTUP							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPB_STTUP							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPB_STTUP							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PPB_STTUP	B 路有功功率起动阈值

31.12.5.6 PCE 有功功率中断使能寄存器（PCE_PWP_IER）

名称	PCE_PWP_IER							
地址	0x0000018C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							PB_UPD_IE
位权限	U-0000000							RW-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PB_SC_IE	PB_NL_IE	RFU					
位权限	RW-0	RW-0	U-000000					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							PA_UPD_IE
位权限	U-0000000							RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PA_SC_IE	PA_NL_IE	RFU					
位权限	RW-0	RW-0	U-000000					

位	位名	功能描述
31:25	RFU	RFU:未实现，读为 0
24	PB_UPD_IE	电流 B 路有功功率更新中断使能 0:屏蔽； 1:使能；
23	PB_SC_IE	电流 B 路有功功率符号改变中断使能 0:屏蔽； 1:使能；
22	PB_NL_IE	电流 B 路有功功率无负载中断使能 0:屏蔽 1:使能
21:16	RFU	RFU:未实现，读为 0
15:9	RFU	RFU:未实现，读为 0
8	PA_UPD_IE	电流 A 路有功功率更新中断使能 0:屏蔽； 1:使能；
7	PA_SC_IE	电流 A 路有功功率符号改变中断使能 0:屏蔽； 1:使能；
6	PA_NL_IE	电流 A 路有功功率无负载中断使能 0:屏蔽； 1:使能；
5:0	RFU	RFU:未实现，读为 0

31.12.5.7 PCE 有功功率中断标志寄存器（PCE_PWP_ISR）

名称	PCE_PWP_ISR							
地址	0x00000190							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							PB_UPD_IF
位权限	U-0000000							W1C-0
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PB_SC_IF	PB_NL_IF	RFU					
位权限	W1C-0	W1C-0	U-000000					
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							PA_UPD_IF
位权限	U-0000000							W1C-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PA_SC_IF	PA_NL_IF	RFU					
位权限	W1C-0	W1C-0	U-000000					

位	位名	功能描述
31:25	RFU	RFU:未实现，读为 0
24	PB_UPD_IF	电流 B 路有功功率更新标志位，硬件置位，软件写 1 清 0； 读功率值清 0；
23	PB_SC_IF	电流 B 路有功功率符号改变标志位，硬件置位，软件写 1 清 0；
22	PB_NL_IF	电流 B 路有功功率无负载事件标志位，硬件置位，软件写 1 清 0；
21:16	RFU	RFU:未实现，读为 0；
15:9	RFU	RFU:未实现，读为 0；
8	PA_UPD_IF	电流 A 路有功功率更新标志位，硬件置位，软件写 1 清 0； 读功率值清 0；
7	PA_SC_IF	电流 A 路有功功率符号改变标志位，硬件置位，软件写 1 清 0；
6	PA_NL_IF	电流 A 路有功功率无负载事件标志位，硬件置位，软件写 1 清 0；
5:0	RFU	RFU:未实现，读为 0；

31.12.5.8 有功功率方向和无负载标志寄存器（PCE_PWP_SSR）

名称	PCE_PWP_SSR							
offset	0x194							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名								
位权限								
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	-							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		PPB_NOLOAD	PPB_SIGN	-		PPA_NOLOAD	PPA_SIGN
位权限	U-0		R-0	R-0	U-0		R-0	R-0

位号	助记符	功能描述
31:6	-	RFU：未实现，读为 0
5	PPB_NOLOAD	B 路有功功率无负载标志 1：NO-LOAD； 0：正常；
4	PPB_SIGN	B 路有功功率方向标志 0：正向； 1：反向；
3:2	RFU	RFU:未实现，读为 0；
1	PPA_NOLOAD	A 路有功功率无负载标志 1：NO-LOAD； 0：正常；
0	PPA_SIGN	A 路有功功率方向标志 0：正向； 1：反向；

31.12.5.9 A 路有功功率计量结果寄存器（PCE_PPA_MR）

名称	PCE_PPA_MR							
offset	0x198							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPA_MEAS							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPA_MEAS							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPA_MEAS							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPA_MEAS							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	PPA_MEAS	A 路有功功率计量结果

31.12.5.10 B 路有功功率计量结果寄存器（PCE_PPB_MR）

名称	PCE_PPB_MR							
offset	0x19C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PPB_MEAS							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PPB_MEAS							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PPB_MEAS							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PPB_MEAS							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	PPB_MEAS	B 路有功功率计量结果

31.12.5.11 PCE 无功功率计量控制寄存器（PCE_PWQ_CR）

名称	PCE_PWQ_CR							
地址	0x000001B0							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU					Q_IIR_FDMT_EN	Q_AB_SEL	Q_CIC_GAIN
位权限	U-00000					RW-0	RW-0	RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Q_CIC_GAIN		Q_CIC_DECIM		RFU			Q_EN
位权限	RW-00		RW-11		U-000			RW-0

位	位名	功能描述
31:16	RFU	RFU:未实现，读为 0
15:11	RFU	RFU:未实现，读为 0
10	Q_IIR_FDMT_EN	基波无功计量切换： 0：全波无功计量； 1：基波无功计量；
9	Q_AB_SEL	无功功率电流通道选择： 0：I 通道； 1：T 通道；
8:6	Q_CIC_GAIN	无功功率低通滤波输出放大调整 000:不放大（**设置成 000**）； 001:4 倍放大； 010:16 倍放大； 011:64 倍放大； 100:256 倍放大； 其他:备用
5:4	Q_CIC_DECIM	无功功率抽取倍数选择 00:32 倍抽取； 01:64 倍抽取； 1*:128 倍抽取（**设置成 11**）；
3:1	RFU	RFU:未实现，读为 0
0	Q_EN	无功功率计量使能 0:关闭； 1:工作；

31.12.5.12 无功功率无负载阈值寄存器（PCE_PQ_NLDR）

名称	PCE_PQANLDR							
offset	0x1B4							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PQ_NOLOAD							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PQ_NOLOAD							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PQ_NOLOAD							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PQ_NOLOAD							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PQ_NOLOAD	无功功率无负载检测阈值

31.12.5.13 无功功率起动阈值寄存器（PCE_PQ_STR）

名称	PCE_PQ_STR							
offset	0x1BC							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PQ_STTUP							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PQ_STTUP							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PQ_STTUP							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PQ_STTUP							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	PQA_STTUP	A 路无功功率起动阈值

31.12.5.14 无功功率中断使能寄存器(PCE_PWQ_IER)

名称	PCE_PWQ_IER							
地址	0x000001C4							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							Q_UPD_IE
位权限	U-0000000							RW-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Q_SC_IE	Q_NL_IE	RFU					
位权限	RW-0	RW-0	U-000000					

位	位名	功能描述
31:16	RFU	RFU:未实现，读为 0
15:9	RFU	RFU:未实现，读为 0
8	Q_UPD_IE	无功功率更新中断使能 0:屏蔽； 1:使能；

位	位名	功能描述
7	Q_SC_IE	无功功率符号改变中断使能 0:屏蔽； 1:使能；
6	Q_NL_IE	无功功率无负载中断使能 0:屏蔽； 1:使能；
5:0	RFU	RFU:未实现，读为 0

31.12.5.15 无功功率中断标志寄存器(PCE_PWQ_ISR)

名称	PCE_PWQ_ISR							
地址	0x000001C8							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							Q_UPD_IF
位权限	U-0000000							W1C-0
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Q_SC_IF	Q_NL_IF	RFU					
位权限	W1C-0	W1C-0	U-000000					

位	位名	功能描述
31:16	RFU	RFU:未实现，读为 0
15:9	RFU	RFU:未实现，读为 0
8	Q_UPD_IF	无功功率更新标志位，硬件置位，软件写 1 清 0
7	Q_SC_IF	无功功率符号改变标志位，硬件置位，软件写 1 清 0； 读功率值清 0
6	Q_NL_IF	无功功率无负载事件标志位，硬件置位，软件写 1 清 0
5:0	RFU	RFU:未实现，读为 0

31.12.5.16 无功功率方向和无负载标志寄存器（PCE_PWQ_SSR）

名称	PCE_PWQ_SSR							
offset	0x1CC							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-0							

位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名								
位权限								
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						PQ_NOLOAD	PQ_SIGN
位权限	U-0				U-0		R-0	R-0

位号	助记符	功能描述
31:6	RFU	RFU:未实现，读为 0；
5	RFU	RFU:未实现，读为 0；
4	RFU	RFU:未实现，读为 0；
3:2	RFU	RFU:未实现，读为 0；
1	PQ_NOLOAD	无功功率无负载标志 1：NO-LOAD； 0：正常；
0	PQ_SIGN	无功功率方向标志 0：正向； 1：反向；

31.12.5.17 无功功率计量结果寄存器（PCE_PQ_MR）

名称	PCE_PQ_MR							
offset	0x1D0							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PQ_MEAS							
位权限	R-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PQ_MEAS							
位权限	R-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PQ_MEAS							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PQ_MEAS							
位权限	R-0000 0000							

位号	助记符	功能描述
31:0	PQ_MEAS	无功功率计量结果

31.12.6 信号测量寄存器组

31.12.6.1 信号测量控制寄存器（PCE_SIG_CR）

名称	PCE_SIG_CR							
地址	0x00000204							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	ZCD_IB_EN	ZCD_IA_EN	ZCD_V_EN	RFU			
位权限	U-0	RW-0	RW-0	RW-0	U-0000			

位	位名	功能描述
31:7	RFU	RFU:未实现，读为 0
6	ZCD_IB_EN	电流 B 路过零检测使能 0:关闭； 1:工作；
5	ZCD_IA_EN	电流 A 路过零检测使能 0:关闭； 1:工作；
4	ZCD_V_EN	电压过零检测使能 0:关闭； 1:工作；
3:0	RFU	RFU:未实现，读为 0

31.12.6.2 过零检测控制寄存器（PCE_ZCD_CR）

名称	PCE_ZCD_CR							
地址	0x00000208							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							

名称	PCE_ZCD_CR							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU						RT	
位权限	U-000000						RW-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		IB_ZCD_SEL	IA_ZCD_SEL	ZCD_MOD		ZCD_OUT_MOD	
位权限	U-00		RW-0	RW-0	RW-00		RW-00	

位	位名	功能描述
31:10	RFU	RFU:未实现，读为 0
9:8	RT	RT:测试寄存器（**设置成 00**）；
7:6	RFU	RFU:未实现，读为 0
5	IB_ZCD_SEL	电流 B 路计量电路过零信号选择: 0:选择 ZCD_V； 1:选择 ZCD_IB；
4	IA_ZCD_SEL	电流 A 路计量电路过零信号选择: 0:选择 ZCD_V； 1:选择 ZCD_IA；
3:2	ZCD_MOD	内部计量过零检测模式选择 00/01:信号上升沿检测； 10:信号下降沿检测； 11:信号上升和下降沿检测；
1:0	ZCD_OUT_MOD	输出和中断产生过零检测模式选择 00/01:信号上升沿检测； 10:信号下降沿检测； 11:信号上升和下降沿检测；

31.12.6.3 信号测量中断使能寄存器（PCE_SIG_IER）

名称	PCE_SIG_IER							
地址	0x00000214							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	IE_ZCD_B	IE_ZCD_A	IE_ZCD_V	RFU			
位权限	U-0	RW-0	RW-0	RW-1	U-0000			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							
位权限	U-00000000							

位	位名	功能描述
31:15	RFU	RFU:未实现，读为 0
14	IE_ZCD_B	电流 B 通道电流过零检测中断使能
13	IE_ZCD_A	电流 A 通道电流过零检测中断使能
12	IE_ZCD_V	电压过零检测中断使能
11:0	RFU	RFU:未实现，读为 0

31.12.6.4 信号测量中断标志寄存器（PCE_SIG_ISR）

名称	PCE_SIG_ISR							
地址	0x00000218							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-00000000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU	IF_ZCD_IB	IF_ZCD_IA	IF_ZCD_V	RFU			
位权限	U-0	W1C-0	W1C-0	W1C-0	U-0000			
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							
位权限	U-00000000							

位	位名	功能描述
31:15	RFU	RFU:未实现，读为 0
14	IF_ZCD_IB	电流 B 路过零检测事件标志，硬件置位，软件写 1 清 0
13	IF_ZCD_IA	电流 A 路过零检测事件标志，硬件置位，软件写 1 清 0
12	IF_ZCD_V	电压过零检测事件标志，硬件置位，软件写 1 清 0
11:0	RFU	RFU:未实现，读为 0

31.12.6.5 频率计量结果（FREQ_MR）

名称	FREQ_MR							
地址	0x00000244							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU		PER_PERIOD					
位权限	U-00		R-000000					
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PER_PERIOD							
位权限	R-00000000							

名称	FREQ_MR							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	FREQ_MEAS							
位权限	RW-00110010							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	FREQ_MEAS							
位权限	RW-00000000							

位	位名	功能描述
31:30	RFU	RFU:未实现，读为 0
29:16	PER_PERIOD	电压 ZCD 过零周期内的计数值，用于软件计算频率；与 ZCD 标志一起更新
15:0	FREQ_MEAS	频率计量结果，软件根基周期计数计算后写入

31.12.7 相位滤波寄存器组

31.12.7.1 电压通道相位滤波寄存器（PCE_PHVF_CR）

名称	PCE_PHVF_CR							
offset	0x284							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							PHVF_COEF
位权限	U-0							R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PHVF_COEF							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PHVF_COEF							
位权限	R-0000 0000							

位号	助记符	功能描述
31:17	RFU	RFU：未实现，读为 0
16:0	PHVF_COEF	电压相位滤波系数

31.12.7.2 A 路电流通道相位滤波寄存器（PCE_PHIAF_CR）

名称	PCE_PHIAF_CR							
offset	0x288							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							PHIAF_COEF
位权限	U-0							R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PHIAF_COEF							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PHIAF_COEF							
位权限	R-0000 0000							

位号	助记符	功能描述
31:17	RFU	RFU：未实现，读为 0
16:0	PHIAF_COEF	A 路电流相位滤波系数

31.12.7.3 B 路电流通道相位滤波寄存器（PCE_PHIBF_CR）

名称	PCE_PHIBF_CR							
offset	0x28C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							PHIBF_COEF
位权限	U-0							R/W-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PHIBF_COEF							
位权限	R-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PHIBF_COEF							
位权限	R-0000 0000							

位号	助记符	功能描述
31:17	RFU	RFU：未实现，读为 0
16:0	PHIBF_COEF	B 路电流相位滤波系数

31.12.7.4 滤波器 bypass 控制寄存器（PCE_FBYP_CR）

名称	PCE_FBYP_CR							
offset	0x290							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RFU							
位权限	U-0							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	-		PWQ_PS_BYP	RT	RT	RT	RT	RT
位权限	U-0		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	助记符	功能描述
31:5	RFU	RFU：未实现，读为 0
5	PWQ_PS_BYP	无功功率输入 90° 相移 bypass（**设置成 0**）;
4	RT	RT:测试寄存器（**设置成 0**）;
3	RT	RT:测试寄存器（**设置成 0**）;
2	RT	RT:测试寄存器（**设置成 0**）;
1	RT	RT:测试寄存器（**设置成 0**）;
0	RT	RT:测试寄存器（**设置成 0**）;

32 I/O 端口（GPIO）

32.1 概述

I/O 端口的主要功能特性：

- 部分 GPIO 引脚支持 5V tolerant
- GPIO 数字输入具有施密特特性
- 部分 GPIO 输入支持模拟滤波
- 部分 GPIO 输入支持数字滤波
- GPIO 可配置为上拉、开漏输出
- Sleep/DeepSleep 模式下保持状态

32.2 引脚类型

MG33M0xxERB 主要有三种类型的 GPIO 引脚，其中大部分引脚支持输入输出、数字外设功能、模拟外设通道、可控上拉电阻、可控开漏输出功能；强驱动引脚除了以上功能外，具有增强的推挽输出驱动能力；而真开漏引脚只有 NMOS 驱动，没有 PMOS 驱动，无法对外驱动逻辑高电平。

32.2.1 GPIO，输入输出使能，可控上拉电阻，可控开漏输出

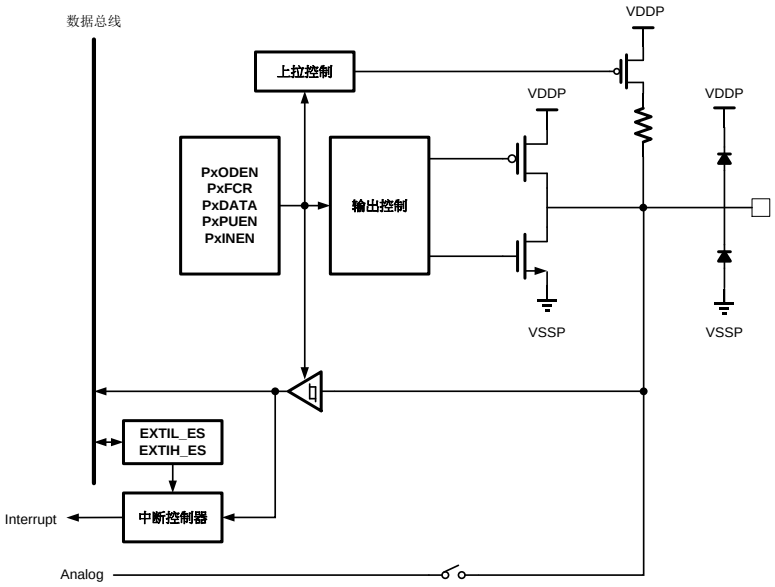


图 32-1 普通 GPIO 结构框图

控制逻辑定义如下：

Registers					PAD Interface		
FCR	INEN	ODEN	PUEN	DATA	INPUT_EN	OUTPUT_EN	PUEN
00	0	x	0/1	x	0	0	0/1
	1				1		
01	x	0	0/1	x	INEN	1	0/1
	x	1		0	INEN	1	
				1		0	
10	x	x	0/1	外设输入功能	1	0	0/1
	x	0		外设推挽输出功能	INEN	1	
	x	1		外设开漏输出 0	INEN	1	
				外设开漏输出 1	INEN	0	
11	x	x	x	x	0	0	0

表32-1GPIO功能逻辑定义表

32.2.2 GPIO，输入输出使能，2 个可控上拉电阻，可控开漏输出（仅 7816 数据口）

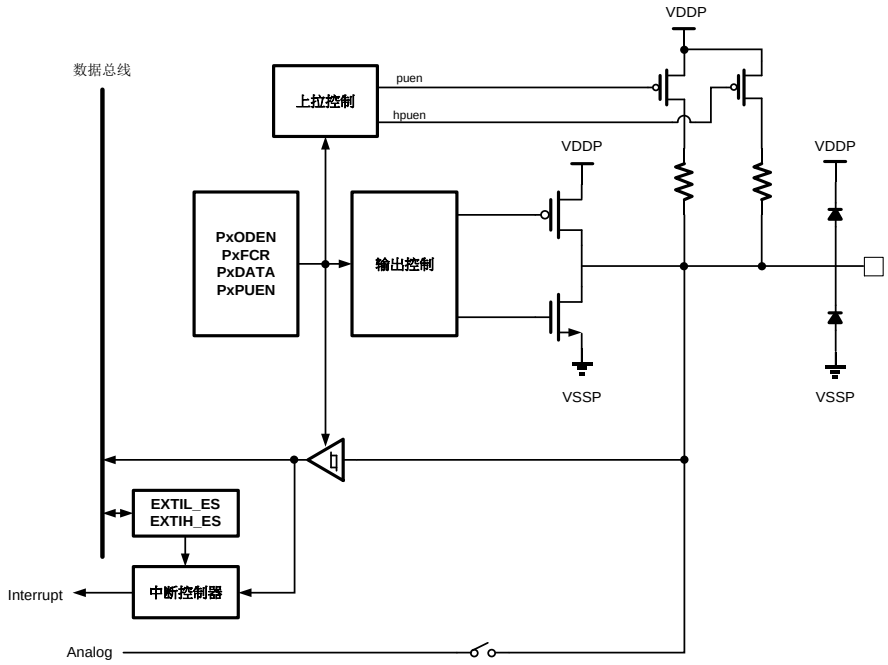


图 32-2 普通 GPIO（两路上拉）结构框图

上述IO的寄存器控制逻辑与其他GPIO相同，并联上拉控制（强上拉）仅由7816模块自动控制。

32.2.3 GPIO，输入输出使能，可控上拉电阻，可控开漏输出，5V tolerant

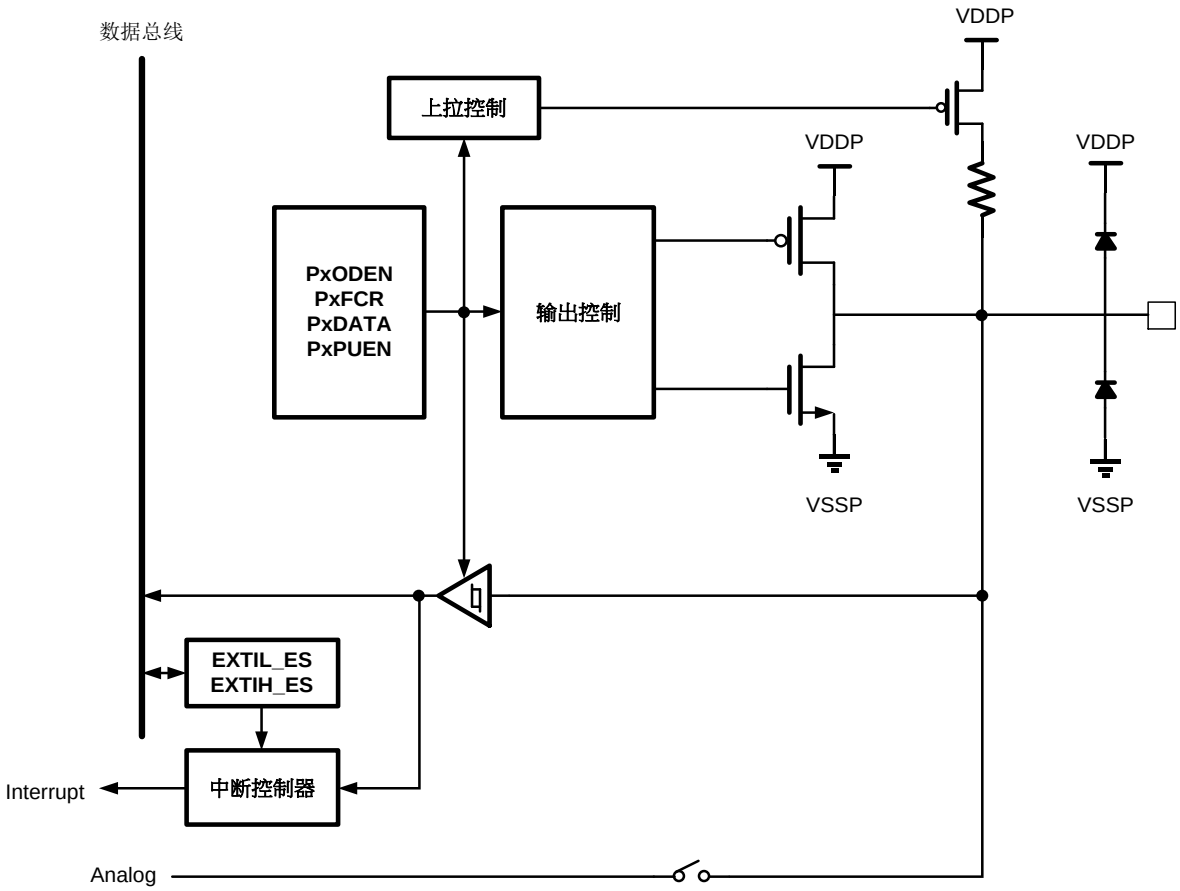


图 32-35V-tolerant GPIO 结构框图

此种GPIO可以承受高于电源电压的输入，比如电源为3V时，可以承受5.5V输入，而不会引起漏电。此IO的主要用途是用作VBUS接入唤醒。

控制逻辑定义如下：

Registers					PAD Interface		
FCR	INEN	ODEN	PUEN	DATA	INPUT_EN	OUTPUT_EN	PUEN
00	0	x	0/1	x	0	0	0/1
	1				1		
01	x	0	0/1	x	INEN	1	0/1
	x	1		0	INEN	1	
				1		0	
10	x	x	0/1	外设输入功能	1	0	0/1
	x	0		外设推挽输出功能	INEN	1	
	x	1		外设开漏输出 0	INEN	1	
				外设开漏输出 1	INEN	0	
11	x	x	x	x	0	0	0

表 32-2GPIO 功能逻辑定义表

32.3 IO 端口功能定义

芯片大部分引脚为数模混合IO，每个通用GPIO都有4bit控制寄存器：FCR[1:0]、PUEN、ODEN，其中FCR用于选择IO引脚功能，定义如下：

FCR: Function Control Register	PAD function
00	GPIO input
01	GPIO output
10	Digital Function（数字外设功能）
11	Analog

表 32-4 定义表

32.3.1 GPIO 输入

当某个 GPIO 被配置成输入功能，并且对应的输入使能寄存器被置位时：

- 输出驱动缓冲器被关闭
- 施密特触发器使能
- 上拉电阻由 PxPUEN 寄存器控制使能或关闭
- PxDIN 寄存器直接反应 IO 上的电平状态

32.3.2 GPIO 输出

当某个 GPIO 被配置成输出功能，并且对应的输出使能寄存器被置位时：

- 输出驱动缓冲器使能
  - 开漏输出模式（PxODEN=1）：输出 0 时 IO 驱动低电平，输出 1 时 IO 关闭驱动缓冲器
  - 推挽输出模式（PxODEN=0）：输出 0 时 IO 驱动低电平，输出 1 时 IO 驱动高电平
- 上拉电阻由 PxPUEN 寄存器控制使能或关闭
- 如果置位了 PxINEN 寄存器，软件读取 PxDIN 寄存器能够获得 IO 上的电平状态
- 软件读取 PxDO 寄存器获得上次写入的值

32.3.3 数字外设功能

当某个 GPIO 被配置成数字外设功能：

- IO 的输入或输出方向由所连接的外设功能决定
- 由 PxODEN 控制输出时是开漏输出还是推挽输出
- 上拉电阻由 PxPUEN 寄存器控制使能或关闭
- 如果置位了 PxINEN 寄存器，软件读取 PxDIN 寄存器能够获得 IO 上的电平状态

部分引脚支持多个数字外设功能，则还需要额外的控制寄存器（GPIOx_DFS）来区分,详情见 2.1.5~2.1.10 章节。

32.3.4 模拟功能

当某个 GPIO 被配置成模拟功能：

- 输出缓冲器关闭
- 数字输入功能关闭
- 上拉电阻关闭
- 软件读取 PxDIN 返回 0
- IO 模拟通道被连接到特定的模拟外设上
- 如果一个 IO 同时连接到多个模拟外设，则多个模拟外设在同一时刻只允许使能其中一个

32.3.5 使用外部晶体引脚

MG33M0xxERB 支持外接 32768Hz 晶体。

如果要使用外部 32K 时钟输入，可以从 XTALIN 灌入 32K 时钟；如果不接晶体或时钟时，XTALIN 脚需要接下拉电阻。

32.4 NRST 引脚

NRST 引脚用于外部复位芯片，带有数字滤波，滤波采用 RCHF 时钟工作。当休眠模式下芯片关闭 RCHF 时，NRST 输入低电平将强制使能 RCHF，如果滤波有效则复位芯片，如果滤波无效则在滤波结束后自动关闭 RCHF；因此休眠模式下 NRST 引脚上的毛刺不会影响芯片功耗。详情参见 RCHF 控制逻辑章节。

数字滤波时间为 8ms，因此 NRST 必须保持低电平至少 8ms 才能产生有效复位。

32.5 WKUPx 引脚

MG33M0xxERB 有 8 个 WKUP 引脚，能够将芯片从 Sleep/DeepSleep 模式下唤醒，即使片上振荡器都停止工作，WKUP 仍能唤醒芯片。

WKUPx 引脚输入上升沿或者下降沿（软件配置）能够将芯片从休眠模式下唤醒。为了使能此功能，需将对应引脚配置为 GPIO 输入功能，并且相应的 PINWKEN 置位。当某个 WKUPx 引脚上产生唤醒事件后，PMU 模块内部的唤醒源标志查询寄存器内对应的 bit 位将会自动置位。

每个支持 WKUP 功能的 IO 都带有大约 100ns 的片内模拟滤波，能够滤除输入信号上的毛刺，避免误触发。Sleep/DeepSleep 模式下，使能了的 WKUPx 引脚上任何大于 100ns 的脉冲都会触发芯片唤醒。

WKUPx 功能使用时需要注意外部引脚输入的初始状态。在使能 WKUP 时，可能由于初态的关系导致虚假的唤醒事件，软件应注意识别并处理。PAD 内部带有上拉电阻，如果配置为上升沿唤醒，则必须关闭上拉电阻。

32.6 外部引脚中断（EXTI）

32.6.1 功能说明

MG33M0xxERB 的 6 组 GPIO（PA、PB、PC、PD、PF、PG），每个 GPIO 分别可以产生 EXTI 中断标志，最终所有的 EXTI 中断汇总到 NVIC 的#46 入口。

EXTI 模块可以配置 EXTIDF 是否对输入信号进行数字滤波。

数字滤波的实现方法是由 IO 采样时钟连续采样到 3 次相同电平才认为是合法电平输入，如下图所示。

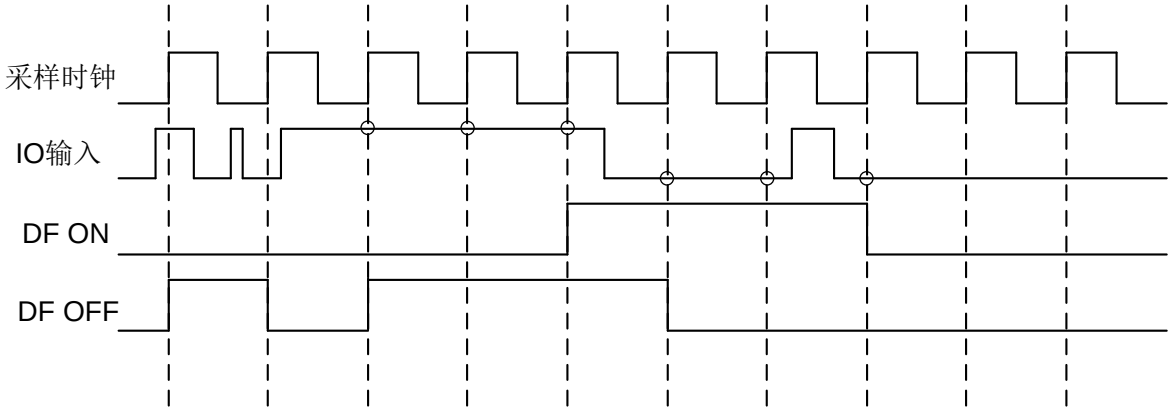


图 32-4 引脚输入数字滤波

当软件可以选择数字滤波的采样时钟为 AHBCLK 或者 LSCLK。

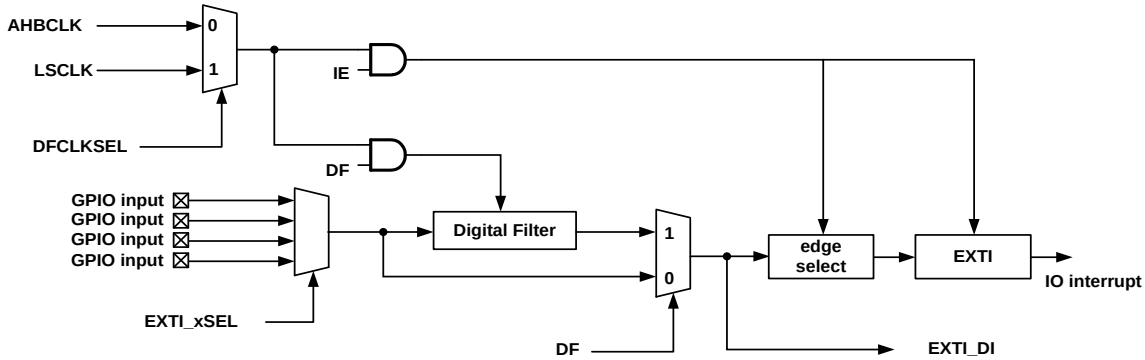


图 32-5 EXTI 信号输入示意图

用户应根据引脚功能需要使能或禁止数字滤波功能，使能数字滤波后，将根据 AHBCLK 频率不同，对 IO 输入信号引入不同的采样延迟。经过数字滤波后的输出信号，软件也可以在 EXTI_DI 寄存器读到。

EXTI还可以配置输入信号的有效边沿，支持上升沿、下降沿、上升下降沿触发中断，或者禁止EXTI中断触发，由EXTI_EDS寄存器配置。

32.6.2 应用指南

如需启用在 Sleep/DeepSleep 模式下 EXTI 中断唤醒功能，推荐按照如下步骤进行操作：

- 关闭所有 EXTI 使能

- 配置 SYSCLKSEL 寄存器的 SLP_ENEXTI 位为 1，选择 LSCLK 进行 EXTI 采样
- 根据需要打开或关闭 EXTI 数字滤波使能
- 配置相应 GPIO 为输入
- 配置 EXTI_SEL 寄存器选择对应的 IO
- 置位 CMU，打开 EXTI 工作时钟使能
- 等待至少 4 个 LSCLK 周期
- 配置 EXTI_EDS 触发边沿选择，使能所需的 EXTI 中断
- 正常进入 Sleep/DeepSleep 模式

芯片上电后默认关闭所有 EXTI，同时默认的引脚中断采样时钟是系统时钟 AHBCLK。如果用户使用系统时钟产生 EXTI，推荐流程如下：

- 打开数字滤波使能（如果需要）
- 配置 GPIO 为输入
- 置位 CMU，打开 EXTI 工作时钟使能
- 等待至少 4 个 AHBCLK 周期
- 配置 EXTI_EDS 触发边沿选择，使能所需的 EXTI 中断

如果希望使用低速的 LSCLK 来产生 EXTI，推荐流程如下：

- 配置 CMU 寄存器的 EXTICKS 位为 1，选择 LSCLK 进行 EXTI 采样
- 将 EXTI 采样时钟配置为 LSCLK
- 打开数字滤波使能（如果需要）
- 配置 GPIO 为输入
- 置位 CMU，打开 EXTI 采样时钟使能
- 等待至少 4 个 LSCLK 时钟周期
- 配置 EXTI_EDS 触发边沿，使能所需的 EXTI 中断

32.7 快速 GPIO 输出

MG33M0xxERB 可以通过 set-reset 功能快速改变每个 GPIO 的输出数据（bitwise operation），从而提高 IO 输出效率，特别是可以提高 read-modify-write 操作的效率和可靠性（atomic）。方法是每个 GPIO 组的输出数据寄存器都有 2 组 set-reset 映射虚拟地址，对 set 寄存器特定 bit 写 1 可以置

位对应的数据寄存器的 bit 位，对 reset 寄存器特定地址写 1 可以清除对应的数据寄存器的 bit 位。

32.8 寄存器

地址	名称	符号
模块起始地址:0x40000C00		
0x00000000	PA 输入使能寄存器	PAINEN
0x00000004	PA 上下拉使能寄存器	PAPUPDEN
0x00000008	PA 开漏使能寄存器	PAODEN
0x0000000C	PA 功能选择寄存器	PAFCR
0x00000010	PA 输出数据寄存器	PADO
0x00000014	PA 输出数据置位寄存器	PADSET
0x00000018	PA 输出数据复位寄存器	PADRESET
0x0000001C	PA 输入数据寄存器	PADIN
0x00000020	PA 额外功能寄存器	PADFS
0x00000028	PA 模拟功能寄存器	PADAN
0x00000040	PB 输入使能寄存器	PBINEN
0x00000044	PB 上下拉使能寄存器	PBPUPDEN
0x00000048	PB 开漏使能寄存器	PBODEN
0x0000004C	PB 功能选择寄存器	PBFCR
0x00000050	PB 输出数据寄存器	PBDO
0x00000054	PB 输出数据置位寄存器	PBDSET
0x00000058	PB 输出数据复位寄存器	PBDRESET
0x0000005C	PB 输入数据寄存器	PBDIN
0x00000060	PB 额外功能寄存器	PBDFS
0x00000068	PB 模拟功能寄存器	PBDAN
0x00000080	PC 输入使能寄存器	PCINEN
0x00000084	PC 上下拉使能寄存器	PCPUPDEN
0x00000088	PC 开漏使能寄存器	PCODEN
0x0000008C	PC 功能选择寄存器	PCFCR
0x00000090	PC 输出数据寄存器	PCDO
0x00000094	PC 输出数据置位寄存器	PCDSET
0x00000098	PC 输出数据复位寄存器	PCDRESET
0x0000009C	PC 输入数据寄存器	PCDIN
0x000000A0	PC 额外功能寄存器	PCDFS
0x000000A8	PC 模拟功能寄存器	PCDAN
0x000000C0	PD 输入使能寄存器	PDINEN
0x000000C4	PD 上下拉使能寄存器	PDPUPDEN
0x000000C8	PD 开漏使能寄存器	PDODEN
0x000000CC	PD 功能选择寄存器	PDFCR

0x000000D0	PD 输出数据寄存器	PDDO
0x000000D4	PD 输出数据置位寄存器	PDDSET
0x000000D8	PD 输出数据复位寄存器	PDDRESET
0x000000DC	PD 输入数据寄存器	PDDIN
0x000000E0	PD 额外功能寄存器	PDDFS
0x000000E8	PD 模拟功能寄存器	PDDAN
0x00000140	PF 输入使能寄存器	PFINEN
0x00000144	PF 上下拉使能寄存器	PFPUPDEN
0x00000148	PF 开漏使能寄存器	PFODEN
0x0000014C	PF 功能选择寄存器	PFFCR
0x00000150	PF 输出数据寄存器	PFDO
0x00000154	PF 输出数据置位寄存器	PFDSET
0x00000158	PF 输出数据复位寄存器	PFDRESET
0x0000015C	PF 输入数据寄存器	PFDIN
0x00000160	PF 额外功能寄存器	PFDFS
0x00000168	PF 模拟功能寄存器	PFDAN
0x00000180	PG 输入使能寄存器	PGINEN
0x00000184	PG 上下拉使能寄存器	PGPUPDEN
0x00000188	PG 开漏使能寄存器	PGODEN
0x0000018C	PG 功能选择寄存器	PGFCR
0x00000190	PG 输出数据寄存器	PGDO
0x00000194	PG 输出数据置位寄存器	PGDSET
0x00000198	PG 输出数据复位寄存器	PGDRESET
0x0000019C	PG 输入数据寄存器	PGDIN
0x000001A0	PG 额外功能寄存器	PGDFS
0x000001A8	PG 模拟功能寄存器	PGDAN
0x00000240	EXTI 边沿选择和使能寄存器 A	EXTI_EDSA
0x00000244	EXTI 边沿选择和使能寄存器 B	EXTI_EDSB
0x00000248	EXTI 边沿选择和使能寄存器 C	EXTI_EDSC
0x0000024C	EXTI 边沿选择和使能寄存器 D	EXTI_EDSD
0x00000254	EXTI 边沿选择和使能寄存器 F	EXTI_EDSF
0x00000258	EXTI 边沿选择和使能寄存器 G	EXTI_EDSG
0x00000264	EXTI 数字滤波控制寄存器 AB	EXTI_DFAB
0x00000268	EXTI 数字滤波控制寄存器 CD	EXTI_DFCD
0x0000026C	EXTI 数字滤波控制寄存器 EF	EXTI_DFFG
0x00000278	EXTI 中断标志寄存器 AB	EXTI_IFAB
0x0000027C	EXTI 中断标志寄存器 CD	EXTI_IFCD
0x00000280	EXTI 中断寄存器 EF	EXTI_IFFG
0x0000028C	EXTI 输入信号寄存器	EXTI_DIAB

0x00000290	EXTI 输入信号寄存器	EXTI_DICD
0x00000294	EXTI 输入信号寄存器	EXTI_DIFG
0x000002C0	FOUT 配置寄存器	FOUTSEL
0x0000031C	WKUP 使能寄存器	PINWKEN

32.8.1 GPIOx 输入使能寄存器（GPIOx_INEN）

名称	GPIOx_INEN(x=A,B,C,D,F,G)							
Offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	INEN[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	INEN[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	INEN	GPIO 输入使能控制 (Portx Input Enable) 0：关闭输入使能 1：打开输入使能

32.8.2 GPIOx 上下拉使能寄存器（GPIOx_PUPDEN）

名称	GPIOx_PUPDEN(x=A,B,C,D,F,G)							
Offset	0x04							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	PDEN							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	PDEN							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	PUEN							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

位名	PUEN
位权限	R/W-0000 0000

位号	助记符	功能描述
31:16	PDEN	GPIO 下拉控制 (Portx Pull-Down Enable) 0：关闭下拉 1：使能下拉
15:0	PUEN	GPIO 上拉控制 (Portx Pull-Up Enable) 0：关闭上拉 1：使能上拉

32.8.3 GPIOx 开漏使能寄存器（GPIOx_ODEN）

名称	GPIOx_ODEN(x=A,B,C,D,F,G)							
Offset	0x08							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	ODEN[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ODEN[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	ODEN	GPIO 开漏输出使能 (Portx Open-Drain Enable) 0：关闭开漏输出 1：使能开漏输出

32.8.4 GPIOx 功能选择寄存器（GPIOx_FCR）

名称	GPIOx_FCR(x=A,B,C,D,F,G)							
Offset	0x0C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	Px15FCR		Px14FCR		Px13FCR		Px12FCR	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	Px11FCR		Px10FCR		Px9FCR		Px8FCR	

位权限	R/W-00		R/W-00		R/W-00		R/W-00	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	Px7FCR		Px6FCR		Px5FCR		Px4FCR	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Px3FCR		Px2FCR		Px1FCR		Px0FCR	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

位号	助记符	功能描述
31:30	Px15FCR	Px[15]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
29:28	Px14FCR	Px[14]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
27:26	Px13FCR	Px[13]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
25:24	Px12FCR	Px[12]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
23:22	Px11FCR	Px[11]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
21:20	Px10FCR	Px[10]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
19:18	Px9FCR	Px[9]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
17:16	Px8FCR	Px[8]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入

位号	助记符	功能描述
		01：GPIO 输出 10：Digital function 11：Analog function
15:14	Px7FCR	Px[7]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
13:12	Px6FCR	Px[6]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
11:10	Px5FCR	Px[5]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
9:8	Px4FCR	Px[4]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
7:6	Px3FCR	Px[3]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
5:4	Px2FCR	Px[2]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
3:2	Px1FCR	Px[1]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function
1:0	Px0FCR	Px[0]引脚功能选择 (Portx Function Control Register) 00：GPIO 输入 01：GPIO 输出 10：Digital function 11：Analog function

32.8.5 GPIOx 输出数据寄存器（GPIOx_DO）

名称	GPIOx_DO(x=A,B,C,D,F,G)							
Offset	0x10							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DO[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DO[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	DO	GPIO output data register

32.8.6 GPIOx 输出数据置位寄存器（GPIOx_DSET）

名称	GPIOx_DSET(x=A,B,C,D,F,G)							
Offset	0x14							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DSET[15:8]							
位权限	W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DSET[7:0]							
位权限	W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	DSET	GPIO output data set register 举例：向 GPIOA_DSET 写 0x0000_8000，则 PADO[15]置位，其余位保持不变。 GPIOA _DSET/GPIOB_DSET 为 16 位； GPIOC_DSET/GPIOD_DSET 为 13 位

32.8.7 GPIOx 输出数据复位寄存器（GPIOx_DRESET）

名称	GPIOx_DRESET(x=A,B,C,D,F,G)							
Offset	0x18							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DRESET[15:8]							
位权限	W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DRESET[7:0]							
位权限	W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	DRESET	GPIO output data reset register 举例：向 GPIOA_DRST 写 0x0000_8000，则 PADO[15]清零，其余位保持不变 GPIOA _DRESET/GPIOB_DRESET 为 16 位； GPIOC_DRESET/GPIOD_DRESET 为 13 位

32.8.8 GPIOx 输入数据寄存器（GPIOx_DIN）

名称	GPIOx_DIN(x=A,B,C,D,F,G)							
offset	0x1C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DIN[15:8]							
位权限	R-xxxx xxxx							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DIN[7:0]							
位权限	R-xxxx xxxx							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	DIN	Portx input data register 此寄存器仅占用地址空间，无物理实现。软件读此寄存器直接返回引脚输入信号，芯片并不对引脚输入进行锁存

32.8.9 GPIOx 额外数字功能寄存器（GPIOx_DFS）

名称	GPIOx_DFS(x=A,B,C,D,F,G)							
Offset	0x20							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	DFS[31:24]							
位权限	R/W-0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	DFS[23:16]							
位权限	R/W-0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	DFS[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DFS[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:0	DFS	Portx Digital Function Select 对于具有多个数字外设功能的引脚，通过 PxDFS 寄存器可以选择使用哪个外设功能。 注意，对于不同的 IO 分组，有效的寄存器位置是不一样的，详细定义请见 PA 引脚组数字外设功能、PB 引脚组数字外设功能、PC 引脚组数字外设功能、PD 引脚组数字外设功能、PF 引脚组数字外设功能、PG 引脚组数字外设功能章节参考引脚说明

32.8.10 GPIOx 模拟开关使能寄存器（GPIOx_ANEN）

名称	GPIOx_ANEN(x=A,B,C,D,F,G)							
offset	0x28							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8

位名	ANEN[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ANEN[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:0	ANEN	PortX 模拟开关使能 (Portx Analog channel Enable) 1：使能 IO 模拟开关 0：关闭 IO 模拟开关 *注：支持模拟开关的 IO 有* *PG0-1,PG4~5* *PF0~3/PF6* *PC6/PC12/PC13* *对应以上 IO 的 PxANEN 寄存器有效；其余寄存器无意义。*

32.8.11 EXTI 边沿选择和使能寄存器（GPIO_EDSx）

名称	GPIO_EDSx(x=A,B,C,D,F,G)							
offset	0x240~0x258							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EXTI15_EDS		EXTI14_EDS		EXTI13_EDS		EXTI12_EDS	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EXTI11_EDS		EXTI10_EDS		EXTI9_EDS		EXTI8_EDS	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EXTI7_EDS		EXTI6_EDS		EXTI5_EDS		EXTI4_EDS	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTI3_EDS		EXTI2_EDS		EXTI1_EDS		EXTI0_EDS	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	

Bit	助记符	功能描述
31:30	EXTI15_EDS	EXTI[15]边缘触发选择 00: rising 01: falling 10: both 11: disable
…	…	
1:0	EXTI0_EDS	EXTI1[0] 边缘触发选择 00: rising 01: falling 10: both

Bit	助记符	功能描述
		11: disable

32.8.12 EXTI 数字滤波控制寄存器（GPIO_EXTIDFx）

名称	GPIO_EXTIDFx(x=A,B,C,D,F,G)							
offset	0x264~0x26C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EXTI_DF[31:24]							
位权限	R/W -0000 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EXTI_DF[23:16]							
位权限	R/W -0000 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EXTI_DF[15:8]							
位权限	R/W -0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTI_DF[7:0]							
位权限	R/W-0000 0000							

Bit	助记符	功能描述
31:0	EXTI_DF	EXTI 输入数字滤波功能使能 0：关闭 EXTI 数字滤波 1：使能 EXTI 数字滤波 GPIO_EXTIDFAB[31:16]对应 GPIOB 组 GPIO_EXTIDFAB[15:0]对应 GPIOA 组 GPIO_EXTIDFCD[31:16]对应 GPIOD 组 GPIO_EXTIDFCD[15:0]对应 GPIOC 组 GPIO_EXTIDFEF[31:16]对应 GPIOF 组 GPIO_EXTIDFGH[15:0]对应 GPIOG 组

32.8.13 EXTI 中断标志寄存器（GPIO_EXTIFx）

名称	GPIO_EXTIFx(x=A,B,C,D,F,G)							
offset	0x278~0x280							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EXTI[31:24]							
位权限	R/W-00 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EXTI[23:16]							
位权限	R/W-00 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EXTI[15:8]							

位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTI[7:0]							
位权限	R/W-0000 0000							

Bit	助记符	功能描述
31:0	EXTI	外部引脚中断标志寄存器，每个引脚对应 1 个引脚中断 硬件置位，软件写 1 清零 GPIO_EXTIAB[31:16]对应 GPIOB 组 GPIO_EXTIAB[15:0]对应 GPIOA 组 GPIO_EXTICD[31:16]对应 GPIOD 组 GPIO_EXTICD[15:0]对应 GPIOC 组 GPIO_EXTIEF[31:16]对应 GPIOF 组 GPIO_EXTIGH[15:0]对应 GPIOG 组

32.8.14 EXTI 输入信号寄存器（GPIO_EXTIDIx）

名称	GPIO_EXTIDIx**(x=A,B,C,D,F,G)**							
offset	0x28C~0x294							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	EXTI_DI[31:24]							
位权限	R/W-00 0000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	EXTI_DI[23:16]							
位权限	R/W-00 0000							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	EXTI_DI[15:8]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTI_DI[7:0]							
位权限	R/W-0000 0000							

Bit	助记符	功能描述
31:0	EXTI_DI	输入数据寄存器 GPIO_EXTIDIAB[31:16]对应 GPIOB 组 GPIO_EXTIDIAB[15:0]对应 GPIOA 组 GPIO_EXTIDICD[31:16]对应 GPIOD 组 GPIO_EXTIDICD[15:0]对应 GPIOC 组 GPIO_EXTIDIEF[31:16]对应 GPIOF 组 GPIO_EXTIDIGH[15:0]对应 GPIOG 组

32.8.15 FOUT 配置寄存器（GPIO_FOUTSEL）

名称	**GPIO_FOUTSEL**

offset	0x2C0							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	-							
位权限	U-0							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	FOUT1SEL							
位权限	R/W-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	FOUT0SEL							
位权限	R/W-00000000							

位号	助记符	功能描述
31:16	-	RFU：未实现，读为 0
15:8	FOUT1SEL	PB6 输出选择[15:13]RFU 00000: XTLF 00001: RCMF_PSC 00010: RCHF/64 00011: LSCLK 00100: AHBCLK/64 00101: RTCOUT 00110: WTOSC 00111: RTCCLK 01000: APBCLK/64 01001: PLL_L 01010: RCMF_PSC 01011: RCHF 01100:PLL_2X/64 01101:ADC_CLK 10010:ADC_BITSTRM
7:0	FOUT0SEL	PC10 输出选择[7:5] RFU 00000: XTLF 00001: RCMF_PSC 00010: RCHF/64 00011: LSCLK 00100: AHBCLK/64 00101: RTCOUT 00110: WTOSC 00111: RTCCLK 01000: APBCLK/64 01001: PLL_L 01010: RCMF_PSC 01011: RCHF 01100:PLL_2X/64 01101:ADC_CLK 10010:ADC_BITSTRM

32.8.16 WKUP 使能寄存器（GPIO_PINWKEN）

名称	GPIO_PINWKEN							
Offset	0x00							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	WKISEL	-						
位权限	R/W-0	U-0						
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	-							
位权限	U-0							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	SEL[7:0]							
位权限	R/W-0000 0000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EN[7:0]							
位权限	R/W-0000 0000							

位号	助记符	功能描述
31	WKISEL	WKUPx 中断入口选择 (WKUP interrupt entry select) 0：NMI 中断 1：#38 入口
30	-	RFU：未实现，读为 0
29:10	SEL	WKUP 边沿选择 (Wakeup edge Select) WKUP0,WKUP3-4,WKUP8-9 无功能 1：对应的 WKUP 引脚为上升沿唤醒 0：对应的 WKUP 引脚为下降沿唤醒
9:0	EN	WKUP 引脚使能信号 (Wakeup Enable),WKUP0,WKUP3-4,WKUP8-9 无功能 1：对应的 WKUP 引脚功能有效 0：对应的 WKUP 引脚功能无效 PINWKEN[x]控制 WKUPx 引脚的使能

33 专用编程接口

33.1 概述

MG33M0xxERB芯片可使用复旦微电子所提供的专用编程器，或者通过Bootloader下载用户程序。编程器通过专用编程接口(SWD)与芯片通信，完成程序下载，并可对Flash全空间内容进行Checksum校验。

33.2 编程器使用

编程器的使用方法请参考应用手册，或联系复旦微电子公司。

34 调试支持

34.1 概述

MG33M0xxERB芯片基于ARM Cortex-M0处理器构建，并支持相应的debug特性。通过硬件断点（breakpoint）和数据观察点（watchpoint），调试器可以在特定指令取指和数据访问时停止CPU内核运行，检视内核寄存器和系统外设状态，并根据需要恢复内核运行。

仿真调试主机通过SWD接口与MG33M0xxERB芯片互联，并实现仿真调试。

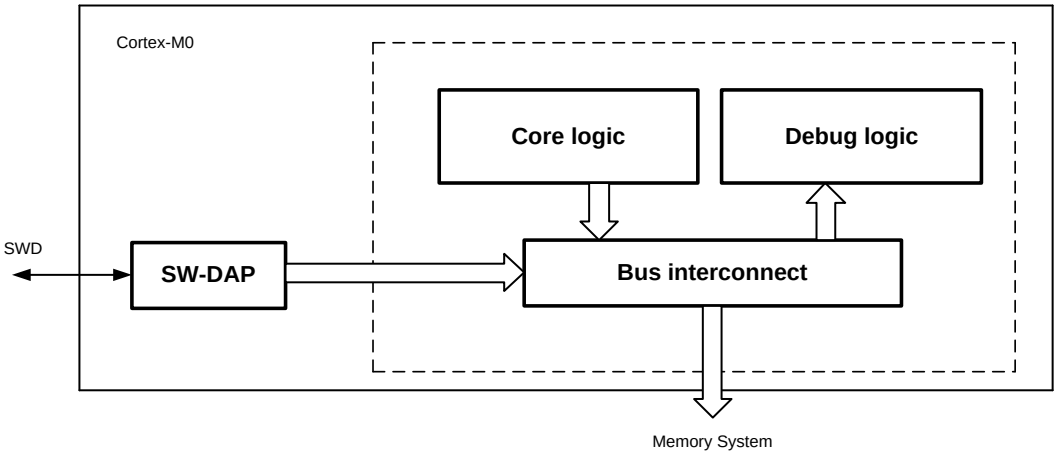


图 34-1 Cortex-M0 调试系统示意图

关于Cortex-M0内核的debug特性，请参考ARM公司的Cortex-M0技术参考手册。

34.2 Debug 引脚

34.2.1 SWD 引脚

MG33M0xxERB系列MCU的SWD引脚位置如下表：

SWD pins	Debug功能	引脚定义
SWDIO	SWD数据输入/输出	PD9
SWCLK	SWD时钟输入	PD10

注意：芯片复位后PD9和PD10都默认为输入状态，与大部分GPIO不同。

34.2.2 上拉电阻

芯片复位后，SWDIO引脚默认使能内部上拉（约100K欧姆），SWCLK引脚默认不使能内部上拉电阻，因此用户需要在PCB上外接上拉电阻，以防止输入引脚浮空导致漏电增加。

34.3 SWD 接口协议

34.3.1 协议简介

SWD协议采用LSB-first进行数据收发。通过SWD接口，调试主机可以读写DPACC和APACC寄存器组。

SWIO每次切换数据方向时，总线上需插入turn-around时间，这段时间内主机和从机都不会驱动SWIO。在两次传输之间，主机必须将线驱动为低电平进入idle状态，或继续发送一次新传输的起始位继续传输，在一次数据包传输之后，主机也可以空闲，使线保持为高电平或由上拉电阻上拉。

SWD协议没有明确的复位信号，在没有看到预期的信号时，主机或目标机将对复位进行检测。通过保持线为高电平持续50个时钟周期之后跟随一个读ID的请求，可以确保在检测到错误或复位之后重新同步成功。

34.3.2 传输序列

SWD每个通信传输序列包含三个部分：

1、包请求（8bits），由主机发送

2、ACK响应（3bits），由从机回发

3、数据传输（33bits），由主机或从机发送

其中包请求字节定义如下：

Bit	Name	描述
0	Start	起始位，必须是1
1	ApnDP	AP/DP选择 0：DP访问 1：AP访问
2	RnW	读写选择 0：写请求 1：读请求
4:3	A[3:2]	DP/AP寄存器的地址域
5	Parity	Bit0~Bit4数据的校验位
6	Stop	0
7	Park	主机不驱动，通过总线上拉，从机读为1

包请求发送后，总线上总是有1bit的turn-around时间。

ACK响应定义如下：

Bit	Name	描述
0:2	ACK	001：FAULT 010：WAIT 100：OK

如果主机发起读操作，或者ACK为WAIT或FAULT，则ACK之后必须插入turn-around时间。

数据传输格式如下：

Bit	Name	描述
0:31	Data	读出或写入的数据
32	Parity	32bit 数据的校验位

34.3.3 SW-DP ID code

Cortex-M0的SW-DP有一个固定的ID code：0x0BB11477

SW-DP处于非活跃状态，直到主机读取ID code。

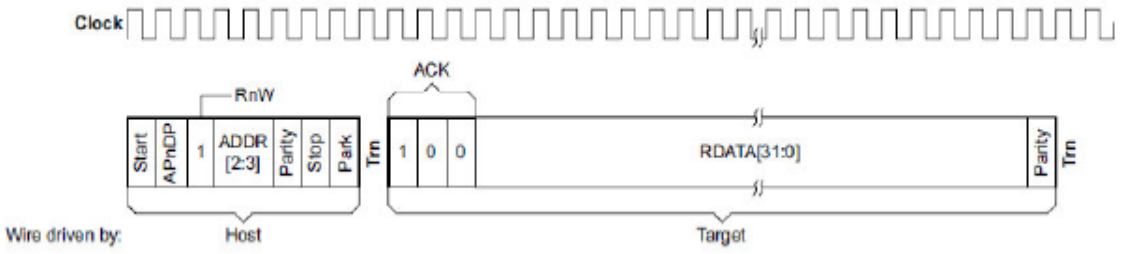
- 芯片复位，或者SWIO拉高50个SWCLK周期后，SW-DP处于RESET状态
- 拉低SWIO至少2个SWCLK周期后，SW-DP进入IDLE状态
- 当SW-DP处于RESET，主机必须先使其进入IDLE，然后对ID code寄存器进行读操作，才能激活SW-DP。否则从机会对主机的通信回应FAULT响应。

34.3.4 主机读操作

一次成功的读操作由以下三个阶段组成

- 一个8位的读数据包请求（request），从主机到目标。
- 一个3位的应答（ack），从目标到主机。成功的OK响应为100，WAIT响应为010，FAULT响应为001.
- 一个33位的数据读阶段（payload），从主机到目标。

默认情况下，在第一和第二阶段之间以及第三阶段之后有一个时钟的掉转周期，一次成功的读操作如下图。

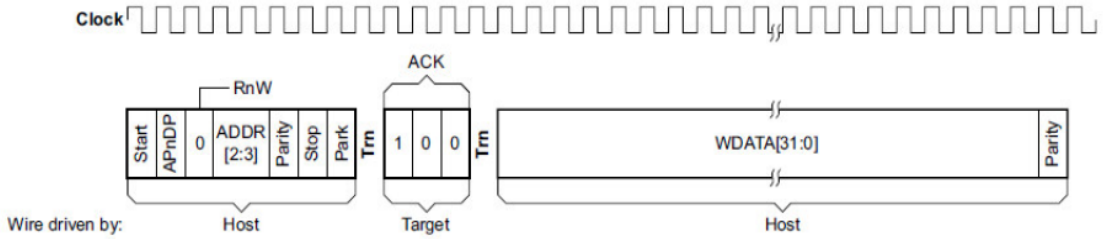


34.3.5 主机写操作

一次写操作由以下三个阶段组成

- 一个8位的写数据包请求（header），从主机到目标。
- 一个3位的应答（ack），从目标到主机。成功的OK响应为100，FAULT响应为001.
- 一个33位的数据写阶段（payload），从主机到目标。

默认情况下，每两个阶段之间都有一个时钟的掉转周期，一次成功的写操作如下图。



34.4 SWD-DP 寄存器

34.4.1 寄存器列表

Address (A[3:2])	DPBANKSEL	Name	Access
00	x	DHCSR	RO
		ABORT	WO
01	0x0	CTRL/STAT	RW
	0x1	DLCR	RW
10	x	RESEND	RO
		SELECT	WO
11	x	RDBUFF	RO

关于寄存器的详细说明，请参考Cortex-M0 Technical Reference Manual.

34.5 Core debug 寄存器

通过操作core debug寄存器可以实现内核调试。主机通过SW-DP访问以下内核调试寄存器。

Address	Name	Type	Function
0xE000EDF0	DHCSR	RW	Debug Halting Control and Status Register
0xE000EDF4	DCRSR	WO	Debug Core Register Selector Register
0xE000EDF8	DCRDR	RW	Debug Core Register Data Register
0xE000EDFC	DEMCR	RW	Debug Exception and Monitor Control Register
0xE000EE00 to 0xE000EEFF	-	-	Reserved for Debug Extension

上述debug寄存器不被系统复位影响，仅受上电复位影响。通过以下方式可以实现CPU复位后立即halt：

- 置位DEMCR寄存器的bit0 (VC_CORRESET)
- 置位DHCSR寄存器的bit0 (C_DEBUGEN)
- 执行系统复位

34.6 Debug 相关的配置项

通过配置DBG_CR寄存器，可以设置在调试状态下，芯片内部的定时器、看门狗电路是否继续工作。详情请参见5.4.1DEBUG配置寄存器（DBG_CR）。

35 器件签名信息

每一颗MG33M0xxERB系列MCU都有自己的器件签名，包括存储器容量信息和唯一器件ID号。

35.1 寄存器

起始地址	字节大小（单位：Byte）	模块名称
0x40000000	256	SCU

地址	名称	符号
0x00000000	SYSCFG	SYSCFG
0x00000004	DBGCFG	DBGCFG
0x0000000C	SCU_VRSR	SCU_VRSR

35.1.1 存储器容量查询寄存器（SCU_CQR）

通过查询SYSCON寄存器的bit4-5，可以获得器件Flash容量信息。

名称	SYSCFG							
地址	0x00000000							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	LDT0FAIL	LDT1FAIL	DCTFAIL	RFU				
位权限	R-0	R-0	R-0	U-00000				
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	RFU							RED_INFO
位权限	U-0000000							R-0
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	RED_INFO							
位权限	R-00000000							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		VOLCFG		DBG_FUSE	RFU	AUTHMODE	
位权限	U-00		R-00		R-0	U-0	R-00	

位	位名	功能描述
31	LDT0FAIL	Flash 配置信息，即 LDT0 区，校验错误标志 1：某项配置信息校验出现错误，错误项将保持默认值 0：校验正确
30	LDT1FAIL	OPTBYTE/ACLOCK，即 LDT1 区，校验错误标志 1：校验失败，Debug 接口及 ACLOCK 保护相关寄存器置 1 0：校验通过
29	DCTFAIL	DCT page trim-tag 校验错误标志 1：校验失败，非 5A5A5A5A 0：校验通过
28:17	RFU	未实现，读为 0
16:8	RED_INFO	存放 fls redundancy 区域最低 9 位，该 byte 最低位为 0 时把 fls main 区域对应 sector 替换，替换的 sector 地址为该 byte 的高 8 位
7:6	RFU	RFU:未实现，读为 0
5:4	VOLCFG	系统存储器可用容量配置 Other：256KB FLASH + 16KB RAM 01：128KB FLASH + 16KB RAM
3	DBG_FUSE	熔断保护标志位（上电时 load dbrdpen 判断是否置起） 1：熔断保护状态 0：非熔断保护状态
2	RFU	未实现，读为 0
1:0	AUTHMODE	芯片所处权限模式 00/10：用户模式 01：制造商模式 11：厂商模式

35.1.2 器件版本查询寄存器（SCU_VRSR）

名称	SCU_VRSR							
地址	0x0000000C							
位	Bit31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
位名	RFU							
位权限	U-00000000							
位	Bit23	Bit22	Bit21	Bit20	Bit19	Bit18	Bit17	Bit16
位名	REV							
位权限	R-00000001							
位	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
位名	CID							
位权限	R-00000101							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CID							
位权限	R-00110100							

位	位名	功能描述
31:24	RFU	未实现，读为 0

23:16	REV	Revision，对应芯片版本号
15:0	CID	Chip ID，只读，固定为0x0534

35.2 唯一器件 UID

唯一器件ID保存在Flash中，可以通过查询0x1FFF_FE20~0x1FFF_FE23中的数据来识别。
这4个word中分别保存了芯片的Lot ID、Wafer ID、芯片在wafer上的坐标位置。通过这个数据，保证每颗芯片都有独立不重复的识别码。

0x20	Lot ID	0xMNOPQRST	Lot ID tracking info
0x21	Wafer ID	01~25	Wafer ID within a LOT
0x22	Row Address	*0xFFFF0GHI*	Die address: (ABC, DEF); Transfer DEC to HEX;(GHI, JKL) For example: Die address at wafer: (299, 109); Transfer DEC to HEX; (12B, 6D)
0x23	Column address	*0xFFFF0JKL*	

上海复旦微电子集团股份有限公司销售及服务网点

上海复旦微电子集团股份有限公司

地址：上海市国泰路 127 号 4 号楼

邮编：200433

电话：(86-021) 6565 5050

传真：(86-021) 6565 9115

上海复旦微电子（香港）股份有限公司

地址：香港九龙尖沙咀东嘉连威老道 98 号东海商业中心 5 楼 506 室

电话：(852) 2116 3288 2116 3338

传真：(852) 2116 0882

北京办事处

地址：北京市东城区东直门北小街青龙胡同 1 号歌华大厦 B 座 423 室

邮编：100007

电话：（86-10）8418 6608

传真：（86-10）8418 6211

深圳办事处

地址：深圳市华强北路 4002 号圣廷苑酒店世纪楼 1301 室

邮编：518028

电话：(86-0755) 8335 0911 8335 1011 83352011 83350611

传真：(86-0755) 8335 9011

台湾办事处

地址：台北市 114 内湖区内湖路一段 252 号 12 楼 1225 室

电话：(886-2) 7721 1889

传真：(886-2) 7722 3888

新加坡办事处

地址：237, Alexandra Road, #07-01, The Alexcier, Singapore 159929

电话：(65) 6472 3688

传真：(65) 6472 3669

北美办事处

地址：2490 W. Ray Road Suite#2 Chandler, AZ 85224 USA

电话：(480) 857-6500 ext 18

公司网址：http://www.fmsh.com/