

FM33G0XX介绍 参考设计应用

--上海复旦微电子集团股份有限公司

二零一八年十月

[] 封装与型号

[] 列表

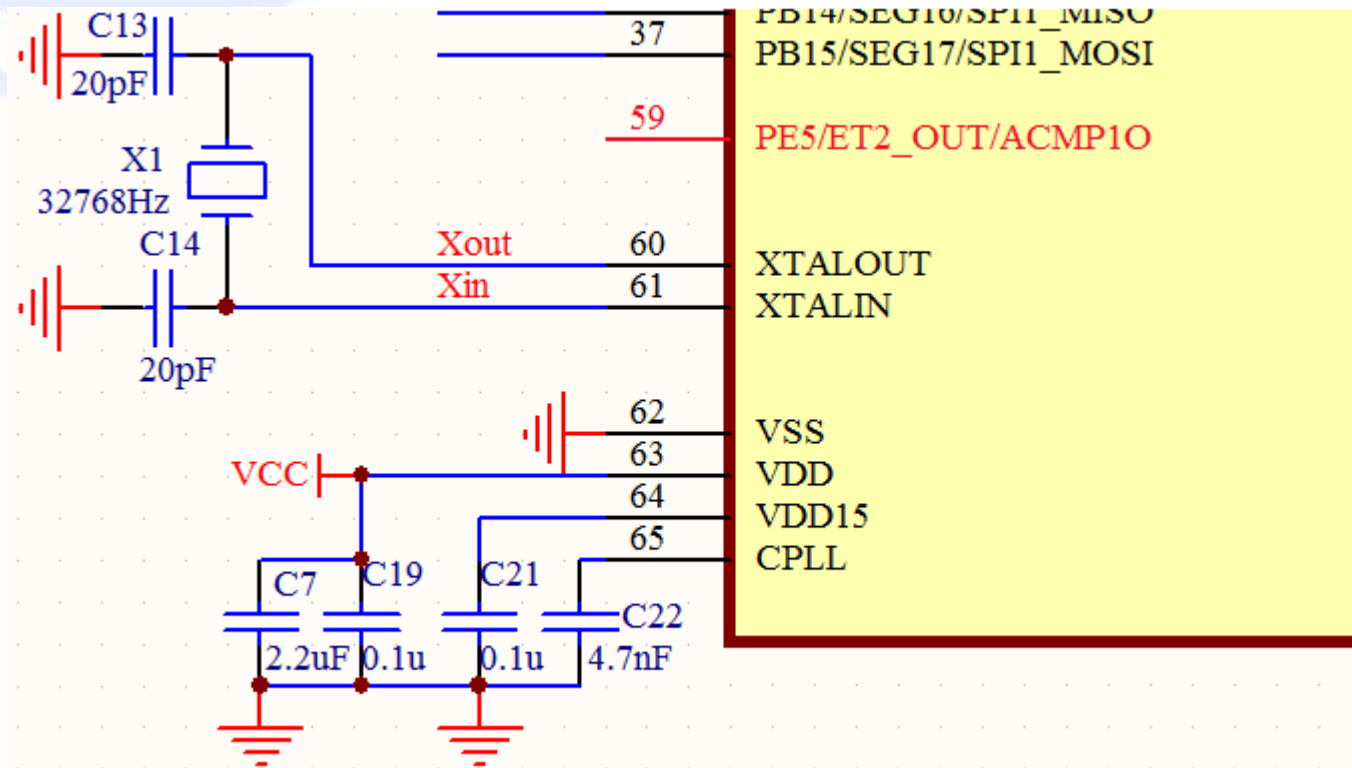
型号	Flash容量 (KBytes)	RAM容量 (KBytes)	封装	MSL等级
FM33G048	256	24	LQFP80	3[1]
FM33G046	256	24	LQFP64	
FM33G045	256	24	LQFP48	
FM33G042	256	24	TSSOP16	
FM33G028	128	16	LQFP80	
FM33G026	128	16	LQFP64	
FM33G025	128	16	LQFP48	
FM33G022	128	16	TSSOP16	

注： [1] MSL等级符合IPC/JEDEC J-STD-020E标准

[] 电源

- VDD建议接2.2nF+0.1uF电容;
- VDD15建议接0.1uF电容;
- CPLL管脚需外加电容4nF-10nF, 推荐值4.7nF;

芯片电源上电速度保证 $\geq 200\mu\text{S}$; 下电速度保证 $\geq 1\text{mS}$





[] 复位

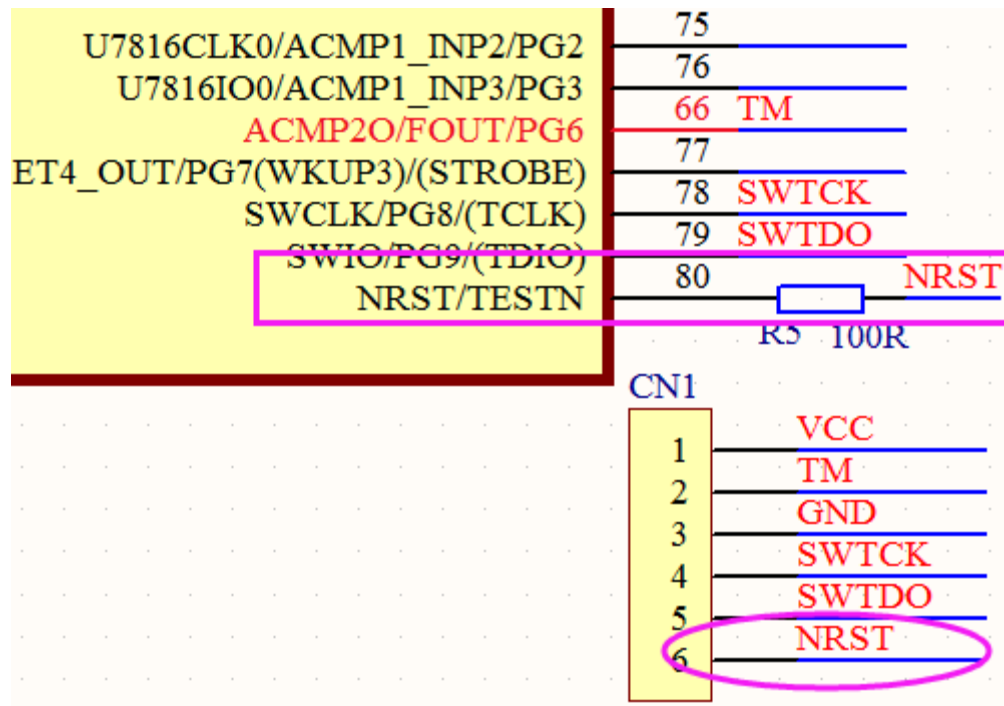
- NRST PIN说明

NRST管脚内部有固定上电电阻，拉低8mS再放开，芯片会复位；外面无需加RC电路；

- TM脚是RTC秒时标输出脚，用于测试和校正RTC误差；编程时可以不连接；

- 芯片内部有上下电复位电路：POR，BOR & PDR

- PDR功耗极低；BOR：2uA；



[] 32k晶体

- 晶体选型

为了保证RTC走时精度，满足全温区RTC精度要求；建议选择与芯片匹配的精工VT200-F（插件）或SP-T2A-F（贴片）晶体；

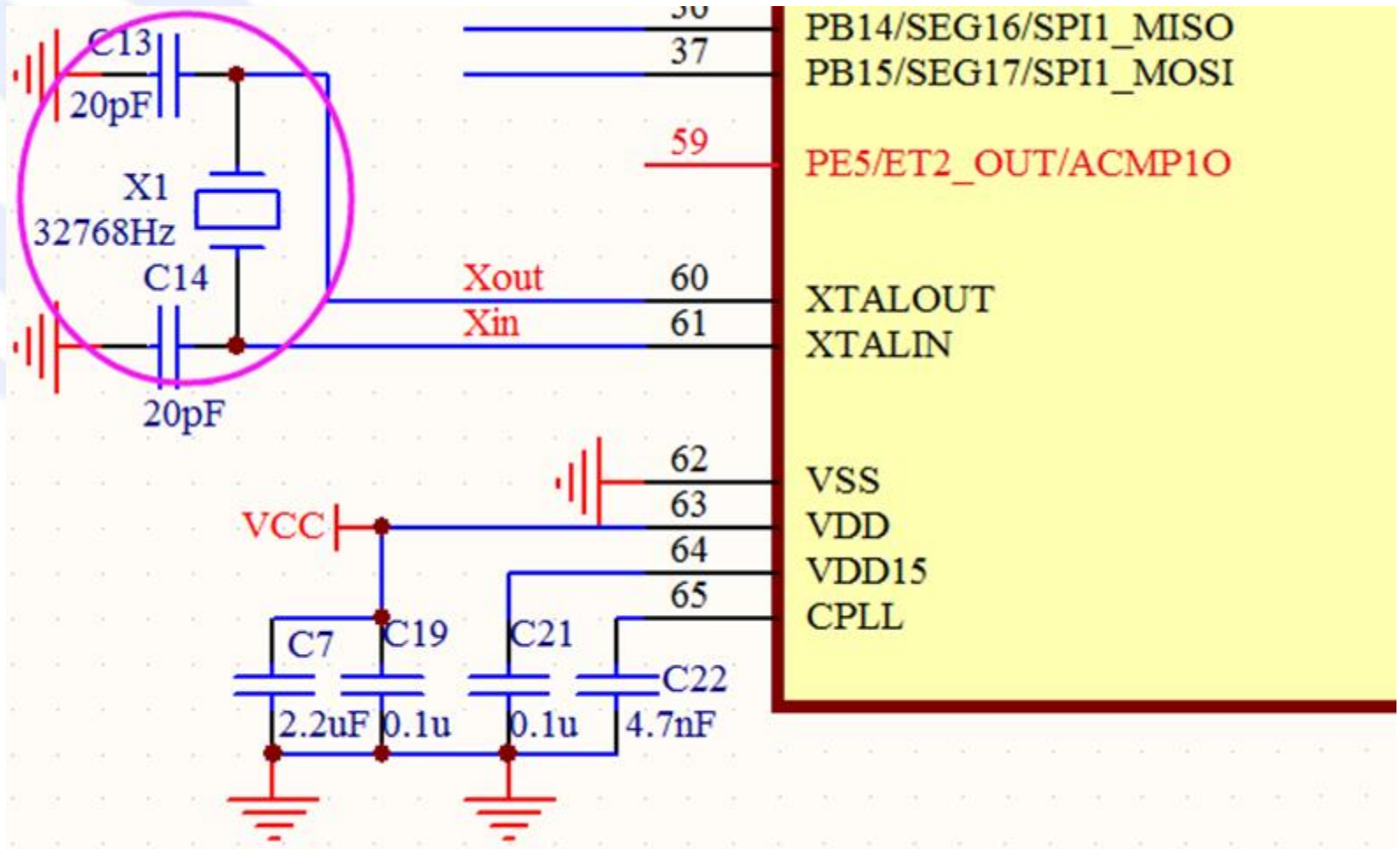
- 外接电容型号

外接负载20pF电容，建议选择低温漂COG材质电容

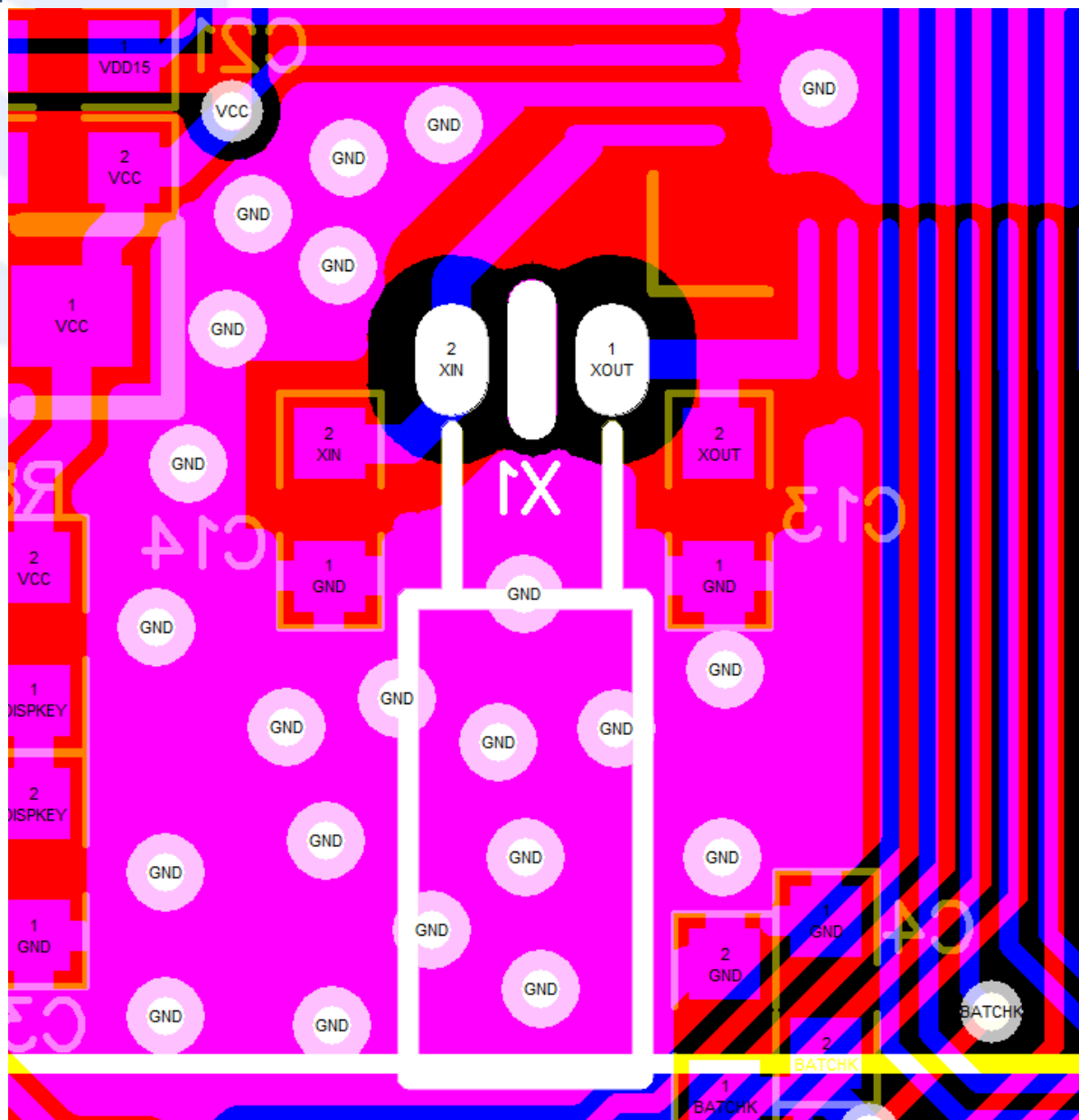
- PCB布图布线要求，寄生参数尽可能小

晶体布局尽量靠近芯片，走线尽量短，与铺地之间间距建议大于0.5mm，以减小寄生电容及干扰；插件晶体管脚之间最好开槽，增大绝缘阻抗，防止潮湿天气晶体停振。

[] 32k晶体



[] 32k晶体





[] 32k晶体

- 三防建议流程：清洗->烘烤（2h）->三防（0.5h内完成）->烘烤（2h）
晶体正反面最好都要清洗和三防。
- 振荡强度（寄存器：XTLFIPW）选择
 - 000 : 450 nA
 - 001 : 400 nA
 - 010 : 350 nA
 - 011 : 300 nA
 - 100 : 250 nA
 - 101 : 200 nA
 - 110 : 150 nA
 - 111 : 100 nA

[] 32k晶体

- 负阻测试: $\geq 5 \times R_1$ (R_1 约50k)

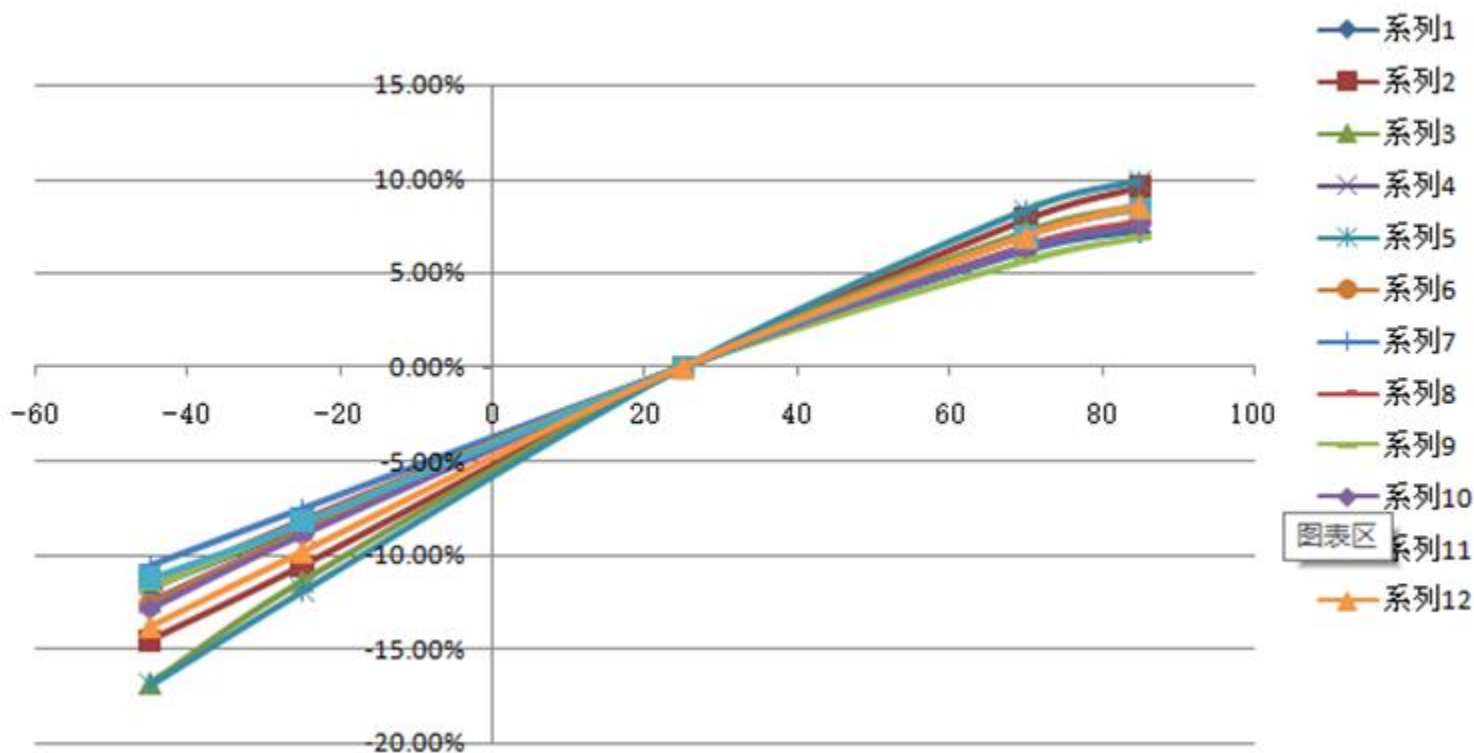
建议使用250nA及以上

FM33G0XX负阻测试

32k振荡电流强度	VT-200 (20p)		SP-T2A (20p)	
	输出脚串电阻	1Hz	输出脚串电阻	1Hz
450nA	600k	跳变振荡异常	647k	跳变振荡异常
	0k	1.0000023	0k	1.0000296
400nA	547k	跳变振荡异常	547k	跳变振荡异常
	0k	1.0000018	0k	1.0000291
350nA	447k	跳变振荡异常	447k	跳变振荡异常
	0k	1.0000015	0k	1.0000288
300nA	347k	跳变振荡异常	347k	跳变振荡异常
	0k	1.0000014	0k	1.0000288
250nA	300k	跳变振荡异常	300k	跳变振荡异常
	0k	1.0000015	0k	1.000029
200nA	247k	跳变振荡异常	247k	跳变振荡异常
	0k	1.0000017	0k	1.0000291
150nA				
100nA				

[] 内部振荡器

- RCLP特性, 频率修正[基于PTAT, 参考测试数据, 按照经验曲线补偿, $\pm 10\%$ 左右]
- RCLP特性, 频率修正[基于XTAL or RCHF, 目标优于 $\pm 4\%$]
- RCLP功耗, 约200nA





[] 内部振荡器

- RCHF特性, 频率修正[基于PTAT, 参考测试数据, 按照经验曲线补偿, 目标 $\pm 2\%$]
- RCHF频率修正[基于XTAL32K, 目标 $\pm 0.5\%$]
- **SYSCLK选择RCHF为时钟源时, 硬件禁止关闭RCHF;**

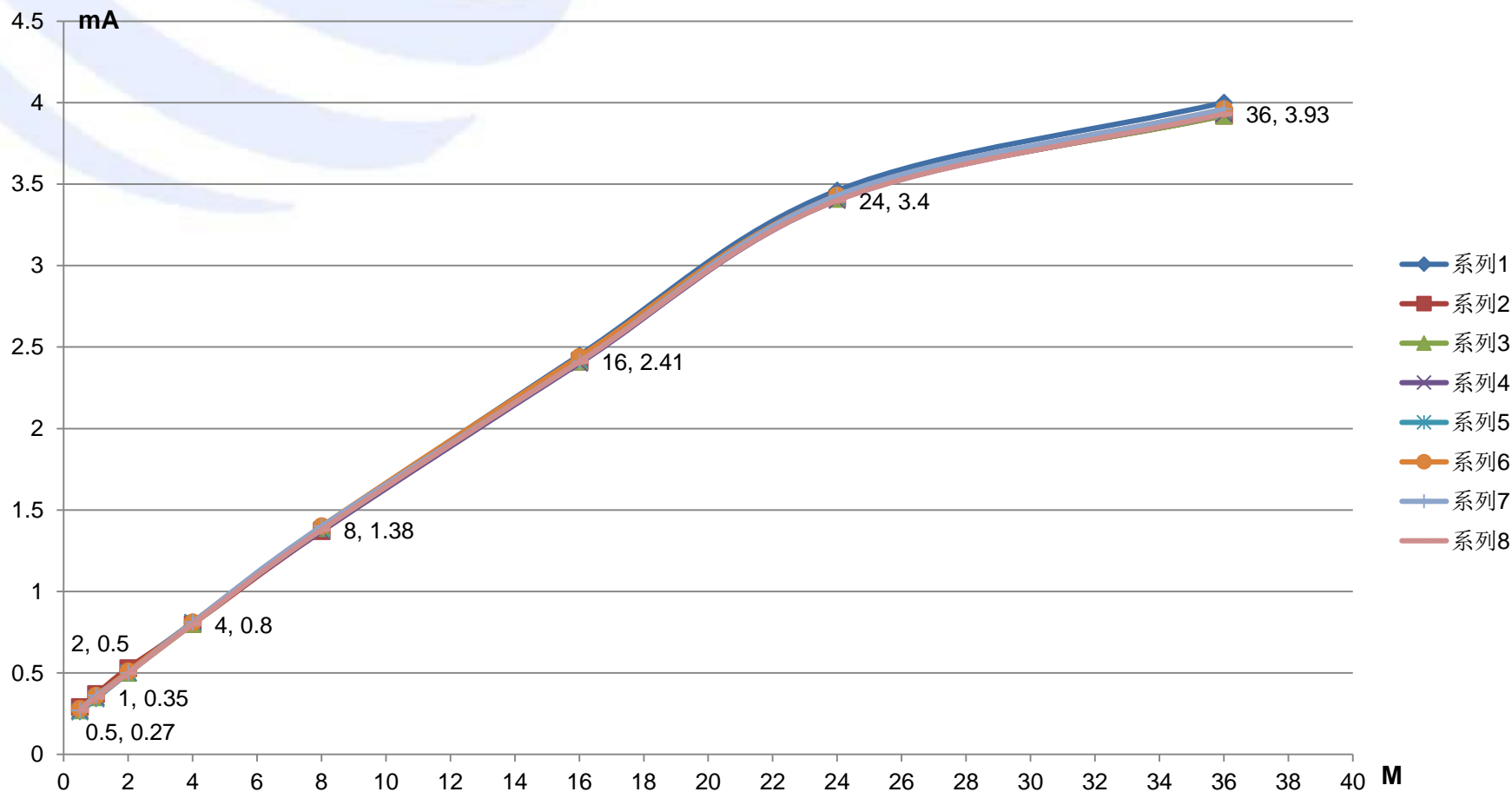


[] PLL

- 外围电路设计：CPLL管脚电容4nF-10nF，推荐值4.7nF；
- 功耗：1mA
- PLL作为系统时钟并且以XTLF为参考输入时，如果出现XTLF停振，则强制将PLL输入切换到RCLP；
- XTLF停振时硬件强制打开RCLP；并且自动将LSCLK切换到RCLP；
- 无32k晶体产品中关闭FDET,同时禁止PLL输入使用XTLF；

[] RCHF主频

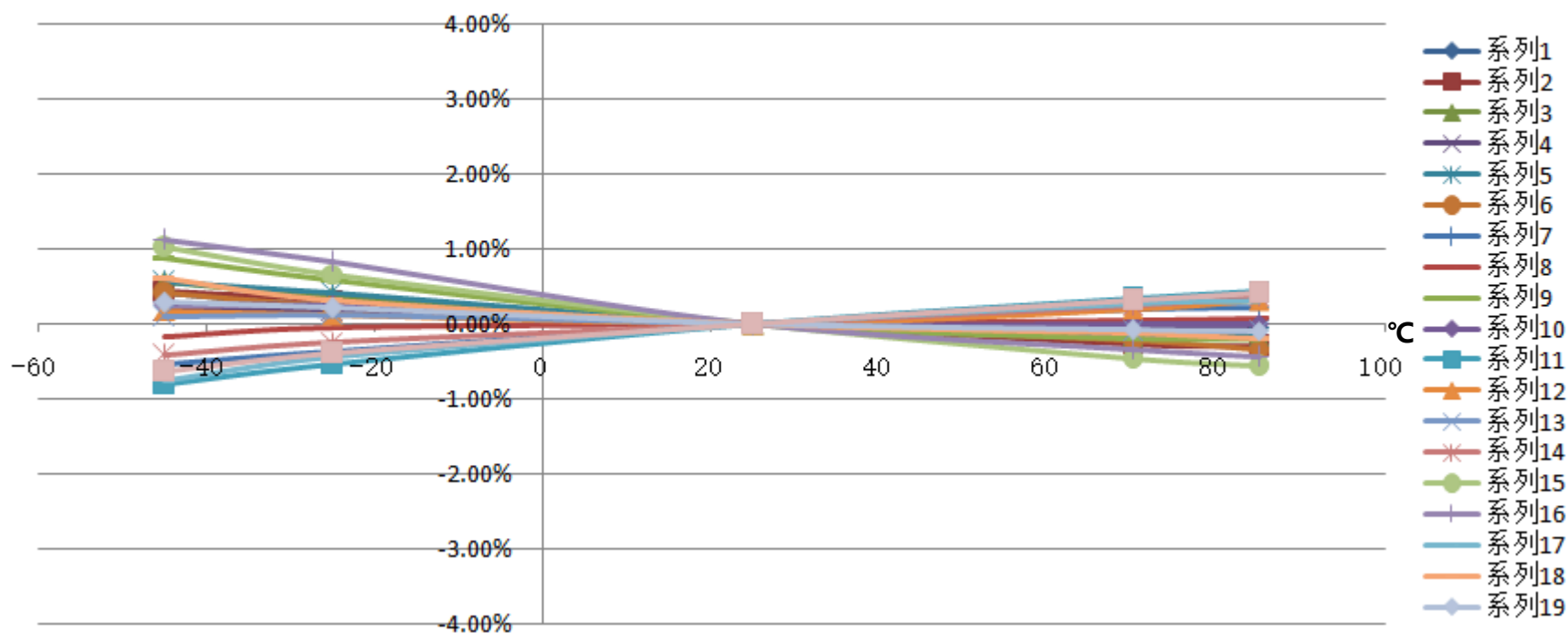
- 支持8M、16M、24M、36M
- 横轴主频 (MHz) , 纵轴电流 (mA)
- 24M主频操作FLASH需要加wait





[] RCHF主频

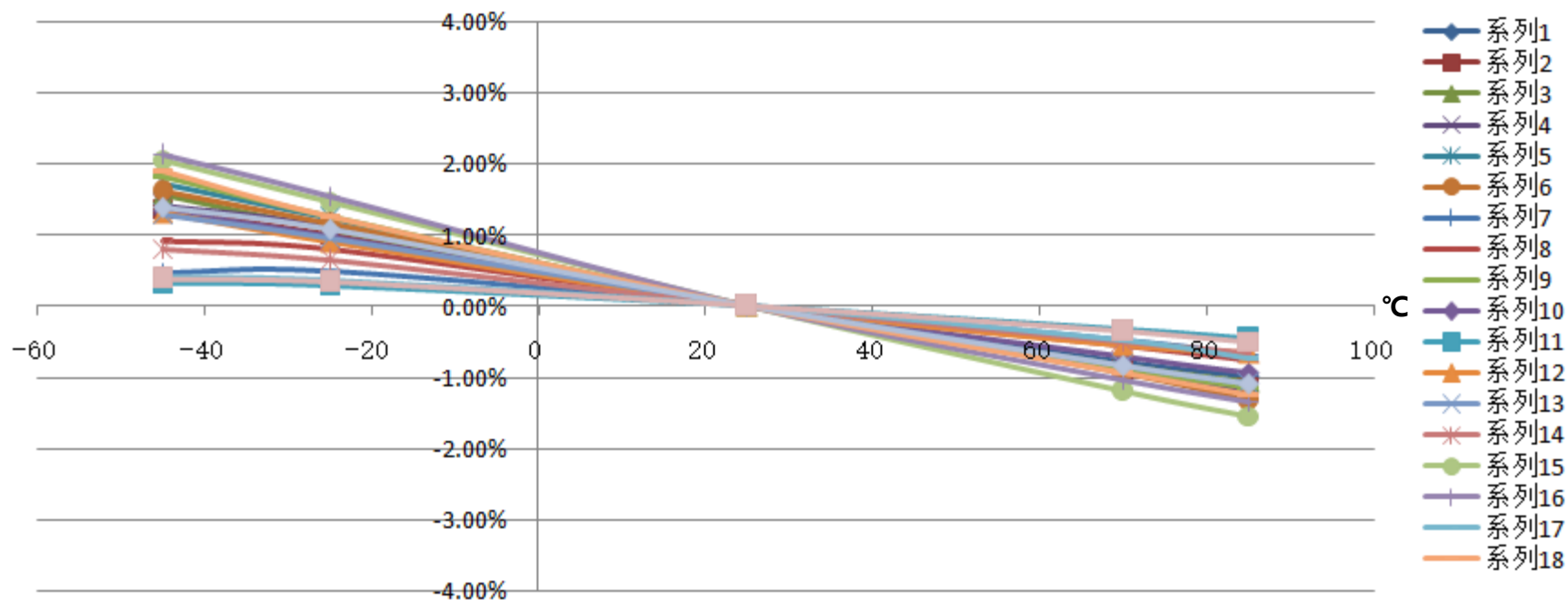
8M偏移比@5V





[] RCHF主频

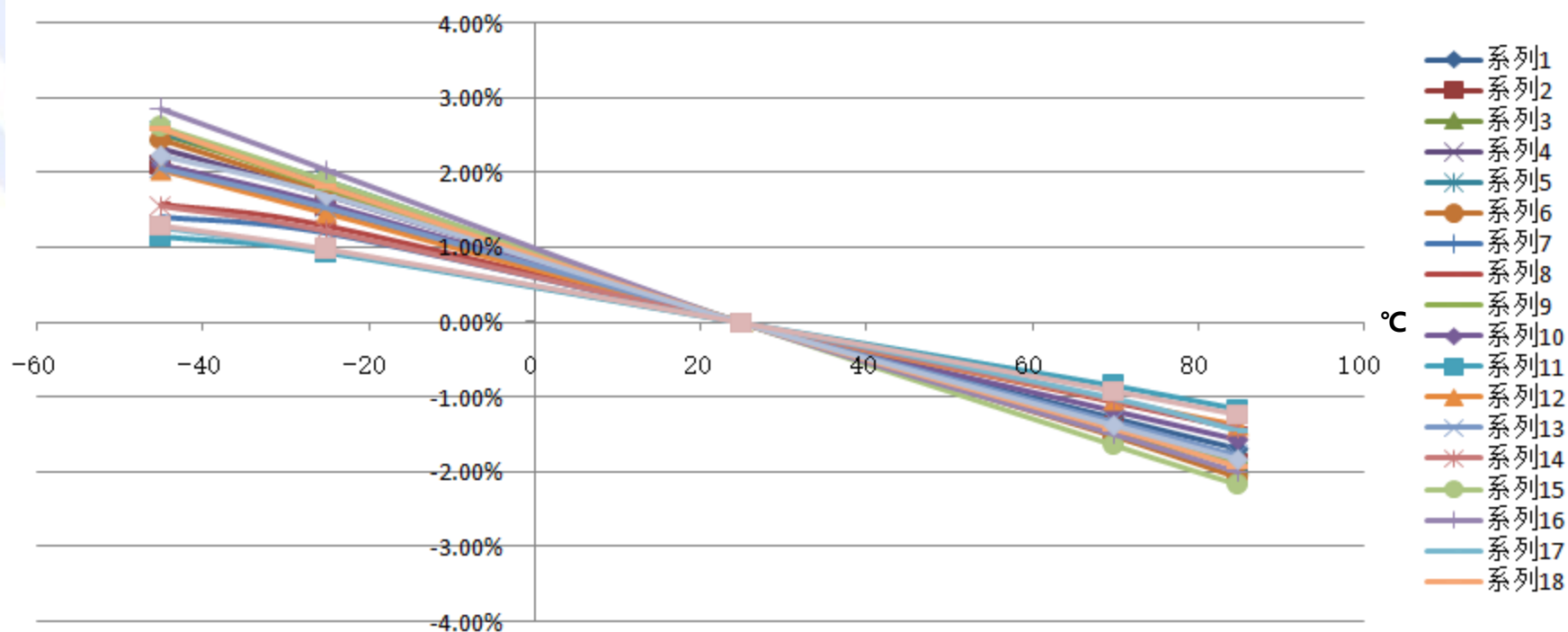
16M偏移比@5V





[] RCHF主频

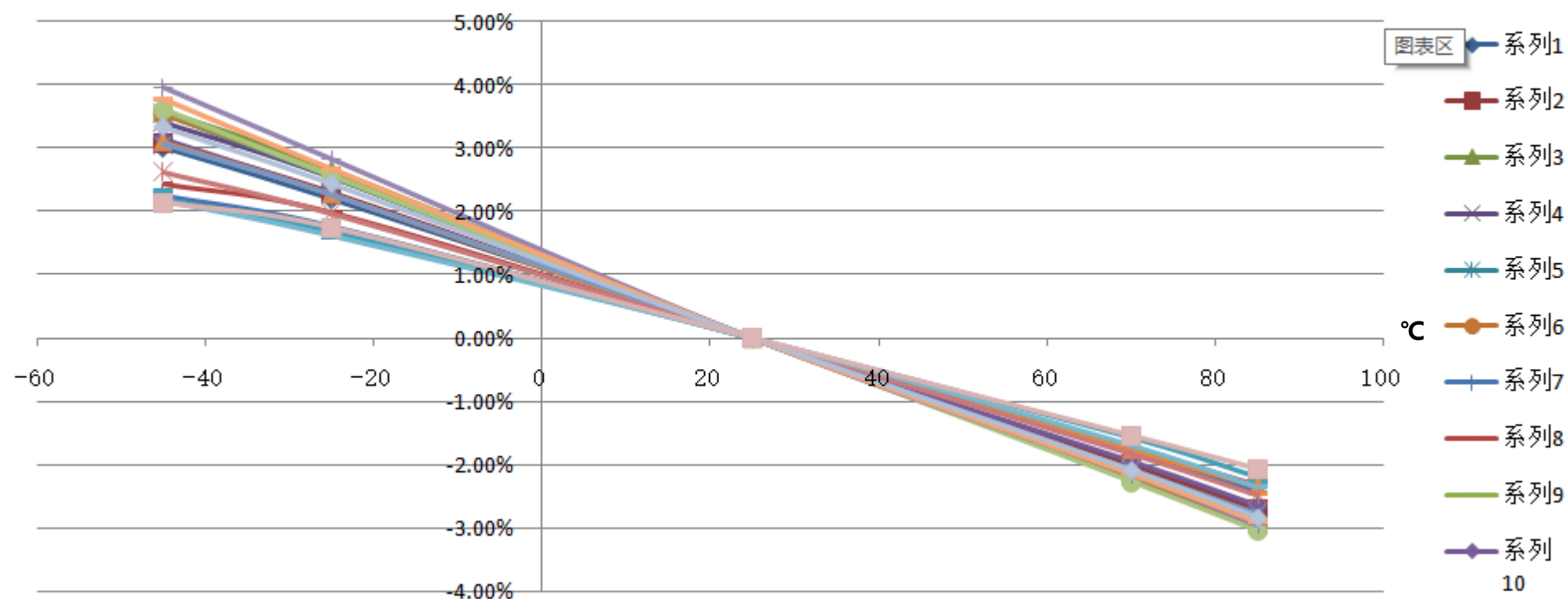
24M偏移比@5V





[] RCHF主频

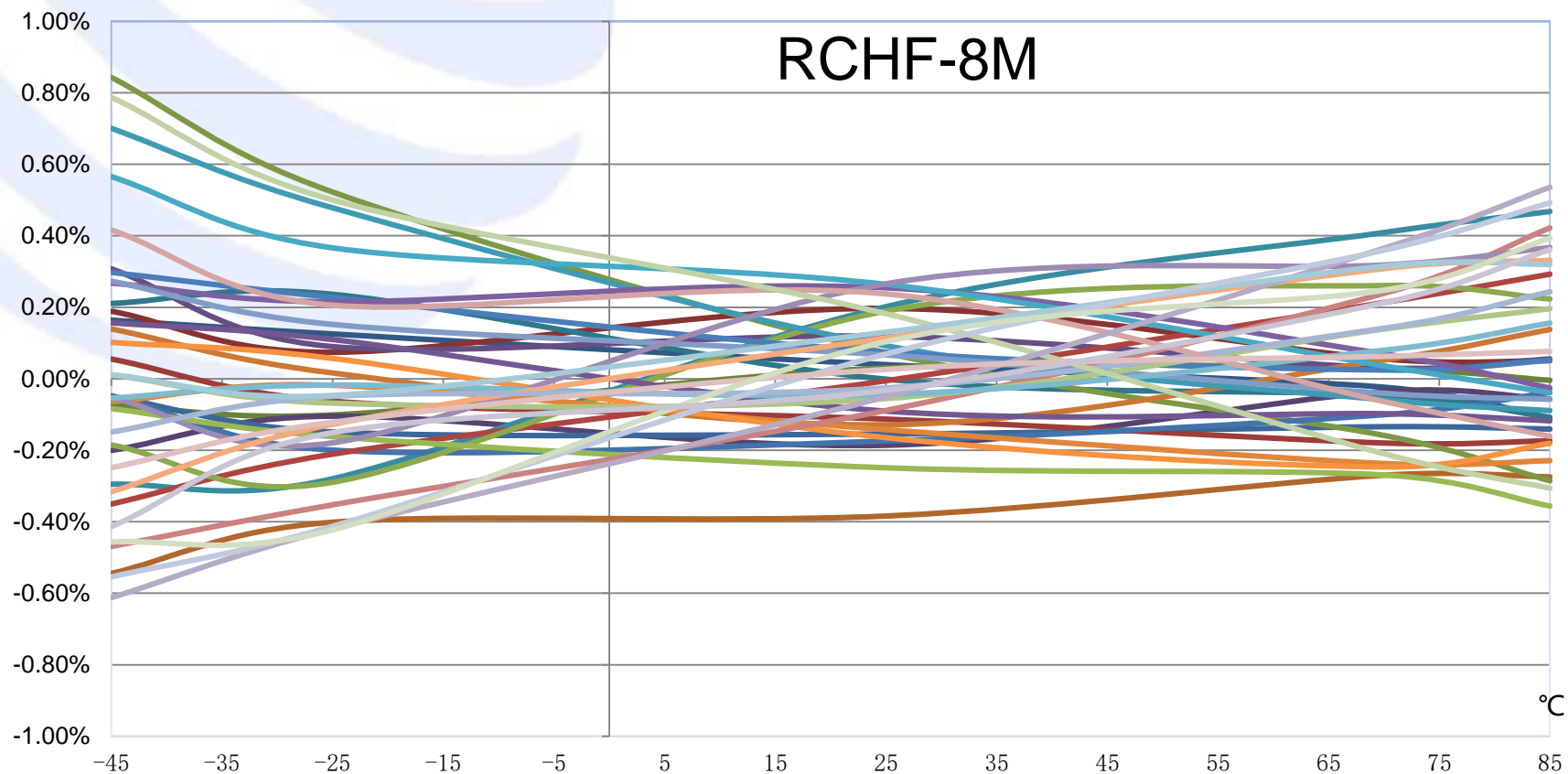
36M偏移比@5V





[] RCHF主频按经验曲线补偿

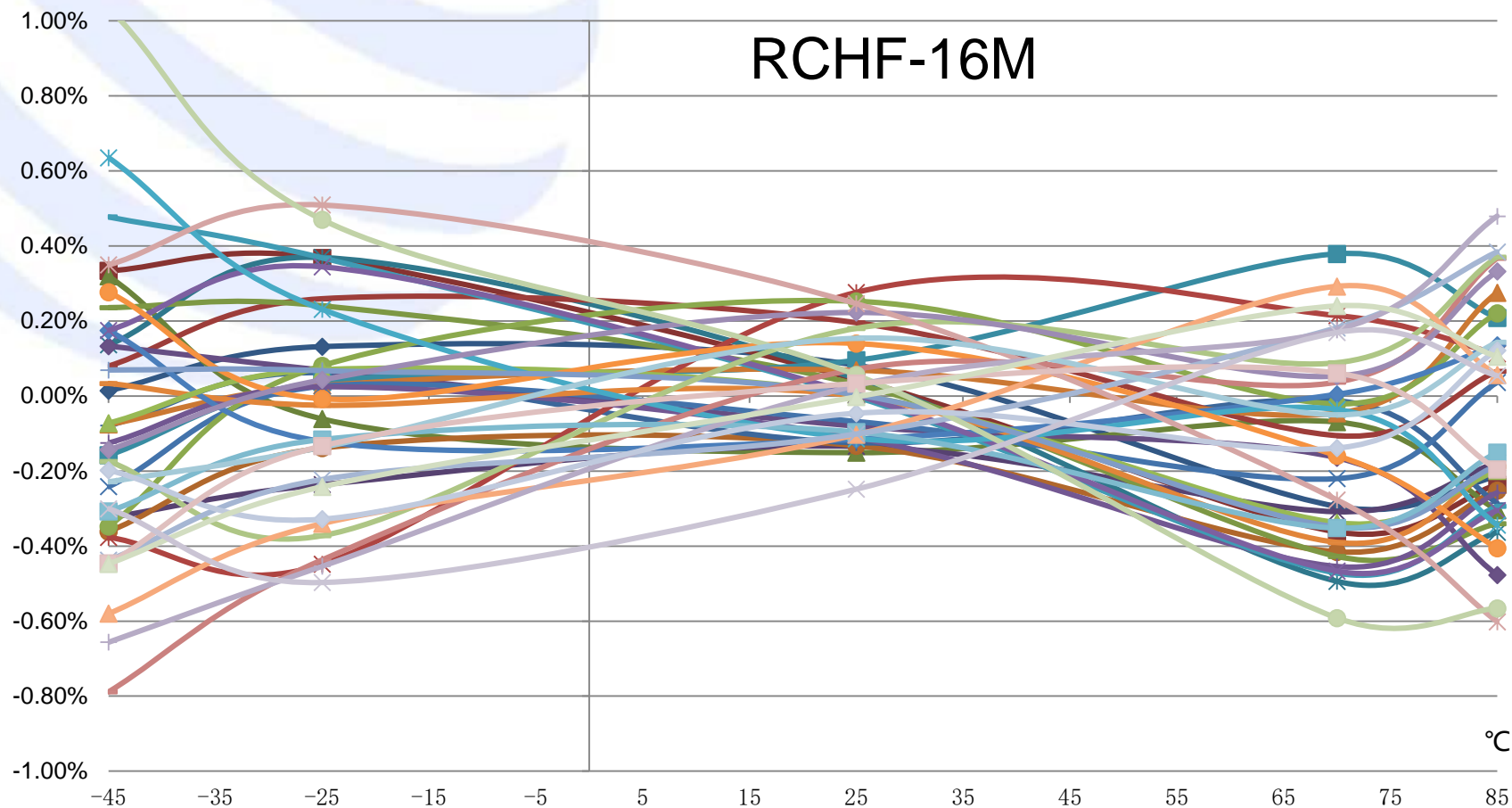
RCHF-8M





[] RCHF主频按经验曲线补偿

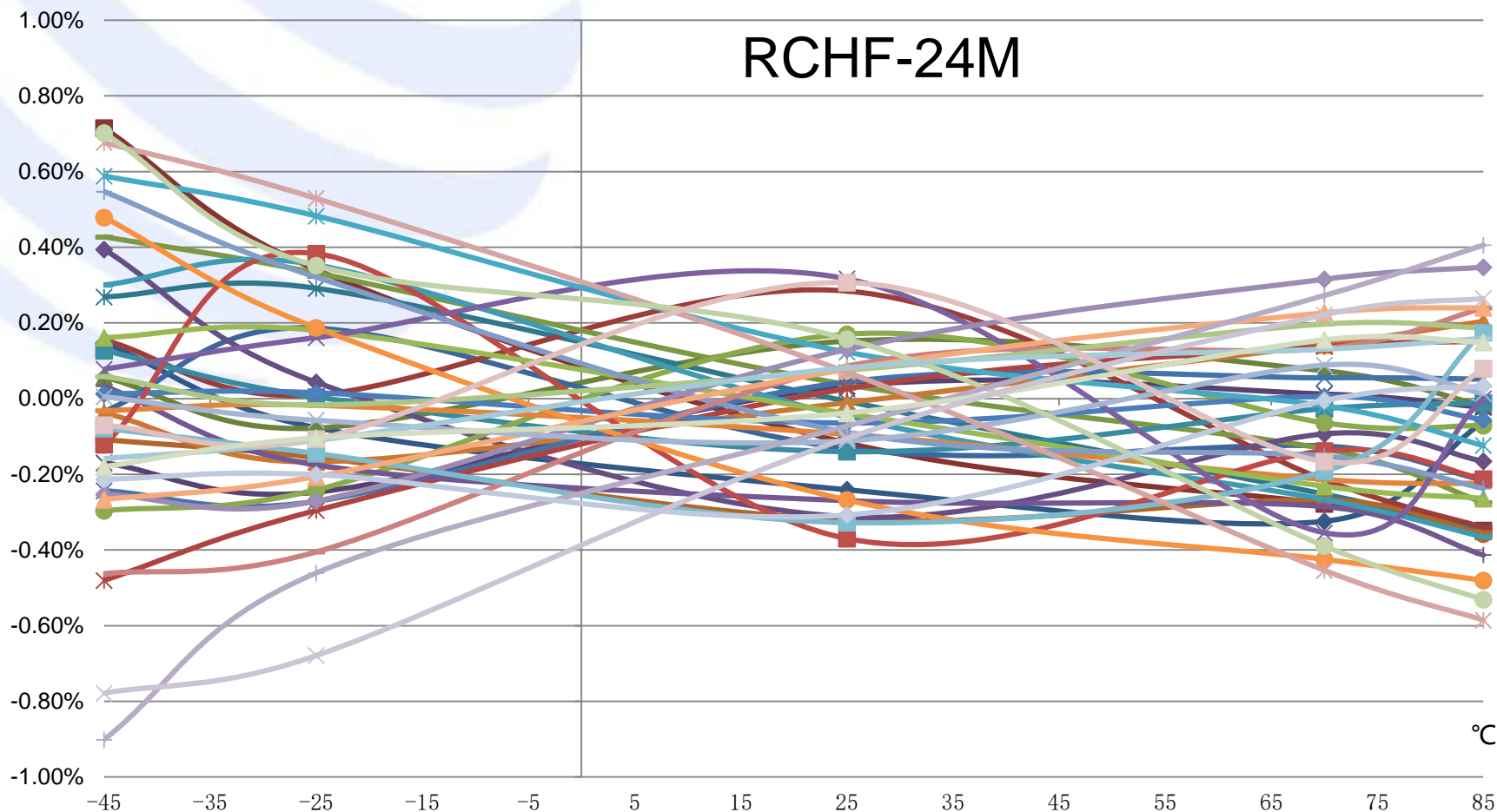
RCHF-16M





[] RCHF主频按经验曲线补偿

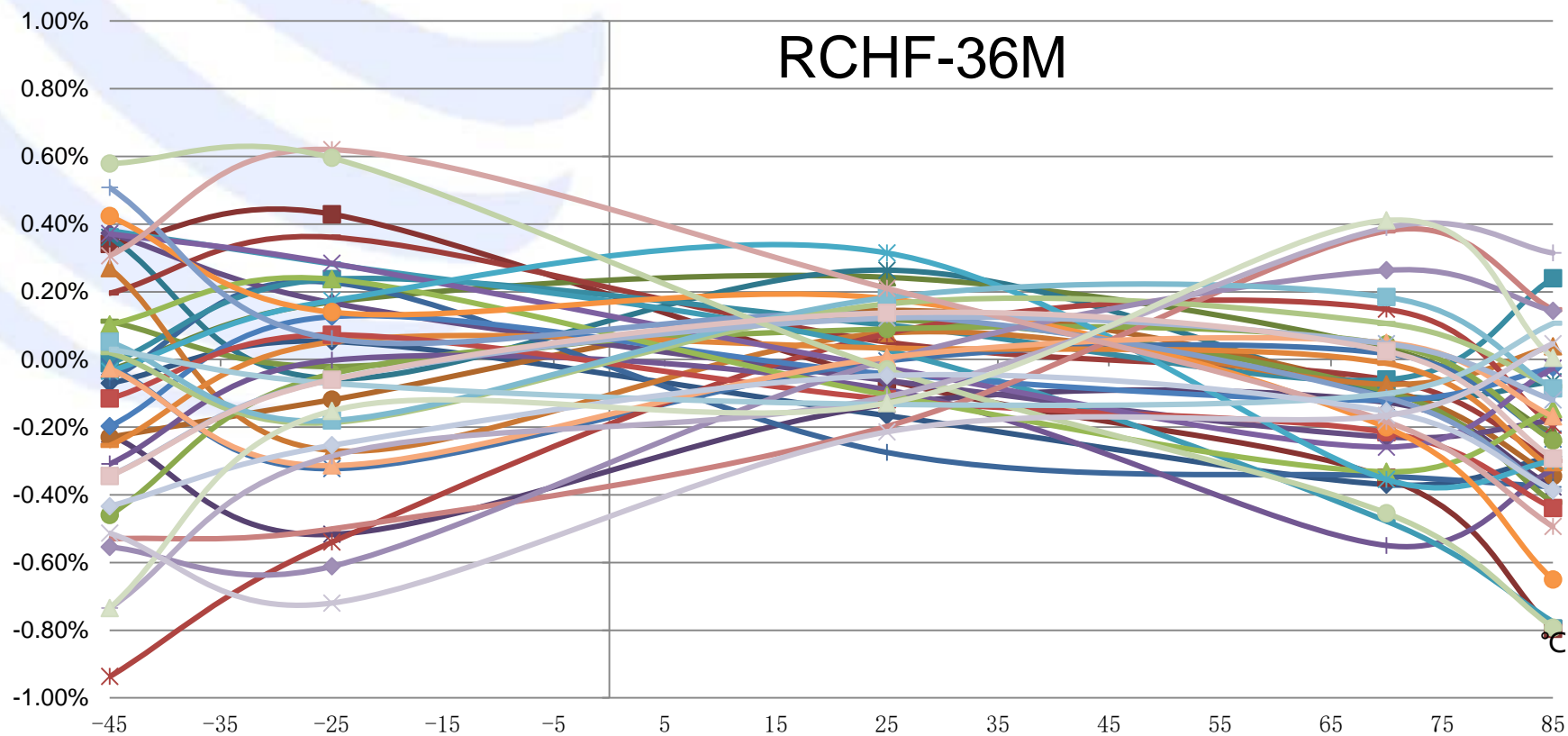
RCHF-24M





[] RCHF主频按经验曲线补偿

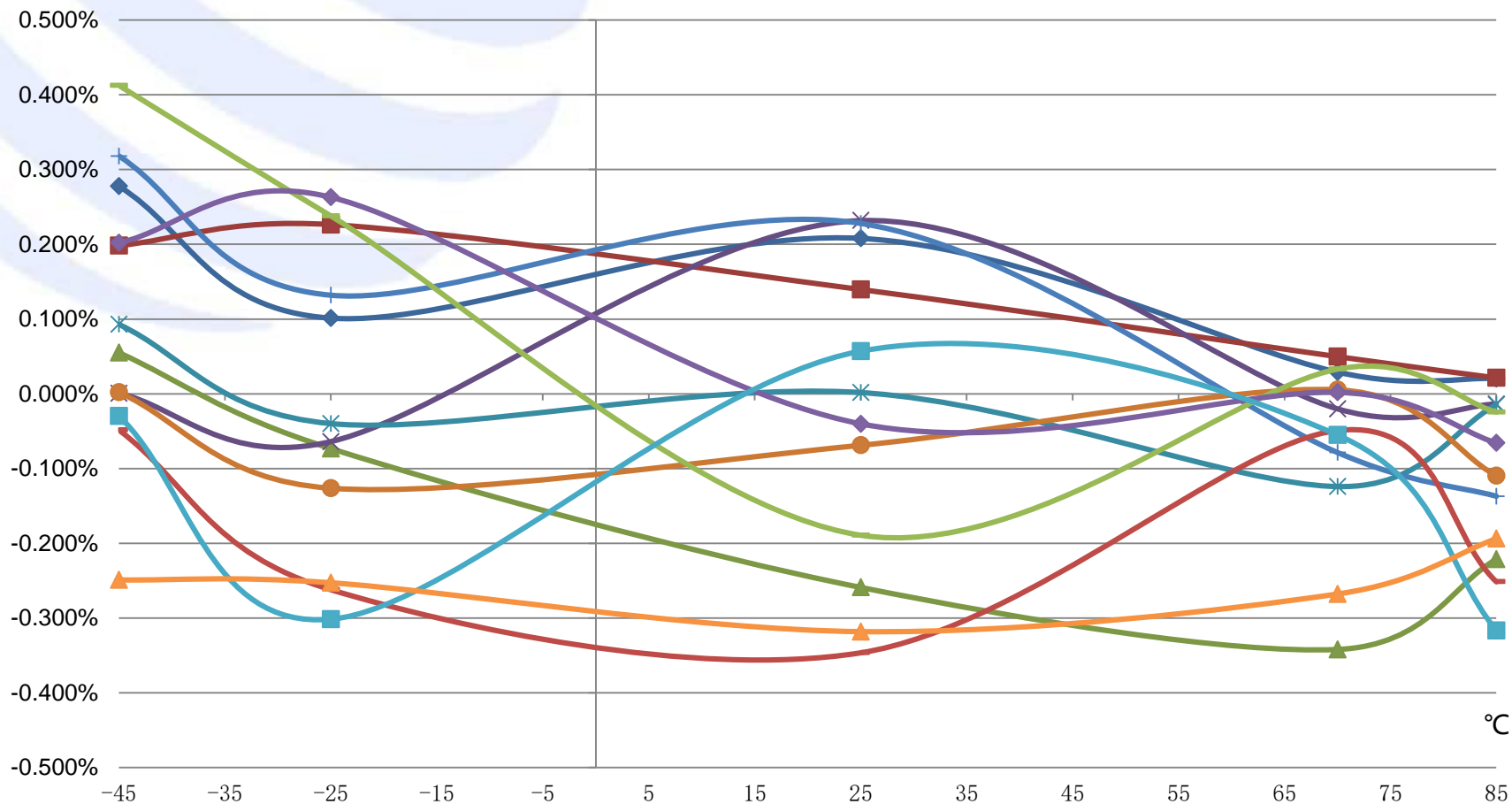
RCHF-36M





[] RCHF主频按32k晶体补偿

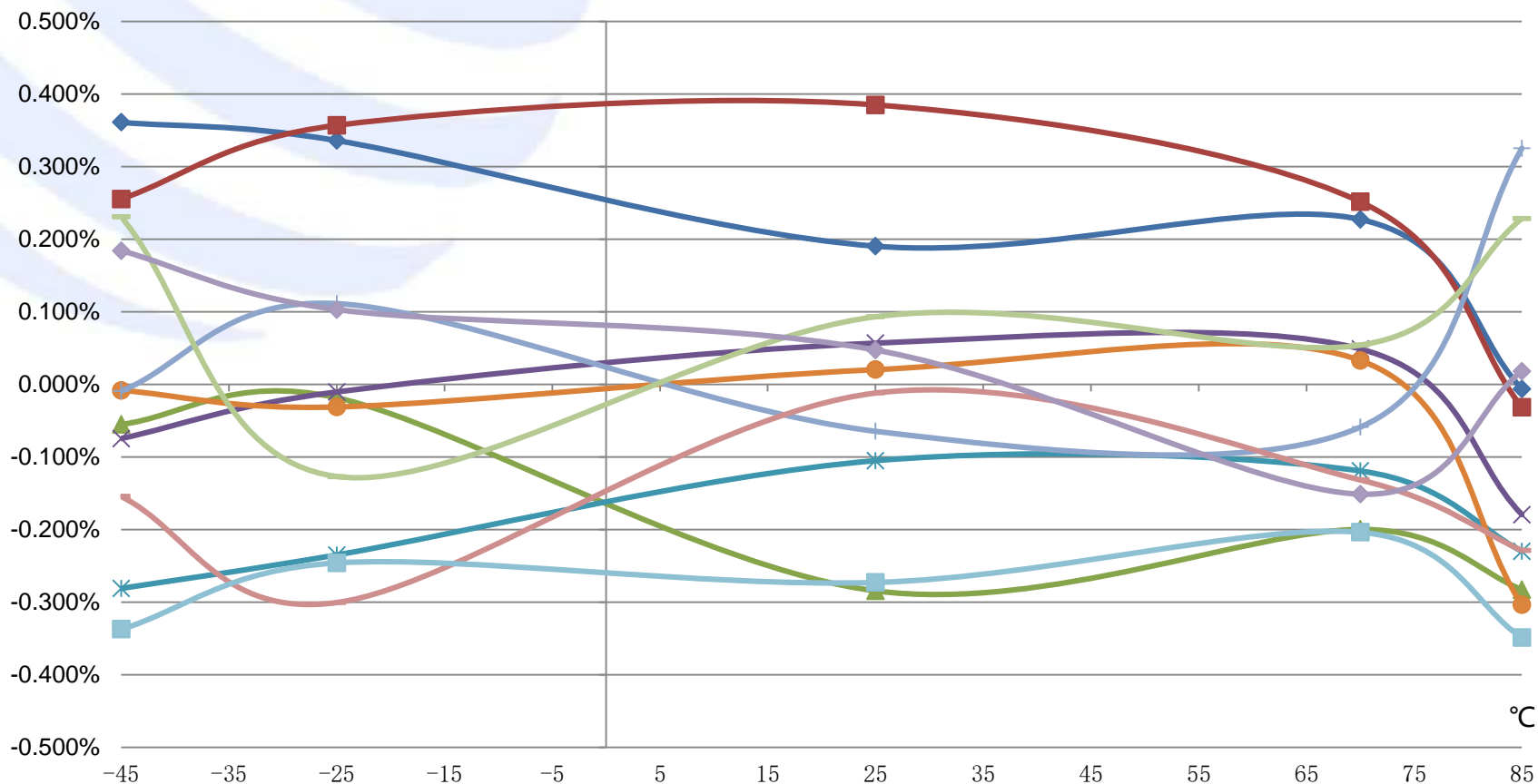
RCHF-8M (32k校正)



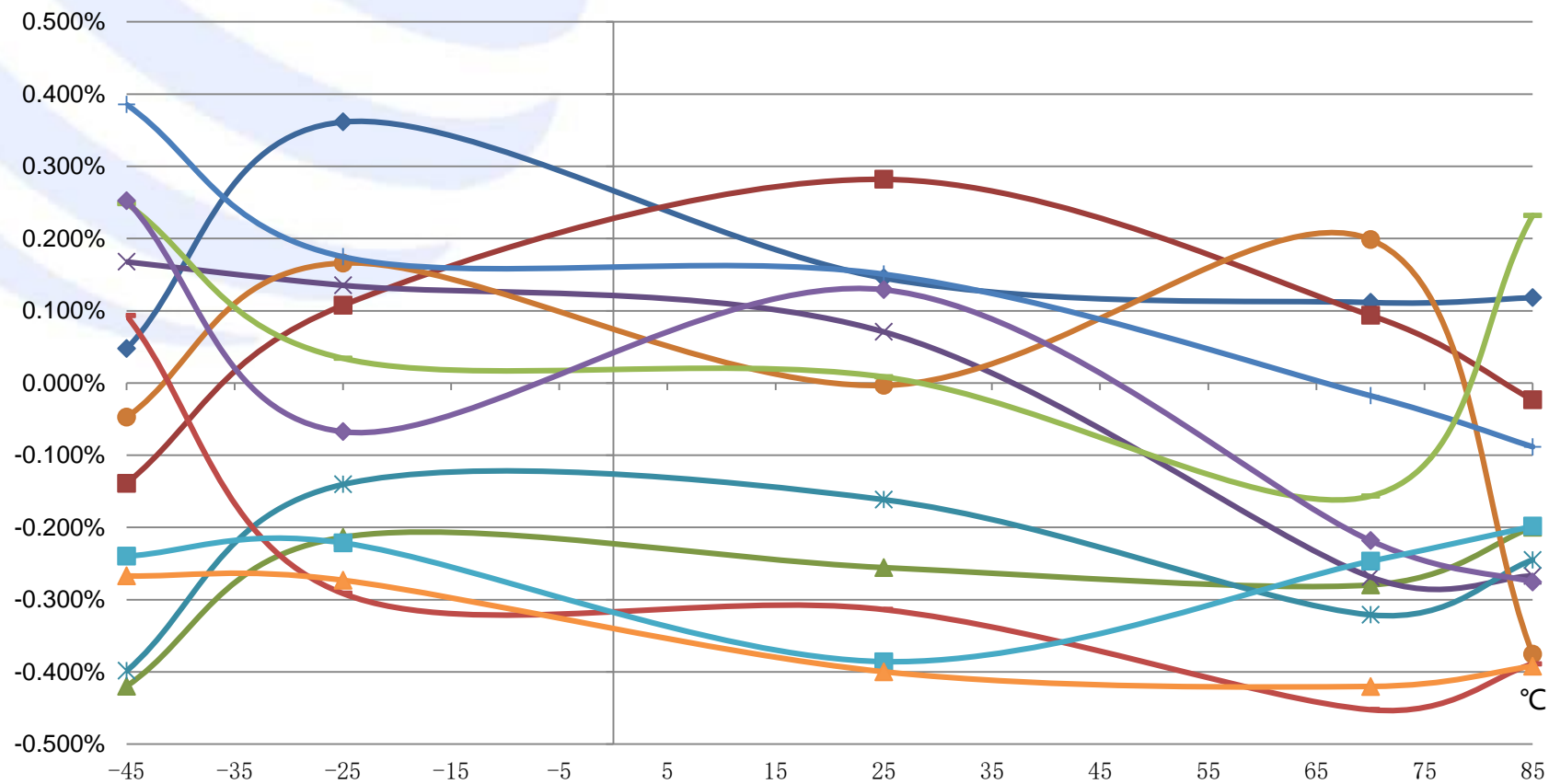


[] RCHF主频按32k晶体补偿

RCHF-16M (32k校正)



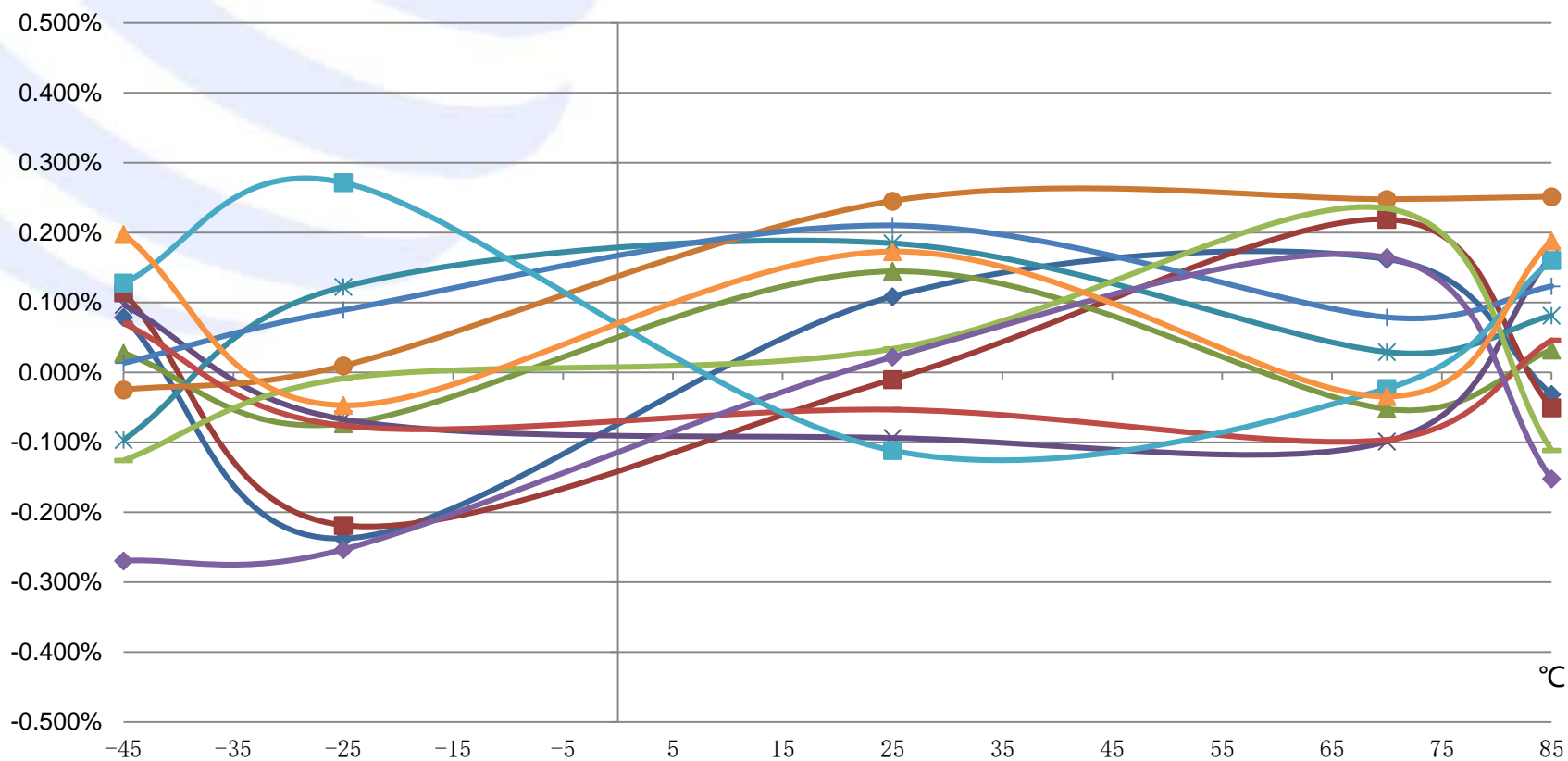
RCHF-24M (32k校正)





[] RCHF主频按32k晶体补偿

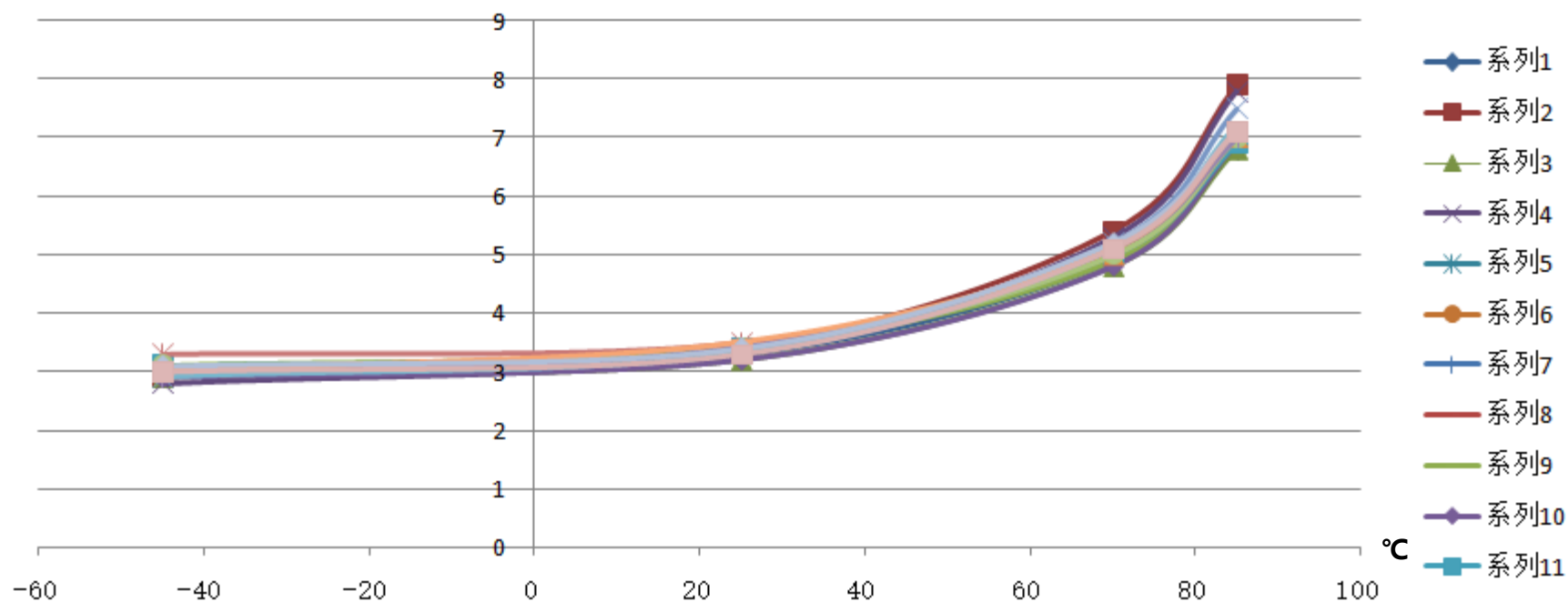
RCHF-36M (32k校正)

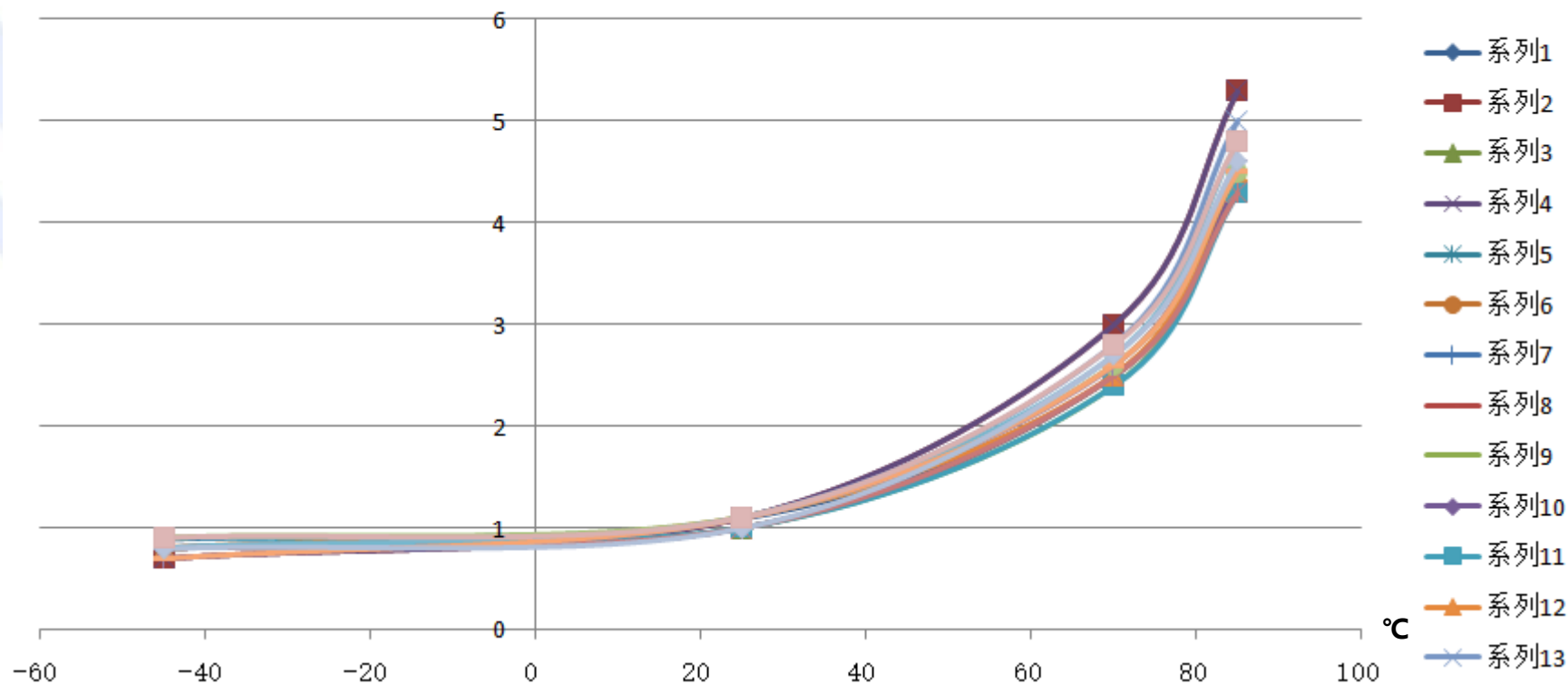


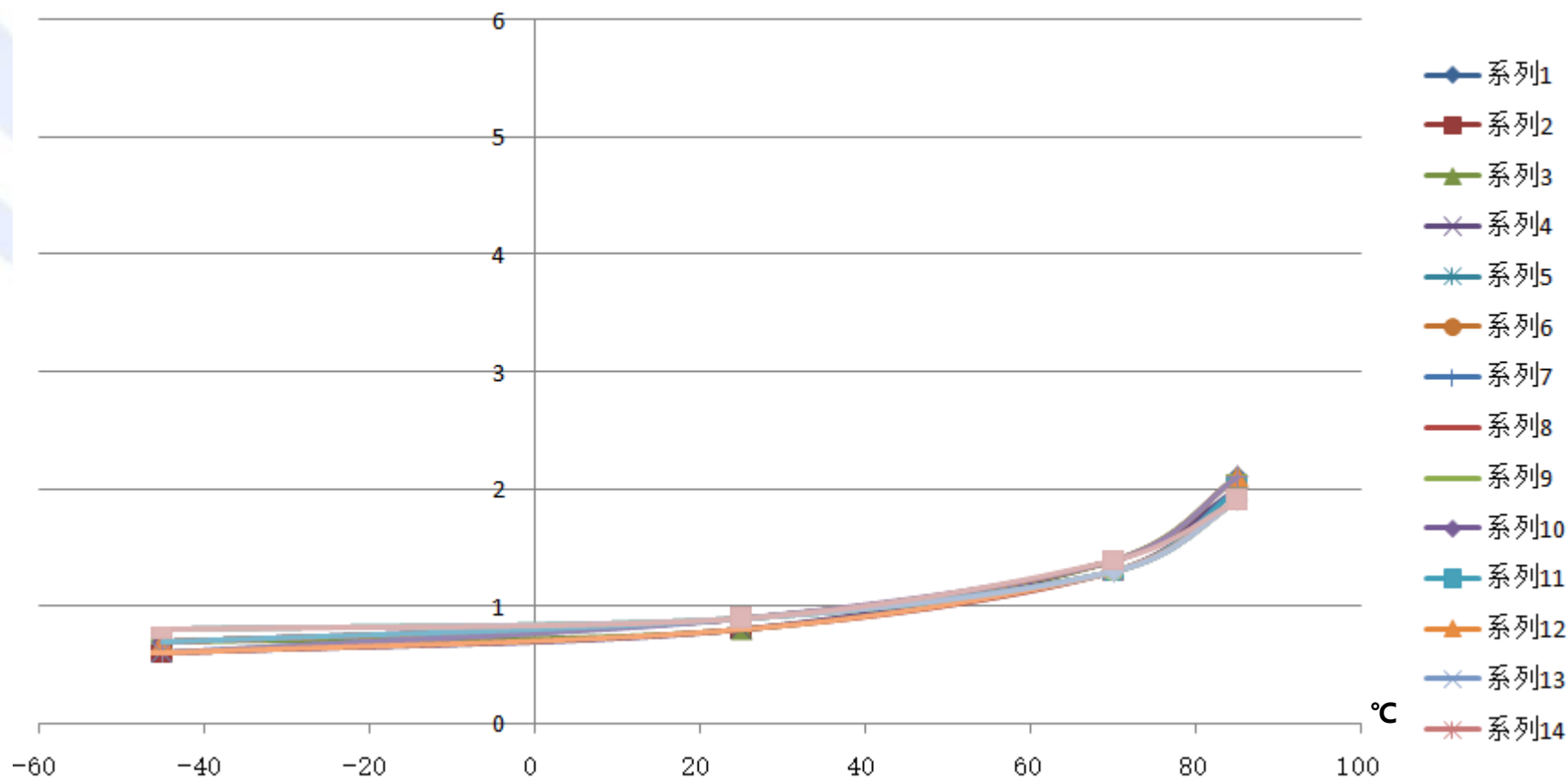


[] 低功耗电流 (uA)

sleep功耗



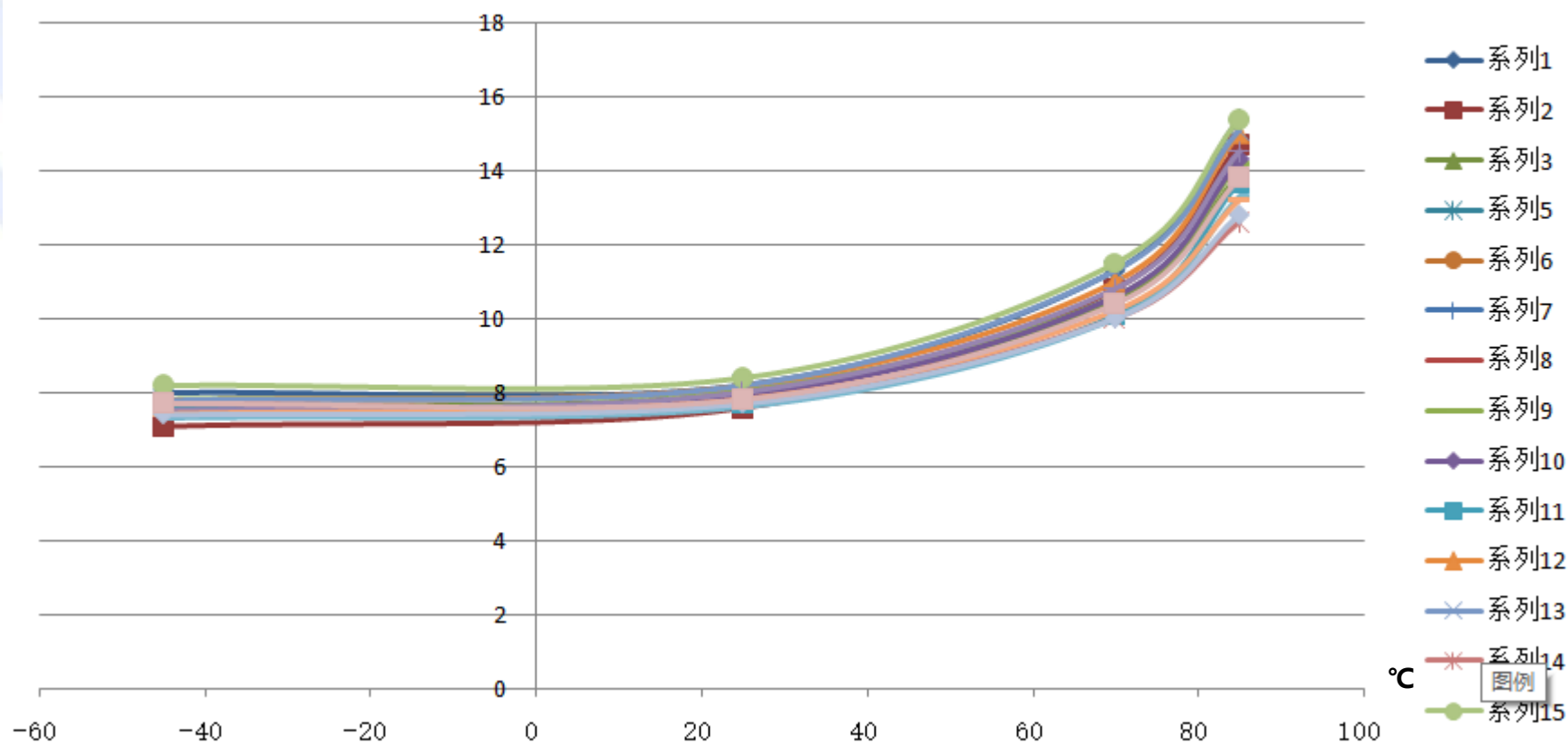






[] 低功耗电流 (uA)

LPRUN功耗



[] IO

- 所有IO都可以配置成开漏功能，且配置成数字通信模块时具有开漏功能
- VIL和VIH阈值电压，方便5V直连3.3V器件

IO口	VDD=5V		VDD=3V	
	VIL (V)	VIH (V)	VIL (V)	VIH (V)
PA0	2.32	2.63	1.39	1.64
PB0	2.32	2.63	1.4	1.64
PC2	2.32	2.63	1.4	1.64
PD3	2.32	2.63	1.4	1.64
PE3	2.32	2.63	1.4	1.64
PF3	2.32	2.63	1.4	1.64
PG3	2.32	2.63	1.4	1.64

[] IO

- 输出驱动能力
- 每个IO都可以单独拉或者灌5mA电流，芯片总拉电流要 $\leq 90\text{mA}$ ，总灌电流要 $\leq 70\text{mA}$

	5V/10mA				5V/5mA				3V/5mA				3V/10mA			
带载电阻	373.2 Ω		拉电流 (mA)	灌电流 (mA)	758 Ω	V=5.00	拉电流 (mA)	灌电流 (mA)	497 Ω		拉电流 (mA)	灌电流 (mA)	249.5 Ω		拉电流 (mA)	灌电流 (mA)
	IO电源	V=5V			IO电源	V=5V			IO电源	V=3V			IO电源	V=3V		
	VOH	VOL	IOH	IOL	VOH	VOL	IOH	IOL	VOH	VOL	IOH	IOL	VOH	VOL	IOH	IOL
PA0	4.15	0.493	11.12	12.02	4.57	0.243	4.57	4.737	2.436	0.332	3.214	6.132	1.948	0.652	3.92	4.704
PA8	4.158	0.492	11.14	12.03	4.57	0.243	4.57	4.737	2.438	0.332	3.216	6.132	1.948	0.653	3.92	4.702
PB0	4.166	0.49	11.16	12.03	4.57	0.244	4.57	4.736	2.444	0.333	3.224	6.131	1.948	0.655	3.92	4.698
PB8	4.166	0.49	11.16	12.03	4.57	0.244	4.57	4.736	2.441	0.334	3.22	6.129	1.948	0.657	3.92	4.694
PG6(拉)	4.68	0.483	12.54	12.05	4.84	0.239	4.84	4.741	2.797	0.329	3.69	6.136	2.613	0.647	5.258	4.714
PE2(灌)	4.17	0.185	11.17	12.85	4.57	0.091	4.57	4.889	2.444	0.121	3.224	6.41	1.962	0.238	3.948	5.537

[] IO

- GPIO引脚最高耐5.5V电压
- GPIO数字输入具有施密特特性
- 部分GPIO输入支持模拟滤波：外部时钟源：LPTIN
- 部分GPIO输入支持数字滤波： PA8/9/10/11, PB4/5/6/7, PD0/1/2/3, PC12/13/14/15, PE2/5, PF3
- GPIO可配置为上拉、开漏输出；
内部弱上拉电阻约50k；个别IO（PC3、PG3）具有强上拉的电阻约10k； PA14、PA15（IIC）内部无上拉电阻；
- 低功耗模式下保持状态

[] 外部中断

- 所有IO都支持外部中断功能，详见手册中断章节
- 共有24个外部引脚中断
- 中断有复用，在设计时不能把复用 同一外部中断的管脚都设计成外部中断功能，如：PA0、PA8、PB0、PB8四个管脚只能选其中一个做外部中断功能

<i>GPIO</i> [↗]	<i>外部引脚中断编号</i> [↗]	<i>NVIC</i> [↗]
PA0 [↗]	EXTI0[0] [↗]	
PA8(DF) [↗]		
PB0 [↗]		
PB8 [↗]		
PA1 [↗]	EXTI0[1] [↗]	
PA9(DF) [↗]		
PB1 [↗]		
PB9 [↗]		



[] SVD和比较器

- SVD常使能 & 间歇使能
- SVD使用指南
- 比较器输出及唤醒
- SVD & 比较器功耗 SVD常使能2uA , 间歇使能功耗可忽略

Comparator : 200nA/2uA



[] RTC自动补偿

- RTC具有自动温补功能，不需要MCU参与，补偿时功耗100uA（10mS）
- 固定256S补偿一次
- 调校步长0.1192ppm，精度可达+/-0.06ppm，调校范围±488ppm



[] LCD

- COM数量：支持4COM,6COM,8COM
- 灰度控制：16级灰度可调
- Boost设定：不支持
- 外部电容驱动：不支持

[] 低功耗串口

- LPUART是一个低功耗UART接口，其工作仅需32768Hz时钟，可以支持到最高9600波特率的数据接收。LPUART功耗极低，可以在Sleep/DeepSleep模式下工作
- 功耗：80nA（休眠下打开模块）

LPUART 波特率容差

波特率	容差范围（NEDET不使能）		容差范围（NEDET使能）	
9600	9332~10078	-2.79%~4.98%	9179~9889	-4.39%~3.01%
4800	4507~4999	-6.1%~4.15%	4507~4998	-6.1%~4.13%
2400	2253~2520	-6.13%~5%	2256~2522	-6.0%~5.08%
1200	1128~1266	-6%~5.5%	1128~1267	-6%~5.58%
600	564~635	-6%~5.53%	564 ~635	-6%~5.53%
300	282~318	-6%~6%	282 ~318	-6%~6%



[] ADC&PTAT

- ADC Trim值设置及可测量范围：0x00~0x7FF，出厂定标0x640档位
- ADC Clk，转换时间：典型转换时间4ms@512kHz
- ADC K & B：出厂定标
- PTAT单点温度标定，斜率：出厂单点定标温度



[] Flash

- 保护 DBG保护 & ACLock
- 寿命：目标10万次
- DataFlash模拟[参考代码例程]



[] BTimer&ETimer&LPTimer

- BTimer: 可以用做计量脉冲采样, BTx_INx接脉冲采样输入, BTx_OUT可以直接输出采样到的脉冲, 无需软件控制 (内部有开关控制)
- Etimer: 可以用做PWM输出, 输出管脚是ET_OUT1/2/3/4(Pin33、Pin59、Pin55、Pin77); 低功耗定时器 (LPTIM) 也可用做PWM输出, 输出管脚是LPTO (Pin18) (基于LQFP80封装)
- LPTimer: 低功耗定时器



[] 外设资源

- UART

6路独立通道

全双工通信口

可配置为红外调制输出功能，且载波频率可设置，及载波占空比可设置

支持DMA

- SPI

1路高速[MCLK/1] & 2路普通[MCLK/2]

IO设定，SPI完成后相应IO保留最后Bit状态

接口电平[可参考IO VIH & VIL]

支持DMA



[] 外设资源

- I2C

I2C*1

只支持I2C主机模式, 不支持从机模式和多主机模式

支持7位或10位从机地址

传输速度支持标准模式(100K)和快速模式(400K)

支持DMA

[] 外设资源

- ISO7816

2路独立7816接口

具备时钟输出端口，输出频率在1MHz~5MHz之间可设

位传输方向可配置，支持MSB First或LSB First

错误信号宽度可配置为1/1.5/2个ETU

发送数据支持传输错误重发机制，重发次数可配置为0~3次

支持EGT可设0~256，并支持多种超时中断

具有数据接收完成/接收错误中断，并提示错误类型

发送中断产生条件可配置为缓冲区空或移位寄存器空

支持DMA



[] 外设资源

- CRC

CRC模块所支持的多项式为：

CRC-8 : $G(x)=X^8+X^2+X+1$

CRC-16: $G(X) = X^{16} + X^{15} + X^2 + 1$

CRC-CCITT: $G(X) = X^{16} + X^{12} + X^5 + 1$

运算初始值可设置

支持输入reflect支持输出reflect

计算结果支持异或输出



[] 外设资源

- DMA

7通道外设PDMA，支持Peripherals<>RAM传输

1通道存储器MDMA，支持Flash<>RAM传输

外设通道最大传输长度8192字节（8KB），支持byte/half-word/word
传输

Flash->RAM通道最大传输长度8192字节，只支持word传输

支持RAM指针递增、递减

可产生半程中断和全程中断

4级优先级可配置

接入外设可选择为SPIx、UARTx、I2C、U7816x、ADC、AES、
CRC、TIMERx



[] AES硬件运算&TRNG

- AES

支持解密密钥扩展

支持128bit/192bit/256bit的密钥长度

支持ECB, CBC, CTR, GCM

支持DMA进行自动数据传输

支持GF (2^{128}) 域下的乘法, 支持GMAC

- TRNG

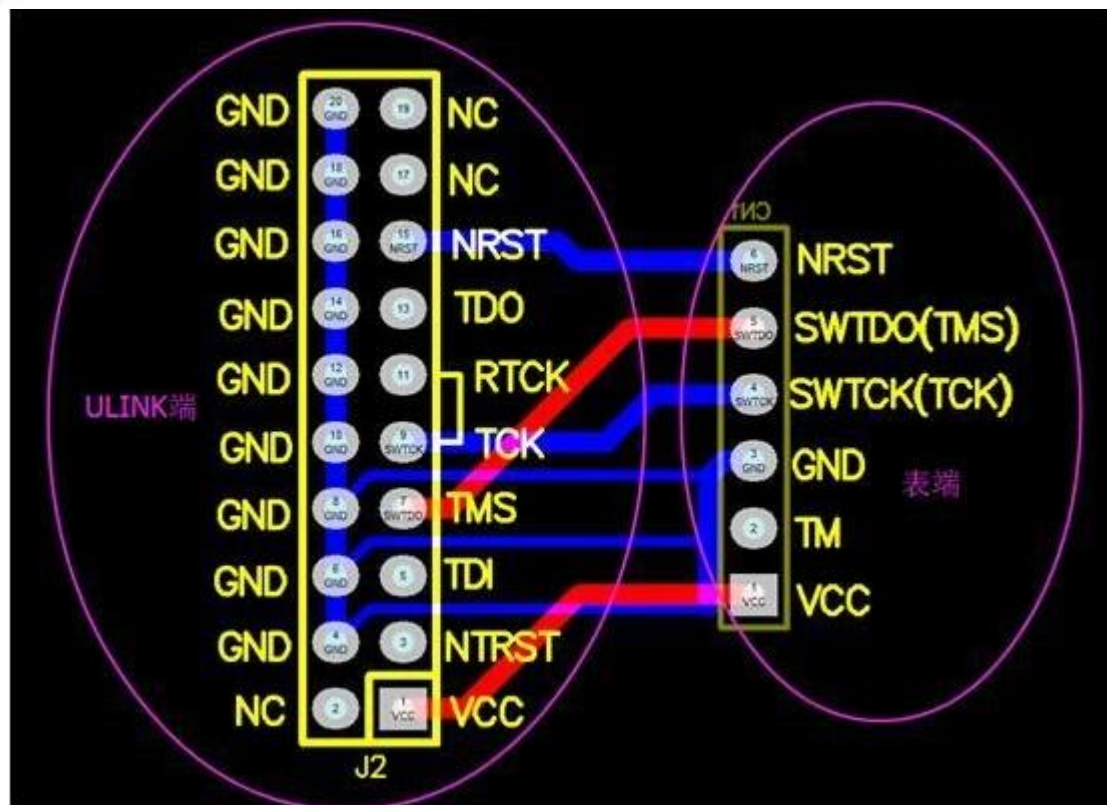
集成真随机数发生器

[] 编程器

- Ulink&Jlink

芯片编程下载时，系统时钟一定要使用RCHF 8M、16M、24M主频
(别的主频会导致不能编程，应用时要特别注意)

- 专用烧入器
- 批量烧入器





复旦微电子集团

复旦微电子集团
愿与合作伙伴
和最终用户一起，
共同成就美好未来！

谢谢

www.fmsh.com

